

Alexandre Marques Jerke

Diagnóstico de Avarias em inversores fonte de tensão de cinco níveis

Dissertação de Mestrado em Engenharia Eletrotécnica e de Computadores – Área de Especialização em Energia, orientada pelo Professor Doutor André Manuel dos Santos Mendes e apresentada no Departamento de Engenharia Eletrotécnica e de Computadores da Universidade de Coimbra

Setembro 2015





Faculdade de Ciências e Tecnologia da Universidade de Coimbra

Departamento de Engenharia Eletrotécnica e de Computadores

Mestrado Integrado em Engenharia Eletrotécnica e de Computadores

Dissertação de Mestrado – Área de Especialização em Energia

Diagnóstico de avarias em inversores fonte de tensão de cinco níveis

Alexandre Marques Jerke

Júri:

Professor Doutor Sérgio Manuel Ângelo da Cruz (Presidente)

Professor Doutor André Manuel dos Santos Mendes (Orientador)

Professor Doutor Fernando José Teixeira Estevão Ferreira (Vogal)

Coimbra, Setembro 2015

Agradecimentos

Durante o desenvolvimento deste trabalho existiram pessoas que de uma forma ou de outra contribuíram para que esta dissertação fosse uma realidade e às quais gostaria de expressar a minha gratidão.

Em primeiro lugar, gostaria de agradecer ao meu orientador, Professor Doutor André Manuel dos Santos Mendes, pela ajuda, pela paciência nos momentos de maior dificuldade e pela grande disponibilidade demonstrada ao longo de todo o trabalho. Estou-lhe grato pelo conhecimento que me transmitiu e por me permitir realizar um trabalho com uma componente laboratorial tão forte.

Agradeço ao doutorando Luís Caseiro pelo apoio que me concedeu na implementação do algoritmo de diagnóstico generalizado, pelos importantes conselhos e pela disponibilidade demonstrada.

Agradeço aos meus colegas do Laboratório de Eletrónica de Potência, no qual passamos muitas horas juntos, pelo ambiente de companheirismo e entreaajuda e pelos momentos de lazer que permitiram encarar o trabalho com outra determinação.

Agradeço também aos colegas e amigos de curso que fizeram da minha passagem pelo ensino superior uma experiência que jamais esquecerei.

Agradeço também aos amigos de sempre pelas palavras de incentivo e pelos momentos de convívio que também contribuíram para o sucesso deste trabalho.

Por fim, gostaria de agradecer de forma especial à minha família, em particular à minha mãe e à minha irmã pela motivação e apoio nos momentos mais difíceis, pela paciência nos momentos de maior frustração e por estarem sempre ao meu lado.

Resumo

Os avanços da eletrônica de potência permitiram o aumento da aplicação de conversores de potência, causando grandes alterações no setor elétrico. Apesar das inúmeras vantagens, o uso destes conversores apresenta também desvantagens, como o aumento da poluição harmônica. Este problema é principalmente preocupante em inversores uma vez que a sua saída se encontra, na grande maioria dos casos, ligada diretamente à rede. Torna-se assim muito importante a investigação e desenvolvimento de soluções de inversão mais eficientes e que causem menor nível de distorção harmônica. Os conversores multinível apresentam uma solução promissora para este problema, sendo de destacar a topologia *Neutral-Point-Clamp* (NPC). Contudo quanto maior for o número de níveis do conversor mais complexa se torna a estratégia de controle. Ao longo dos anos têm sido desenvolvidas várias estratégias para operação de conversores deste tipo, sendo de destacar: estratégias baseadas em corrente e estratégias baseadas em tensão. Nesta dissertação, a escolha da estratégia recai sobre o controle preditivo, uma estratégia de controle menos usual no controle de conversores de potência, principalmente de conversores NPC.

Tem também vindo a dar-se grande importância ao estudo do comportamento dos conversores de potência aquando da ocorrência de falhas internas, não só para conhecer o impacto dessas falhas no próprio conversor e no sistema envolvente, mas para que possam ser desenvolvidos métodos que permitam a deteção e identificação do componente avariado e técnicas que permitam minimizar, ou mesmo suprimir, os danos causados por essas avarias. Foram já propostos diversos métodos de diagnóstico de avarias em conversores de potência, incluindo conversores NPC. Dos métodos já propostos a maioria destina-se à aplicação em conversores de dois níveis. Apesar dos bons resultados conseguidos nessa aplicação demonstram-se ineficientes quando aplicados em conversores NPC. Grande parte dos métodos propostos para utilização em conversores NPC requer *hardware* adicional e/ou alterações à topologia, levando a um aumento do custo do conversor. Neste trabalho foi estudado o impacto de avarias em todos os IGBTs da topologia utilizada (inversor NPC de cinco níveis). São também estudados três métodos de diagnóstico de avarias, um aplicado com sucesso num conversor de dois níveis e outro aplicado com sucesso num conversor NPC de três níveis (ambos baseados na análise das correntes). Por último foi estudado um método (baseado na análise das tensões), recentemente desenvolvido, capaz de detetar uma falha em qualquer IGBT, independente do número de níveis do conversor e da estratégia de controle. Os métodos estudados são testados em simulação e em ambiente laboratorial, com recurso a um protótipo desenvolvido no decorrer desta tese.

Palavras-chave: conversor NPC, inversor, controle preditivo, diagnóstico de avarias.

Abstract

Advances in power electronics technology have increased the use of power converters, causing major changes in the electricity sector. Despite their benefits, they also present several disadvantages such as the increase of the harmonic pollution. This problem is especially worrying in inverters since their output is, in most cases, linked directly to the network. Research and development of more efficient inversion solutions is therefore essential to minimize harmonic distortion. Multilevel converters present a promising solution to address this issue, namely the Neutral-Point-Clamp (NPC) converters. However while increasing levels of the converter the more complex becomes the control strategy. Over the years, various control strategies have been developed for operating converters of this type, most notably: strategies based on current and voltage. In this thesis, the choice of strategy lies with the predictive control, the usual less control strategy for the control of power converters, mainly NPC converters.

It has also been up of great importance the study of behaviour on the occurrence of internal faults in power converters, not only to know the impact of these failures in the converter itself and the surrounding system, but to develop detection and identification of the failed component and technics for minimizing or even eliminating the damage caused by these failures. There have been proposed various diagnostic methods in power converters, including NPC converters. Of the methods already proposed the majority intended for use in two-level converters. Despite the good results achieved in this application, they are inefficient when applied to NPC converters. Many of the methods proposed specifically to NPC inverters require additional hardware and / or changes to the topology, leading to an increase in the cost of the converter. This study investigated the impact of failures on all the IGBTs used topology (five level NPC inverter). They also studied three methods of fault diagnosis: one successfully applied to a two-level converter and another successfully applied to a three level NPC converter (both based on analysis of current). Finally it has been studied a method (based on the analysis of voltages), newly developed, capable of detecting any fault of one IGBT, independent of the number of levels of the converter and control strategy. Methods under study are tested in simulation and laboratory environment, using a prototype developed during this thesis.

Keywords: NPC converter, inverter, predictive control, fault diagnosis

Índice

Lista de Figuras	v
Lista de Tabelas.....	ix
Lista de Símbolos e Abreviaturas.....	xi
Capítulo 1	1
Introdução	1
1.1 Inversão	1
1.2 Conversores Multinível	2
1.2.1 Estratégias de controlo	3
1.3 Avarias em Conversores de Potência	3
1.3.1 Métodos de Diagnóstico de Avarias	4
1.3.2 Sistemas de Tolerância a Falhas	4
1.4 Motivação e Objetivos.....	5
Capítulo 2	6
Configuração Estudada e Princípio de Funcionamento.....	6
2.1 Princípio de Funcionamento.....	7
Capítulo 3	10
Estratégia de controlo	10
3.1 Controlo preditivo.....	10
Capítulo 4	16
Avarias no Conversor de Potência.....	16
4.1 IGBTs em Circuito Aberto	16
4.1.1 Impacto no funcionamento do inversor	19
Capítulo 5	20
Diagnóstico de avarias.....	20
5.1 Diagnóstico de semicondutores em C.A.....	21
5.1.1 Método de diagnóstico baseado no erro das correntes normalizadas	21
5.1.2 Método de diagnóstico baseado no vetor de Park do valor médio das correntes.....	22

5.1.3 Algoritmo generalizado para diagnóstico de falhas em IGBTs em C.A.....	24
Capítulo 6.....	28
Resultados de Simulação.....	28
6.1 Funcionamento Normal.....	28
6.2 Funcionamento em Avaria.....	30
6.3 Diagnóstico de Avarias.....	32
6.3.1 Método de diagnóstico baseado no erro das correntes normalizadas.....	32
6.3.2 Método de diagnóstico baseado no vetor de Park do valor médio das correntes.....	33
6.3.3 Algoritmo generalizado para diagnóstico de falhas em IGBTs em C.A.....	35
Capítulo 7.....	37
Resultados experimentais.....	37
7.1 Funcionamento Normal.....	38
7.2 Funcionamento em Avaria.....	39
7.3 Diagnóstico de Avarias.....	40
Capítulo 8.....	42
Conclusões e Sugestões para Trabalhos Futuros.....	42
8.1 Conclusão.....	42
8.2 Sugestões para trabalhos Futuros.....	43
A. Anexo.....	46
Modelo de simulação.....	46
A.1 Modelo Implementado em Matlab/Simulink®.....	46
A.2 Parâmetros utilizados na Simulação.....	50
B. Anexo.....	51
B.1 Material desenvolvido no decorrer do projeto.....	51
B.2 Outro material utilizado.....	57
B3. Controlo e monitorização do sistema.....	60
C. Anexo.....	62
Resultados Experimentais adicionais.....	62

C.1 Método de diagnóstico baseado no erro das correntes normalizadas	62
C.2 Método de diagnóstico baseado no vetor de Park do valor médio das correntes	63

Lista de Figuras

Figura 2.1 - Topologia utilizada: Inversor trifásico NPC de cinco níveis.....	6
Figura 2.2 - Esquema de uma fase de inversor NPC.....	7
Figura 2.3 - Fluxos de corrente e estados de tensão obtidos com cada estado de controlo, em funcionamento normal.....	9
Figura 3.1 - Vetores de tensão disponíveis num conversor trifásico de cinco níveis.	12
Figura 3.2 - Controlo preditivo aplicado a um inversor NPC de cinco níveis	15
Figura 4.1 – Fluxos de corrente e estados de tensão obtidos para cada estado de controlo, em caso de C.A. em S_{x3}	18
Figura 5.1 - Diagrama de blocos do método de diagnóstico proposto em [26].	21
Figura 5.2 – Diagrama de blocos do método de diagnóstico proposto em [32].....	22
Figura 5.3 – Representação da nomenclatura adotada neste algoritmo.	27
Figura 6.1 – Versão simplificada do modelo de Simulink utilizado para a simulação do sistema.	28
Figura 6.2 – Tensão e corrente da rede em funcionamento normal.	29
Figura 6.3 – FFT da corrente de linha da rede (fase A), em funcionamento normal.	29
Figura 6.4 – Tensões dos condensadores do barramento DC.	29
Figura 6.5 - Variação das correntes aquando de variações da corrente de referência.....	30
Figura 6.6 – Detalhe da variação da corrente de referência em $t=0,1s$	30
Figura 6.7 – Correntes de linha da rede em caso de falha dos IGBTs S_{a1} (a) e S_{a4} (b).....	31
Figura 6.8 – Tensões dos condensadores dor Barramento DC em caso de falha dos IGBTs S_{a1} (a) e S_{a4} (b).....	31
Figura 6.9 – Evolução do vetor de Park das correntes: funcionamento normal (a), avarias em S_{a1} (b), S_{a2} (c), S_{a3} (d) e S_{a4} (e).....	32
Figura 6.10 – Variáveis de diagnóstico e_x (a), m_x (b) e fase onde se situa a origem da falha (c), aquando de falha em S_{a1}	33
Figura 6.11 - Variáveis de diagnóstico e_x (a), m_x (b) e fase onde se situa a origem da falha (c), aquando de falha em S_{a4}	33
Figura 6.12 - Variáveis de diagnóstico (a), (b), (c), de deteção (d) e identificação da metade da fase (e) para uma falha em S_{a1}	34
Figura 6.13 - Variáveis de diagnóstico (a), (b), (c), de deteção (d) e identificação da metade da fase (e) para uma falha em S_{a4}	34

Figura 6.14 – Processo de diagnóstico: (a) variáveis de localização, (b) estado de corrente na fase A, (c) estado de controlo na fase A, (d) identificação do IGBT em falha e (e) resultado do diagnóstico para falha em S_{a1} .	36
Figura 6.15 - Processo de diagnóstico: (a) variáveis de deteção, (b) estado de corrente na fase A, (c) estado de controlo na fase A, (d) identificação do IGBT em falha e (e) resultado do diagnóstico para falha em S_{a4} .	36
Figura 7.1 - Representação esquemática da implementação prática do sistema.	37
Figura 7.2 - Tensão e corrente da rede em funcionamento normal.	38
Figura 7.3 - FFT da corrente de linha da rede (fase A), em funcionamento normal.	38
Figura 7.4 – Tensões dos condensadores do barramento DC.	38
Figura 7.5 – Variação das correntes aquando de uma variação na corrente de referência.	39
Figura 7.6 – Correntes de linha da rede em caso de falha dos IGBTs S_{a1} (a) e S_{a4} (b).	40
Figura 7.7 - Tensões dos condensadores do barramento DC em caso de falha dos IGBTs S_{a1} (a) e S_{a4} (b).	40
Figura 7.8 - Evolução do vetor de Park das correntes ao longo de cinco períodos elétricos, em caso de falha dos IGBTs S_{a1} (a) e S_{a4} (b) e em funcionamento normal (c).	40
Figura 7.9 - Processo de diagnóstico: (a) variáveis de localização, (b) estado de corrente na fase A, (c) estado de controlo na fase A, (d) identificação do IGBT em falha e (e) resultado do diagnóstico para falha em S_{a1} .	41
Figura 7.10 - Processo de diagnóstico: (a) variáveis de localização, (b) estado de corrente na fase A, (c) estado de controlo na fase A, (d) identificação do IGBT em falha e (e) resultado do diagnóstico para falha em S_{a4} .	41
Figura A.1 – Visão geral do modelo desenvolvido.	46
Figura A.2 – Gerador das correntes de referência.	46
Figura A.3 – Modelo do conversor NPC de cinco níveis e condensadores do barramento DC.	47
Figura A.4 – Bloco medidas.	47
Figura A.5 – Modelo da rede incluindo medição das tensões simples.	47
Figura A.6 – Modelo do método de diagnóstico baseado no erro das correntes normalizadas.	49
Figura A.7 – Modelo do método de diagnóstico baseado no vetor de Park do valor médio das correntes.	49
Figura A.8 – Modelo do algoritmo generalizado para diagnóstico de falhas em IGBTs em C.A.	49
Figura B.1 – Protótipo do conversor NPC de cinco níveis.	51
Figura B.2 – Representação esquemática do módulo de semicondutores utilizado.	52
Figura B.3 – Conjunto driver, placa de adaptação e módulo de semicondutores.	52
Figura B.4 – Representação esquemática do módulo de díodos ST.	53

Figura B.5 – Representação esquemática do módulo de díodos IXYS.....	54
Figura B.6 – Representação esquemática dos díodos individuais IXYS.	54
Figura B.7 – Instalação dos díodos nos dissipadores.	55
Figura B.8 – Instalação do conjunto díodos-dissipadores na plataforma.....	55
Figura B.9 – Acessibilidade dos pontos médios.	56
Figura B.10 – Montagem dos condensadores no protótipo.....	56
Figura B.11 – Fonte DC utilizada para alimentar o inversor.	57
Figura B.12 – Autotransformador para ligação do inversor à rede.....	57
Figura B.13 – Indutâncias utilizadas em série.....	57
Figura B.14 – Plataforma de aquisição de dados dSPACE.....	58
Figura B.15 – Módulo de processamento de dados DS1103 PPC Controller Board.	58
Figura B.16 – Placas para adaptação, isolamento, acondicionamento e divisão dos sinais.	58
Figura B.17 – Fonte DC utilizada para alimentar uma das placas de acondicionamento de sinal.	59
Figura B.18 – Sensor de tensão monofásico, utilizado para medição da tensão de um condensador.	59
Figura B.19 – Sensor de tensão e corrente trifásico, utilizado para medir as tensões e correntes de saída do inversor.....	59
Figura B.20 – Modelo de Matlab/Simulink [®] utilizado na implementação experimental.	60
Figura B.21 – Interface de monitorização e controlo em tempo real.	61
Figura B.22 – Vista geral do setup experimental.	61
Figura C.1 – Variáveis de diagnóstico e_x (a), m_x (b) e fase onde se situa a falha (c), aquando de falha em S_{a1}	62
Figura C.2 - Variáveis de diagnóstico e_x (a), m_x (b) e fase onde se situa a falha (c), aquando de falha em S_{a4}	62
Figura C.3 – Variáveis de diagnostico (a), (b), (c), de deteção (d) e identificação da metade da fase (e) para uma falha em S_{a1}	64
Figura C.4 - Variáveis de diagnostico (a), (b), (c), de deteção (d) e identificação da metade da fase (e) para uma falha em S_{a4}	64
Figura C.5 – Evolução da corrente média do vetor de Park normalizada, para falha em S_{a1}	64
Figura C.6 - Evolução da corrente média do vetor de Park normalizada, para falha em S_{a4}	64

Lista de Tabelas

Tabela 2.1 - Possíveis estados de controlo e estados de tensão em cada fase do conversor.....	8
Tabela 4.1 - Estados de tensão aplicados na fase x, com um IGBT em C.A.	19
Tabela A.1 – Parâmetros dos componentes do conversor.....	50
Tabela A.2 – Parâmetros das indutâncias de filtragem.	50
Tabela A.3 – Parâmetros da rede.	50
Tabela A.4 – Parâmetros da PLL.	50
Tabela B.1 – Principais parâmetros do módulo de semicondutores.	52
Tabela B.2 – Componentes de configuração do driver utilizados e respetiva função.	53
Tabela B.3 – Principais características dos módulos de díodos.....	54
Tabela B.4 – Principais características dos díodos individuais IXYS.	54
Tabela B.5 – Principais características dos condensadores utilizados.	56
Tabela B.6 – Principais características das indutâncias utilizadas.....	58

Lista de Símbolos e Abreviaturas

AC	Corrente Alternada (<i>Alternating Current</i>)
C.A.	Circuito Aberto
DC	Corrente Contínua (<i>Direct Current</i>)
DSP	Processador Digital de Sinal (<i>Digital Signal Processor</i>)
IGBT	Transístor bipolar de Gate isolada (<i>Insulated Gate Bipolar Transistor</i>)
NPC	<i>Neutral-Point-Clamped</i> (topologia de conversor multinível utilizada)
THD	Distorção Harmónica Total (<i>Total Harmonic Distortion</i>)
C_n	Condensador na posição n do barramento DC ($n \in \{1,2,3,4\}$)
CS_x	Estado de controlo na fase x ($x \in \{a, b, c\}$)
C_x	Estado de corrente na fase x ($x \in \{a, b, c\}$)
D_{xn}	Díodo na posição n da fase x ($x \in \{a, b, c\}$, $n \in \{1,2,3,4,5,6\}$)
f	Frequência das grandezas elétricas na alimentação (Hz)
i_{cn}	Valor instantâneo da corrente no condensador n ($n \in \{1,2,3,4\}$) (A)
i_{dc}	Corrente instantânea do barramento DC (A)
\bar{i}_s	Vetor espacial das correntes de linha (A)
i_x	Valor instantâneo da corrente de linha na fase x ($x \in \{a, b, c\}$) (A)
i_{xN}	Valor instantâneo da corrente de linha na fase x normalizado ($x \in \{a, b, c\}$) (A)
i_{xNneg}	Valor instantâneo negativo da corrente de linha na fase x normalizado ($x \in \{a, b, c\}$) (A)
i_{xNpos}	Valor instantâneo positivo da corrente de linha na fase x normalizado ($x \in \{a, b, c\}$) (A)
$i_{\alpha}^*, i_{\beta}^*$	Componentes α e β instantâneas do vetor espacial das correntes de referência (A)
$i_{\alpha}^p, i_{\beta}^p$	Componentes α e β instantâneas do vetor espacial das correntes previstas (A)
L_f	Valor de indutância das indutâncias de filtragem, por fase (H)
M_x	Ponto médio na posição x ($x \in \{1,0,-1\}$)
R_f	Valor de resistência das indutâncias de filtragem, por fase (Ω)
S_{xn}	IGBT na posição n da fase x ($x \in \{a, b, c\}$, $n \in \{1,2,3,4,5,6,7,8\}$)
\hat{v}	Valor instantâneo da tensão da rede estimada (V)
\bar{v}	Vetor espacial da tensão aos terminais do conversor (V)
v_{cn}	Valor instantâneo da tensão aos terminais do condensador n ($n \in \{1,2,3,4\}$) (V)
v_{dc}	Valor instantâneo da tensão no barramento DC (V)

v_{M_0}	Tensão instantânea entre o ponto médio (M_0) do barramento DC e o neutro da alimentação – tensão de modo comum (V)
v_{sx}	Valor instantâneo da tensão simples da rede na fase x ($x \in \{a, b, c\}$) (V)
v_{sxy}	Valor instantâneo da tensão composta da rede entre as fases x e y ($x, y \in \{a, b, c\}$) (V)
v_{XM_0}	Tensão instantânea entre o terminal AC do conversor da fase x (ponto X) e o ponto médio do barramento DC ($x \in \{a, b, c\}$) (V)
v_{xy}	Valor instantâneo da tensão composta entre as fases x e y ($x, y \in \{a, b, c\}$) (V)
Δv_{XM_0}	Valor instantâneo do erro da tensão v_{XM_0}
α - β	Eixos do referencial estacionário
d - q	Eixos do referencial síncrono

Capítulo 1

Introdução

Os recentes avanços da eletrônica de potência são consequência de diversos fatores, de entre os quais importa destacar, o desenvolvimento de semicondutores mais robustos e capazes de alcançar frequências de comutação mais elevadas, o desenvolvimento da microeletrônica e dos circuitos integrados, novas estratégias de controlo e o maior poder de processamento dos controladores.

Todo este desenvolvimento levou a um aumento da aplicação de conversores de potência. A sua utilização tem vindo a causar grandes alterações no setor elétrico, permitindo um maior controlo sobre os equipamentos e os processos de conversão de energia, sendo indispensável em, praticamente, todos os ramos do setor.

Apesar de apresentarem numerosas vantagens, os conversores de potência apresentam também desvantagens, como, o aumento da poluição harmónica. Este aumento pode conduzir a sérias consequências para o funcionamento de determinadas cargas, como por exemplo as máquinas elétricas, provocando perdas de desempenho e redução do tempo de vida dos equipamentos [1].

O aumento do conteúdo harmónico tem consequências negativas, não só nas cargas e instalações, mas em todo o sistema elétrico. O alastrar do conteúdo harmónico aos sistemas de distribuição e transporte conduz a um aumento das perdas e diminuição da potência útil em elementos constituintes do sistema como as linhas e transformadores. Importa portanto, procurar soluções mais eficientes e menos poluidoras. Nesse sentido têm sido estudadas e propostas alternativas aos conversores de potência tradicionais, proporcionando melhor desempenho e menor interferência com a rede elétrica.

1.1 Inversão

A inversão representa umas das mais importantes operações de conversão de energia em eletrônica de potência. Muitas vezes usada em conjunto com a retificação, como é o caso dos variadores de velocidade e UPS, mas também de forma isolada como no caso da ligação de painéis fotovoltaicos à rede elétrica, por exemplo. A crescente preocupação com a qualidade de energia, aliada à evolução da indústria dos semicondutores, tem levado à crescente investigação de novas soluções de inversão (ou melhoramento de soluções já existentes) que proporcionem níveis de distorção harmónica cada vez menores [1].

Nesta dissertação será apenas abordada a forma trifásica, uma vez que é a forma utilizada na média e alta potência.

1.2 Conversores Multinível

Nas últimas décadas, os conversores multinível conquistaram a atenção, não só de universidades e centros de investigação, mas também da indústria, principalmente para aplicações de potência elevada e media tensão. Através do uso dos conversores multinível é possível obter na saída formas de onda em degrau. À medida que o número de níveis de tensão sobe (conversor com maior número de níveis) a forma de onda de saída possui maior número de degraus, sendo possível obter formas de onda mais próximas de uma grandeza sinusoidal, permitindo a absorção/fornecimento de correntes com conteúdo harmónico reduzido (inferior ao registado em conversores de dois níveis). Importa assinalar, que a possibilidade de redução da distorção harmónica, na forma de onda de saída, não implica diminuição da potência de saída do conversor [2]. Outra grande vantagem deste tipo de conversores é o facto de cada IGBT estar sujeito, nas mesmas condições de funcionamento, a uma tensão bastante inferior (por exemplo, num conversor de 5 níveis, cada IGBT está sujeito a um quarto da tensão que estaria sujeito num conversor de 2 níveis com a mesma tensão no barramento DC). Isto significa que para a mesma aplicação podem ser usados semicondutores de características nominais inferiores e, portanto, mais baratos. Tendo em conta que o preço dos semicondutores aumenta significativamente com o aumento da sua tensão nominal, pode ser economicamente vantajoso a utilização de um maior número de dispositivos ao invés da utilização de um menor número de dispositivos de maior tensão nominal. Situação análoga acontece com os condensadores. Apesar da quantidade de condensadores aumentar com o aumento do número de níveis é possível usar condensadores para tensões nominais inferiores. Além disso, um conversor multinível pode ser utilizado em aplicações de tensão superior a um conversor de 2 níveis com semicondutores equivalentes.

Uma vez que, com a tecnologia atual, a tensão nominal dos semicondutores é limitada, a utilização de conversores multinível permite a utilização de conversores de potência em aplicações de tensão mais elevada (inacessíveis a conversores de 2 níveis), como por exemplo, em media tensão.

Várias topologias têm sido propostas, no entanto apenas algumas apresentam viabilidade para aplicações industriais. Atualmente existem, no mercado, 3 topologias de conversores multinível: *neutral point clamped* (NPC), *cascaded H-bridge* (CHB) e *flying capacitors* (FCs) [3-6], sendo a topologia NPC, proposta em [6], a mais popular, tendo como principal vantagem, o uso de um número reduzido de condensadores, quando comparado com outras topologias. O problema desta topologia prende-se com a dificuldade de equilíbrio das tensões dos condensadores do barramento DC, sendo este um dos maiores desafios para as estratégias de controlo.

Importa também referir que os conversores multinível apresentam perdas por comutação muito inferiores às registadas nos conversores de 2 níveis, o que contribui para o aumento da sua eficiência.

São evidentes as vantagens dos conversores multinível, no entanto, importa salientar que, quanto maior for o número de níveis do conversor mais complexa se torna a estratégia de controlo, uma vez que é necessário controlar um maior número de semicondutores, e mais exigente será o equilíbrio da tensão dos condensadores.

1.2.1 Estratégias de controlo

As estratégias de controlo têm como função principal sintetizar uma tensão de saída o mais próxima de uma onda sinusoidal. Diversas estratégias de controlo têm sido desenvolvidas ao longo dos anos.

Tipicamente, as estratégias de controlo de conversores de potência podem ser divididas em duas categorias: estratégias baseadas em corrente e estratégias baseadas em tensão [1]. Nas estratégias baseadas em corrente o controlador calcula uma referência das correntes pretendidas na saída do inversor. Essa referência será usada pelo modulador, que altera o comportamento do conversor para que as correntes na saída sigam essa referência. Nas estratégias baseadas em tensão, o controlador gera uma referência das tensões que devem existir aos terminais do conversor para assegurar o funcionamento pretendido. As diversas técnicas têm comportamentos díspares no que diz respeito a perdas, distorção harmónica e complexidade de implementação [7].

1.3 Avarias em Conversores de Potência

A maioria das aplicações industriais dos conversores de potência exigem um serviço contínuo e preciso por parte do conversor. Uma avaria quando não detetada atempadamente pode levar a um funcionamento incorreto provocando danos no conversor e em equipamentos a ele associados, o que pode implicar custos de reparação extremamente elevados. Normalmente, aos custos de reparação acrescem ainda os custos inerentes a uma paragem de produção, também eles, por norma, bastante elevados. A deteção de falhas assume particular importância para que seja possível evitar avarias, quer no próprio conversor, quer em outros equipamentos. Com vista à melhoria da fiabilidade e redução do impacto de possíveis falhas, têm sido desenvolvidas várias técnicas de deteção e identificação do componente avariado (diagnóstico de avarias) e técnicas de tolerância a falhas que visam manter o conversor em funcionamento mesmo após uma falha interna.

1.3.1 Métodos de Diagnóstico de Avarias

A correta detecção e identificação de uma avaria pode permitir reduzir significativamente os prejuízos causados, bem como as consequências para os equipamentos. A detecção da avaria permite a sinalização da mesma para a ativação de mecanismos de reparação, ou de proteção caso a falha possa provocar danos adicionais no sistema.

Dada a importância do diagnóstico de avarias, este tem sido alvo de investigação desde algumas décadas, tendo já sido propostos diferentes métodos para conversores de dois níveis [8-10]. Relativamente aos conversores multinível NPC, têm também sido propostos alguns métodos de diagnóstico sendo que alguns deles são melhorias dos métodos usados para conversores de 2 níveis e outros desenvolvidos especificamente para conversores NPC de três níveis [11-16]. De entre as diversas soluções apresentadas para os conversores NPC é possível diferenciar dois grupos: métodos baseados em corrente [11, 12] e métodos baseados em tensão [13, 16]. Tipicamente os métodos baseados em tensão proporcionam uma identificação mais rápida e precisa, no entanto poderão precisar de sensores e/ou *hardware* adicional, o que implica soluções de custo mais elevado.

Recentemente foi desenvolvido um algoritmo (baseado em tensão) de detecção de falhas generalizado para conversores NPC de N-níveis sem uso de sensores adicionais proposto em [17] que será estudado nesta dissertação.

1.3.2 Sistemas de Tolerância a Falhas

O objetivo principal dos sistemas de tolerância a falhas é garantir a continuidade de serviço após a ocorrência de uma falha. Estes sistemas têm especial importância em processos industriais onde o custo de interrupção do processo produtivo é elevado. Após a falha o conversor pode manter total ou parcial funcionalidade, dependendo da topologia e método de controlo utilizados e do regime de funcionamento a que se encontra [1]. Para que os sistemas de tolerância a falhas possam funcionar é necessário utilizar métodos de diagnóstico que detetem e identifiquem a falha sem qualquer ambiguidade. É possível encontrar na literatura alguns métodos já propostos, uns utilizam semicondutores em complemento à topologia base [18-22], e outros incluem um braço adicional no conversor [23, 24]. Na procura de soluções para tolerância a falhas é importante procurar opções que mantenham um nível elevado de capacidade do sistema, mas com o mínimo custo de expansão relativamente à topologia original.

1.4 Motivação e Objetivos

Como ficou patente nos tópicos anteriormente apresentados, o conversor multinível NPC apresenta um grande conjunto de vantagens relativamente ao tradicional conversor de 2 níveis. É extremamente importante o aperfeiçoamento dos métodos de controlo, ou desenvolvimento de novos, bem como os métodos de diagnóstico e de tolerância a falhas, com o objetivo de tornar este tipo de conversor mais fiável.

Os principais objetivos desta tese de mestrado podem ser sintetizados da seguinte forma:

- Investigação da técnica de controlo preditivo aplicada a inversores NPC.
- Investigação de métodos de diagnóstico de avarias.
- Implementação da técnica de controlo preditivo aplicada ao inversor NPC de cinco níveis.
- Implementação de métodos de diagnóstico de avarias aplicados ao inversor NPC de cinco níveis.
- Desenvolvimento do protótipo do conversor e teste de outros equipamentos necessários ao seu bom funcionamento, já existentes. Desenvolvimento de sistema de monitorização e controlo em tempo real de todo o sistema e teste experimental do protótipo desenvolvido.
- Validação experimental (relativamente ao inversor de cinco níveis) do algoritmo apresentado em [17].
- Análise dos resultados obtidos e conclusão acerca do desempenho do conversor, do método de controlo e dos métodos de diagnóstico.

Capítulo 2

Configuração Estudada e Princípio de Funcionamento

Esta dissertação tem como foco principal do seu estudo, a detecção de avarias num inversor fonte de tensão de cinco níveis. Por ser a mais popular, a topologia escolhida foi a NPC, proposta em [6]. A configuração do inversor trifásico NPC de cinco níveis estudada é apresentada na Figura 2.1.

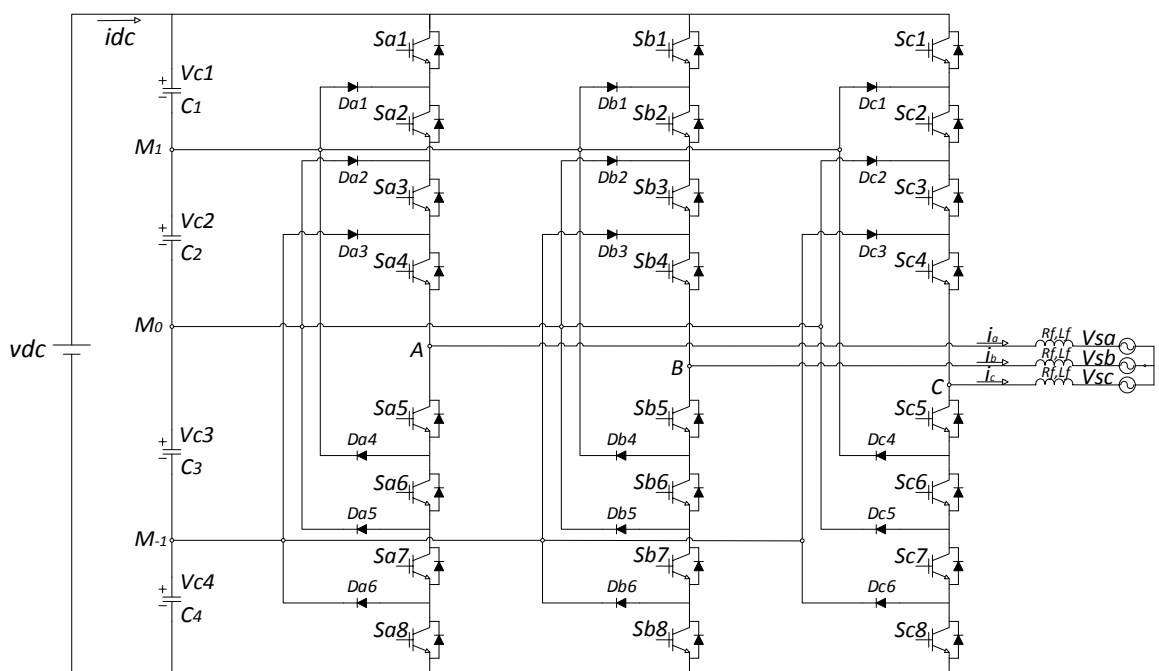


Figura 2.1 - Topologia utilizada: Inversor trifásico NPC de cinco níveis.

A nomenclatura utilizada ao longo desta dissertação seguirá a forma apresentada na Figura 2.1: S_{xn} e D_{xn} , em que S e D identificam o tipo de semiconductor, IGBT ou diódo, respetivamente. O coeficiente x , identifica a fase à qual pertence o semiconductor ($x = a, b, c$) e n identifica a posição do mesmo (posições definidas na figura). As convenções de sentido de corrente utilizadas ao longo desta dissertação serão coincidentes com as apresentadas na figura.

Os condensadores são identificados como C_n , em que n identifica a posição. Os quatro condensadores devem ter a mesma capacidade para que a tensão seja igualmente dividida por todos. Uma vez que a tensão do barramento DC será V_{dc} , cada condensador deverá ter uma tensão $V_{dc}/4$. No conversor NPC de três níveis existe apenas um ponto médio, no entanto, num conversor de cinco níveis existem três pontos médios aqui designados por M_x em que x pode tomar o valor 1, 0, -1 caso se trate do ponto médio superior, interior ou inferior, respetivamente (conforme indicado na Figura 2.1).

Esta topologia é constituída por 24 IGBTs com díodos em antiparalelo, 18 díodos de *clamping* e 4 condensadores. Cada braço do inversor (circuito correspondente a uma fase), representado na Figura 2.2, é constituída por 8 IGBTs ligados em série, sendo os terminais desta associação ligados ao barramento DC. O ponto médio de cada braço corresponde ao terminal AC da fase respectiva ($X = A, B, C$).

Os díodos de *clamping* $Dx1$ e $Dx4$ encontram-se ligados ao ponto médio $M1$, os díodos $Dx2$ e $Dx5$ encontram-se ligados ao ponto médio $M0$ e os díodos $Dx3$ e $Dx6$ encontram-se ligados ao ponto médio $M-1$.

A rede é simbolizada por três fontes de tensão AC (Vsa, Vsb, Vsc). A ligação entre a saída do inversor e a rede é feita através de bobinas de filtragem, que têm como função filtrar as correntes de saída do inversor. Deverão ter um valor suficientemente elevado para permitir uma boa filtragem, e suficientemente reduzido para permitir uma rápida resposta por parte do conversor [1]. (Não é considerada a indutância e resistência da rede uma vez que o valor dessas duas componentes é muito inferior aos valores de indutância e resistência das bobinas de filtragem).

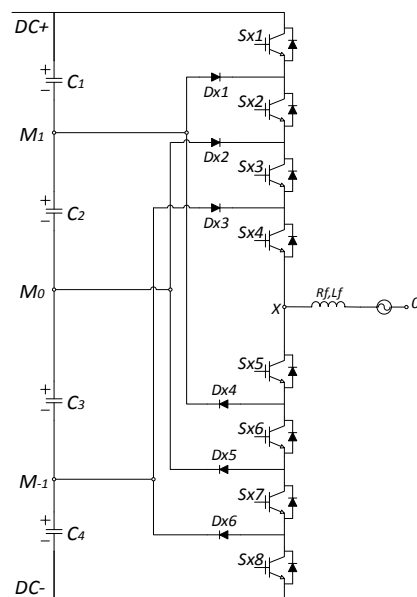


Figura 2.2 - Esquema de uma fase de inversor NPC.

2.1 Princípio de Funcionamento

O inversor tem como objetivo principal, injetar, na saída, correntes sinusoidais que sigam a referência pretendida com fator de potência unitário. Para que o inversor possa funcionar corretamente a tensão do barramento DC deverá ser sempre superior ao pico da tensão composta da rede. Caso isso não se verifique, o inversor passa a comportar-se como retificador trifásico não

controlado (a díodos). Havendo condução dos díodos, os IGBTs ficam inversamente polarizados, e não conduzem.

Para o inversor trifásico de cinco níveis existem cinco estados de controlo possíveis para cada fase, (P2, P1, O, N1, N2) o que significa que para este conversor existem 125 estados de controlo possíveis. Os cinco estados de controlo são caracterizados pelos IGBTs ativos em cada momento e encontram-se definidos na Tabela 2.1.

Tabela 2.1 - Possíveis estados de controlo e estados de tensão em cada fase do conversor.

Estado de controlo	IGBTs ativos	Estado de Tensão	Ponto do barramento DC ligado a X	Tensão V_{XM_0}
P2	$S_{x1}, S_{x2}, S_{x3}, S_{x4}$	2	$DC+$	$\approx V_{DC}/2$
P1	$S_{x2}, S_{x3}, S_{x4}, S_{x5}$	1	M_1	$\approx V_{DC}/4$
O	$S_{x3}, S_{x4}, S_{x5}, S_{x6}$	0	M_0	0
N1	$S_{x4}, S_{x5}, S_{x6}, S_{x7}$	-1	M_{-1}	$\approx -V_{DC}/4$
N2	$S_{x5}, S_{x6}, S_{x7}, S_{x8}$	-2	$DC-$	$\approx -V_{DC}/2$

Em funcionamento normal, a aplicação de cada um dos estados de controlo provocará na fase a aplicação do estado de tensão correspondente (2, 1, 0, -1, -2), ou seja, dará origem à ligação do lado AC do conversor (ponto X) a um ponto diferente do barramento DC ($DC+$, M_1 , M_0 , M_{-1} ou $DC-$). Os fluxos de correntes possíveis para cada estado de controlo, em funcionamento normal, são ilustrados na Figura 2.3.

Para uma mais fácil compreensão do funcionamento do conversor irá ser feita a análise para uma fase. Após análise da Figura 2.2, obtém-se a equação (2.1), que traduz uma malha de tensão correspondente ao lado AC do conversor. Desprezando a queda de tensão na componente resistiva do circuito, obtém-se a equação (2.2) que evidencia a influência das tensões envolvidas na variação da corrente de linha (i_x).

$$v_{sx} = -R_f i_x - L_f \frac{di_x}{dt} + v_{XM_0} + v_{M_0} \quad (2.1)$$

$$L_f \frac{di_x}{dt} = -v_{sx} + v_{XM_0} + v_{M_0} \quad (2.2)$$

Da análise de (2.2) fica claro que a variação da corrente não depende apenas da tensão imposta diretamente pelo conversor e da tensão da rede, mas também da tensão v_{M_0} . Uma vez que será usado um sistema trifásico de 3 fios e considerando que a rede é equilibrada, somando (2.2) para as três fases obtém-se a expressão (2.3).

$$v_{M_0} = -(v_{AM_0} + v_{BM_0} + v_{CM_0})/3 \quad (2.3)$$

A tensão de modo comum v_{M0} depende apenas das tensões v_{XM0} aplicadas nas três fases do conversor e é, portanto, controlada indiretamente por ele. Esta tensão cria assim uma interdependência entre as fases, dificultando o controle individual de cada uma [1].

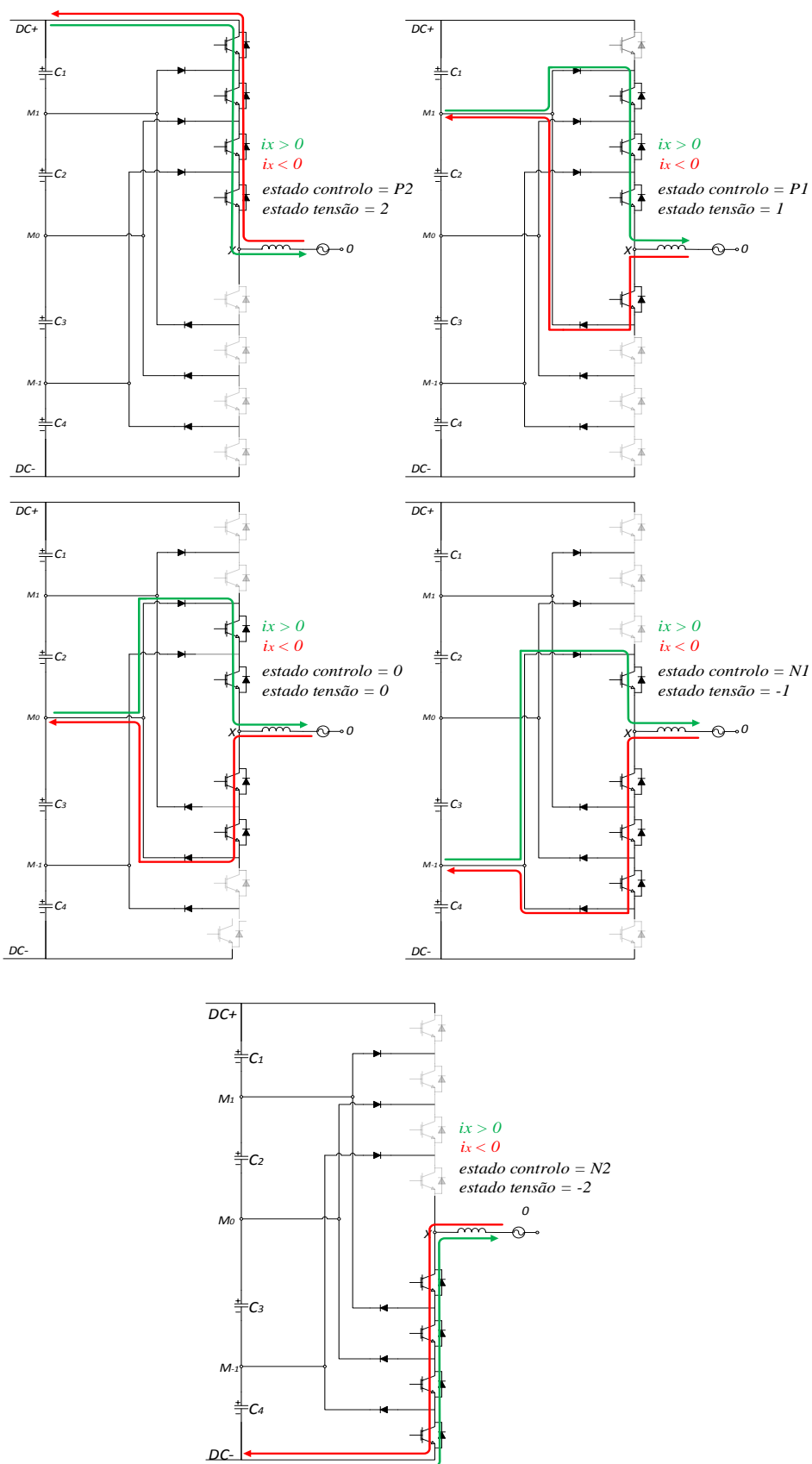


Figura 2.3 - Fluxos de corrente e estados de tensão obtidos com cada estado de controle, em funcionamento normal.

Capítulo 3

Estratégia de controlo

Diversas estratégias de controlo têm sido propostas para o controlo de conversores de potência, cada uma com as suas vantagens e desvantagens. Algumas dessas estratégias estão já bem desenvolvidas e são de fácil implementação. Os métodos mais recentes, que permitem um desempenho melhorado do sistema, são genericamente mais complexos e necessitam de maior poder de processamento por parte do processador digital de sinal (DSP) [25].

Nesta dissertação, a escolha da estratégia recai sobre o controlo preditivo, uma estratégia de controlo menos usual no controlo de conversores de potência, principalmente em conversores NPC.

3.1 Controlo preditivo

O controlo preditivo aplicado a conversores de potência pode ser subdividido, mediante as suas características, podendo ser do tipo, *Deadbeat control*, *Hysteresis based*, *Trajectory based* e *Model Predictive Control* (MPC), sendo este ultimo, o método estudado nesta dissertação.

O MPC surgiu nos anos 60 e começou a despertar interesse industrial nos anos 70. Nos anos 80 surgem as primeiras referências relativas à aplicação das ideias MPC na eletrónica de potência nomeadamente em aplicações de potência elevada e frequências de comutação baixas. À altura, não era possível o uso do MPC em sistemas que requeriam frequências de comutação elevadas devido ao elevado tempo de cálculo necessário. No entanto, com o desenvolvimento de DSPs mais rápidos e mais poderosos, o interesse no uso do MPC em eletrónica de potência cresceu consideravelmente.

O controlo preditivo usa um modelo do sistema para prever o comportamento futuro das variáveis a controlar. Essa informação é utilizada pelo controlador com vista à obtenção do acionamento ótimo, de acordo com um critério de otimização predefinido [25]. Este critério irá variar com o tipo de método utilizado. No caso do MPC é expresso como uma função de custo a ser minimizada.

3.1.1 Controlador

Com vista à implementação do controlo preditivo em conversores de potência, é essencial executar três tarefas:

- Modelização do conversor de potência, identificação de todos os possíveis estados de controlo e a sua relação com as tensões e correntes de saída.
- Definição de uma função de custo que represente o comportamento desejável para o sistema.
- Obtenção de um modelo discreto do sistema que permita prever o comportamento futuro das variáveis a controlar.

a. Modelização do conversor de potência

Aquando da modelização do conversor, o elemento principal é o semiconductor de potência (no âmbito desta dissertação o semiconductor utilizado foi o IGBT). O modelo mais simples destes semicondutores considera apenas dois estados: ON (1), OFF (0). O número total de estados de controlo, num conversor de potência, é igual ao número de combinações possíveis com os dois estados de cada semiconductor. Contudo, algumas combinações não são possíveis, porque, por exemplo, curto-circuitam o barramento DC. Regra geral o número de estados de controlo, N , é:

$$N = x^y \quad (3.1)$$

Onde x é o número possível de estados em cada fase do conversor e y representa o número de fases do conversor. Dado que na presente dissertação é estudado em inversor trifásico de cinco níveis existirão $N = 5^3 = 125$ estados de controlo. Diferentes estados de controlo possibilitam diferentes ligações da carga trifásica ao barramento DC, originando diferentes vetores de tensão. Contudo, dois ou mais estados de controlo podem gerar o mesmo vetor de tensão. Tendo em conta os estados de controlo apresentados na Tabela 2.1 bem como a tensão V_{xM_0} associada a cada um desses estados, o vetor da tensão de saída do inversor é dado pela expressão (3.2), onde o operador matemático $a = e^{j2\pi/3} = -\frac{1}{2} + j\sqrt{3}/2$.

$$v = \frac{2}{3}(v_{AM_0} + av_{BM_0} + a^2v_{CM_0}) \quad (3.2)$$

A variável S_x representa os estados de controlo aplicado aos oito IGBTs da fase x , com $x = \{a, b, c\}$.

Face ao anteriormente exposto, se $(S_a, S_b, S_c) = (P2, P2, P2)$ o vetor de tensão resultante será:

$$v = \frac{2}{3}\left(\frac{V_{dc}}{2} + a\frac{V_{dc}}{2} + a^2\frac{V_{dc}}{2}\right) = 0 \quad (3.3)$$

Os restantes vetores de tensão, correspondentes às várias combinações possíveis de estados de controlo são calculados de igual forma. Na Figura 3.1 encontra-se representada a relação entre os estados de controlo e os vetores de tensão. Nela pode verificar-se que, por exemplo, existem cinco estados de controlo diferentes que geram o mesmo vetor de tensão (no caso, o vetor zero).

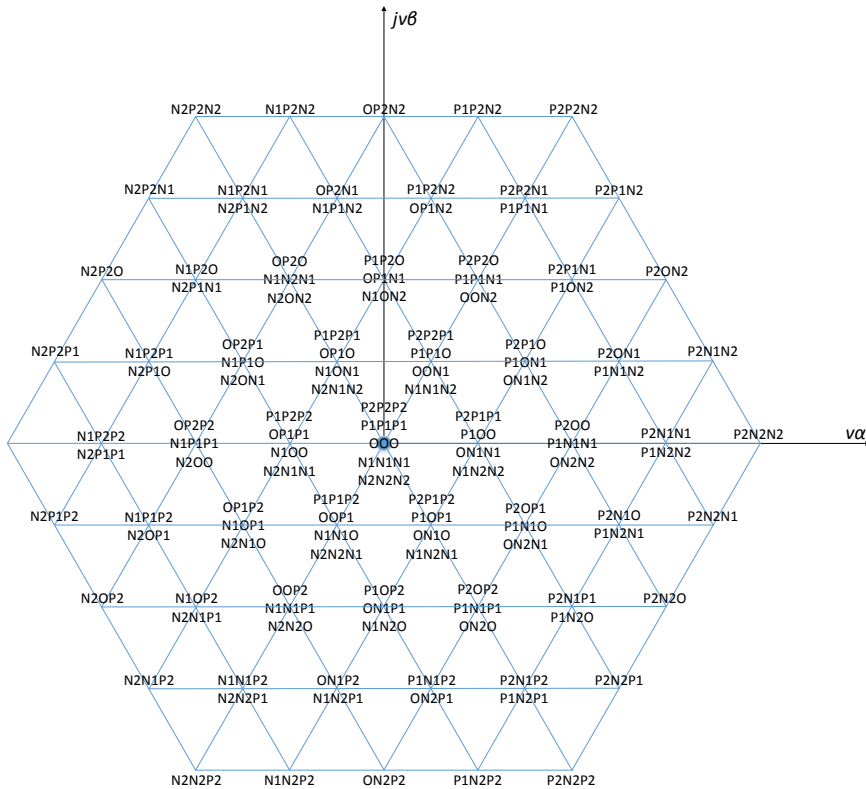


Figura 3.1 - Vetores de tensão disponíveis num conversor trifásico de cinco níveis.

b. Função de custo

Diferentes aplicações requerem diferentes tipos de controlo como, controlo da corrente, controlo do binário, controlo da potência, etc. Estes podem ser expressos como uma função de custo, que será minimizada. A versão mais básica da função de custo tem como resultado o erro entre uma variável de referência e uma variável prevista, por exemplo, o erro entre as correntes de referência e as correntes previstas na saída do inversor. Uma das vantagens do controlo preditivo reside na possibilidade de controlo de diferentes tipos de variáveis e na inclusão de restrições na função de custo. Cada um dos termos da função de custo é multiplicado por um fator de peso que tem como função ajustar a relevância de cada um desses termos. A versão mais básica da função de custo utilizada nesta dissertação, apresentada em (3.4), é expressa em coordenadas ortogonais (α/β) e tem como resultado o erro entre as correntes de referência e as correntes previstas na carga.

$$g = |i_{\alpha}^*(k+1) - i_{\alpha}^p(k+1)| + |i_{\beta}^*(k+1) - i_{\beta}^p(k+1)| \quad (3.4)$$

Nesta expressão $i_{\alpha}^p(k+1)$ e $i_{\beta}^p(k+1)$ representam, respetivamente, a parte real e imaginária do vetor de corrente previsto na carga, para um determinado vetor de tensão. De forma análoga, $i_{\alpha}^*(k+1)$ e $i_{\beta}^*(k+1)$ representam, respetivamente, a parte real e imaginária do vetor da corrente de referência. O vetor das correntes de referência é gerado de forma independente ao controlo

enquanto o vetor das correntes previstas para o instante $k+1$ é calculado com base no modelo do sistema.

c. Modelo do Sistema

Para obter um modelo do sistema em tempo discreto é necessário usar métodos de discretização, o que para sistemas de primeira ordem é bastante útil, pois torna-se simples aproximar derivadas, usando por exemplo, o método de *Euler*:

$$\frac{dx}{dt} = \frac{x(k+1) - x(k)}{T_s} \quad (3.5)$$

Sendo que T_s representa o tempo de amostragem.

Tendo em conta a Figura 2.2 é possível escrever a seguinte equação:

$$v = R_f i + L_f \frac{di}{dt} + v_s \quad (3.6)$$

Onde v representa o vetor de tensão gerado pelo inversor, i representa o vetor de corrente na carga e v_s representa o vetor de tensão da rede. O método de discretização apresentado em (3.5) é particularizado às correntes da carga resultando:

$$\frac{di}{dt} \approx \frac{i(k+1) - i(k)}{T_s} \quad (3.7)$$

Substituindo a equação (3.7) em (3.6) é possível obter a expressão (3.8) que permite prever a corrente na carga no instante $k+1$, para cada um dos 125 vetores de tensão gerados pelo inversor.

$$i^p(k+1) = \left(1 - \frac{R_f \cdot T_s}{L_f}\right) i(k) + \frac{T_s}{L_f} (v(k) - \hat{v}_s) \quad (3.8)$$

O controlo preditivo permite ainda o equilíbrio das tensões dos condensadores do barramento DC de forma mais simples que outros métodos de controlo bastando para isso adicionar uma nova parcela à função de custo apresentada em (3.4).

A tensão de cada um dos condensadores do barramento DC pode ser escrita da seguinte forma:

$$\frac{dv_{cn}}{dt} = \frac{1}{C} i_{cn} \quad (3.9)$$

Onde $n = \{1, 2, 3, 4\}$ e representa a posição do condensador, C é a capacidade de cada condensador e i_{cn} representa a corrente em cada um dos condensadores.

Uma aproximação idêntica aquela usada em (3.7) pode ser usada para discretizar a equação (3.9), resultando a equação (3.10) que pode ainda ser reescrita conforme apresentado em (3.11), com a qual é possível prever a tensão em cada um dos condensadores.

$$\frac{dv_{cn}}{dt} \approx \frac{v_{cn}(k+1) - v_{cn}(k)}{T_s} \quad (3.10)$$

$$v_{cn}^p(k+1) = v_{cn}(k) + \frac{1}{C} i_{cn}(k) T_s \quad (3.11)$$

A corrente $i_{cn}(k)$ depende dos estados de controlo e das correntes de saída do inversor e pode ser calculado através da equação (3.12), na qual i_{DC} representa a corrente da fonte DC e as constantes H dependem do estado de controlo, tal como indicado nas equações (3.13 - 3.16). Nestas equações $x = \{a, b, c\}$ e representa a fase.

$$i_{cn}(k) = i_{DC}(k) - H_{na}i_a(k) - H_{nb}i_b(k) - H_{nc}i_c(k) \quad (3.12)$$

$$H_{1x} = \begin{cases} 1, & S_x = P2 \\ 0, & S_x \neq P2 \end{cases} \quad (3.13)$$

$$H_{2x} = \begin{cases} 1, & S_x = P1 \\ 0, & S_x \neq P1 \end{cases} \quad (3.14)$$

$$H_{3x} = \begin{cases} 1, & S_x = N1 \\ 0, & S_x \neq N1 \end{cases} \quad (3.15)$$

$$H_{4x} = \begin{cases} 1, & S_x = N2 \\ 0, & S_x \neq N2 \end{cases} \quad (3.16)$$

Com a inclusão da parcela correspondente ao equilíbrio dos condensadores, a função de custo terá a forma apresentada na equação (3.17).

$$g = |i_{\alpha}^*(k+1) - i_{\alpha}^p(k+1)| + |i_{\beta}^*(k+1) - i_{\beta}^p(k+1)| + \lambda_{DC} |v_c^p| \quad (3.17)$$

Nesta expressão $v_c^p = v_{c1}^p - v_{c2}^p - v_{c3}^p - v_{c4}^p$ ¹ e λ_{DC} é uma constante que representa o fator de peso. Um valor elevado desta constante implica uma grande prioridade para o equilíbrio dos condensadores [25]. De forma análoga é ainda possível acrescentar um outro parâmetro com o

¹ Durante toda esta dissertação, por lapso, foi considerada esta equação, no entanto, deveria ter sido considerada a equação $v_c^p = v_{c1}^p - v_{c2}^p - v_{c3}^p + v_{c4}^p$. Posteriormente foram feitas simulações usando esta última expressão e os resultados obtidos são semelhantes aos apresentados nesta dissertação.

objetivo de diminuir a frequência de comutação, no entanto não foi implementado nesta dissertação uma vez que as condições práticas, na qual esta ocorreu, não o justificaram.

Após a implementação, o controlador deverá ser capaz de:

- Prever o comportamento das variáveis a controlar para todos os estados de controle.
- Determinar o valor da função de custo para cada predição.
- Selecionar o estado de controle que minimize a função de custo.

Para selecionar o estado de controle que minimize a função de custo, são avaliados todos os estados de controle possíveis e o valor ótimo é guardado para ser utilizado na próxima iteração. O número de cálculos está diretamente relacionado com o número de estados de controle, o que no caso dos conversores multinível pode ser preocupante. No caso específico do conversor de cinco níveis, por cada período, terão de ser avaliados os 125 estados, o que irá requerer um T_s elevado.

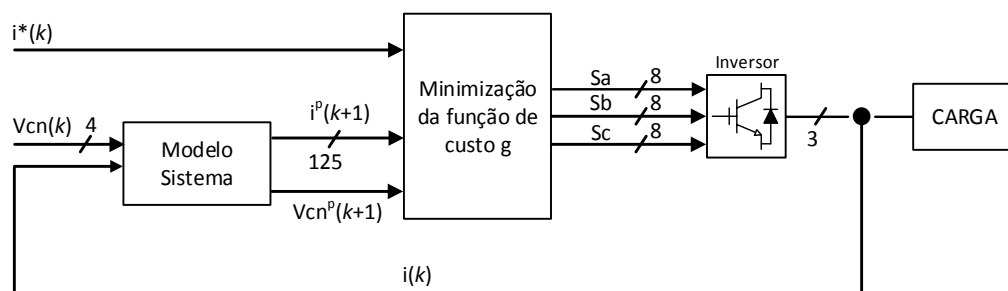


Figura 3.2 - Controle preditivo aplicado a um inversor NPC de cinco níveis

Capítulo 4

Avárias no Conversor de Potência

O estudo do comportamento dos conversores de potência quando funcionando em falha tem especial importância não só para conhecer o impacto dessas falhas no próprio conversor e no sistema envolvente, mas para que possam ser desenvolvidos métodos que permitam a detecção e identificação do componente avariado e técnicas que permitam minimizar, ou mesmo suprimir, os danos causados por essas avarias.

A temática de avarias internas em conversores de potência é especialmente pertinente quando são utilizados conversores multinível, uma vez que estes conversores têm na sua constituição um número de semicondutores muito superior ao convencional conversor de 2 níveis (no caso do conversor NPC de cinco níveis o número de semicondutores aumenta em mais de quatro vezes), a probabilidade da ocorrência de uma avaria é portanto superior, pelo que se torna especialmente importante estudar o impacto dessas avarias.

Nesta dissertação serão estudadas situações de avaria nos IGBTs e será analisado apenas um tipo de avaria interna: semicondutores em circuito aberto (C.A.). A análise de avarias provocadas por semicondutores em curto-circuito (C.C.) não é atualmente tão importante como a análise para semicondutores em C.A., uma vez que grande parte dos semicondutores têm incluído no seu circuito eletrónico de controlo mecanismos de proteção contra este tipo de fenómeno. O estudo efetuado prevê apenas situações de avaria num único semicondutor. No entanto, trata-se de um compromisso razoável, uma vez que este é o caso mais provável.

4.1 IGBTs em Circuito Aberto

Como o próprio nome sugere, neste tipo de falha, o IGBT fica permanentemente em circuito aberto, ou seja, é incapaz de entrar em condução independentemente das condições de polarização e ativação em que se encontre. A ocorrência de uma falha deste tipo limita as possibilidades de condução do circuito, inviabilizando a correta ativação de determinados estados de tensão. Isto significa que para determinado estado de controlo não vai ser possível obter o estado de tensão correspondente. A corrente seguirá por um caminho de baixa impedância alternativo produzindo, na fase afetada pela falha, estados de tensão diferentes do esperado. Apenas a fase que inclui o semicondutor em falha será diretamente afetada por essa falha. Uma falha em determinado IGBT de uma fase terá consequências idênticas a uma falha de um IGBT na mesma posição em outra fase, pelo que é suficiente estudar o comportamento de uma fase do conversor. Admitindo a falha

num IGBT específico, é possível deduzir os estados de tensão que serão originados após aplicação dos diferentes estados de controlo. Por exemplo, em funcionamento normal, aquando da aplicação do estado de controlo P2 são ativados os IGBTs $Sx1$, $Sx2$, $Sx3$, $Sx4$, a que corresponde o estado de tensão 2. No entanto, se admitirmos uma falha de C.A. no IGBT $Sx3$, este não conduz qualquer corrente, inviabilizando qualquer fluxo de corrente entre o ponto DC+ e X (sentido positivo), que normalmente se registaria (ilustrado na Figura 2.3). Assim, a corrente fluirá por um caminho alternativo, que neste caso será através do caminho que liga o ponto M-1 a $Sx4$, aplicando na fase um estado de tensão -1, o que não está de acordo com o esperado. No caso de a corrente na fase ser negativa, a condução é garantida através dos díodos em antiparalelo, pelo que é aplicado o estado de tensão esperado. Na Figura 4.1 encontra-se ilustrada esta análise para todos os estados de controlo admitindo o IGBT $Sx3$ em C.A. Efetuando a mesma análise para todos os IGBTs de uma fase, foi construída a Tabela 4.1.

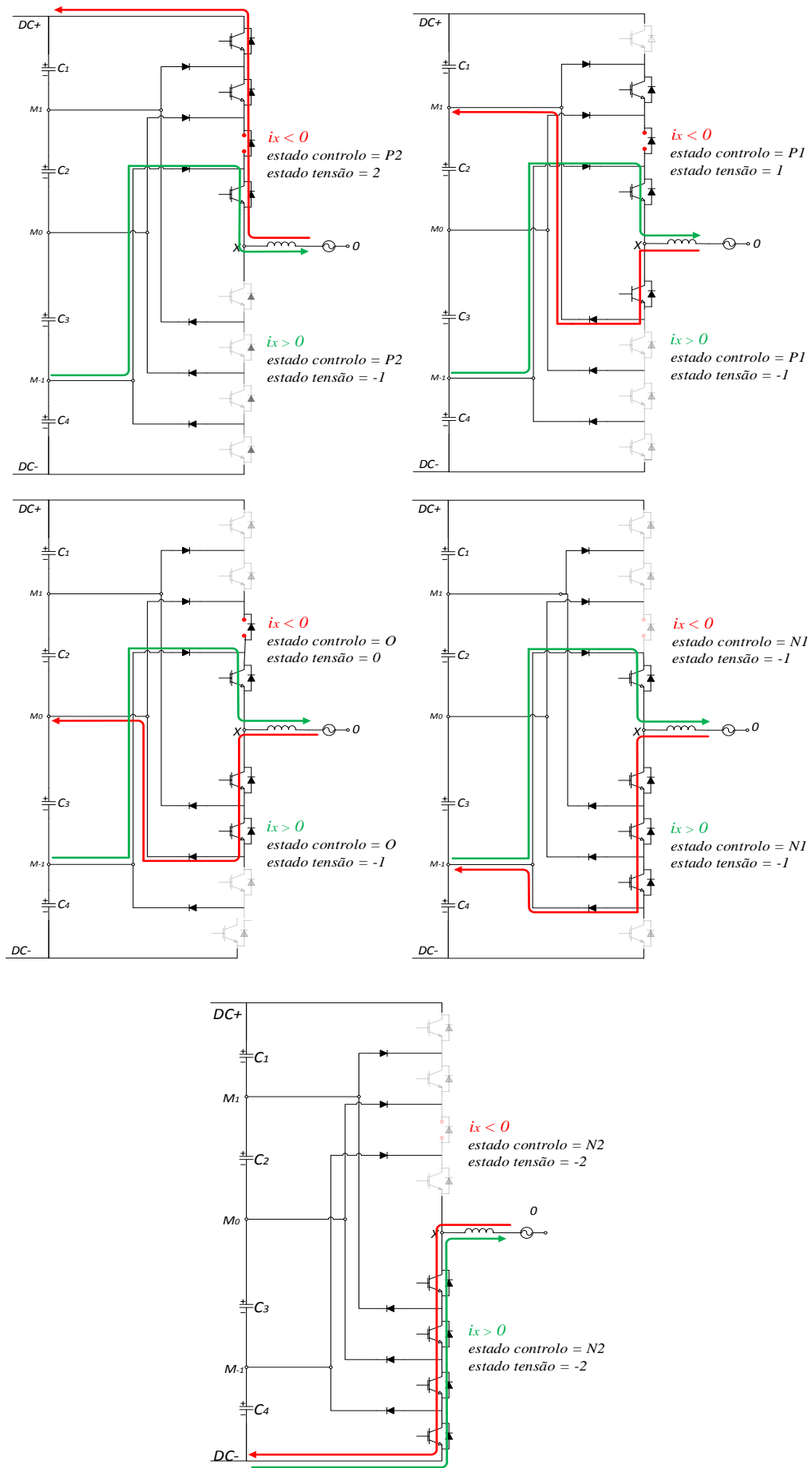


Figura 4.1 – Fluxos de corrente e estados de tensão obtidos para cada estado de controle, em caso de C.A. em S_{x3} .

Tabela 4.1 - Estados de tensão aplicados na fase x, com um IGBT em C.A.

Semicondutor em falha	Estado de controlo P2		Estado de controlo P1		Estado de controlo O		Estado de controlo N1		Estado de controlo N2	
	$i_x > 0$	$i_x < 0$	$i_x > 0$	$i_x < 0$	$i_x > 0$	$i_x < 0$	$i_x > 0$	$i_x < 0$	$i_x > 0$	$i_x < 0$
S_{x1}	1	2	1		0		-1		-2	
S_{x2}	0	2	0	1	0		-1		-2	
S_{x3}	-1	2	-1	1	-1	0	-1		-2	
S_{x4}	-2	2	-2	1	-2	0	-2	-1	-2	
S_{x5}	2		1	2	0	2	-1	2	-2	2
S_{x6}	2		1		0	2	-1	1	-2	1
S_{x7}	2		1		0		-1	0	-2	0
S_{x8}	2		1		0		-1		-2	-1

4.1.1 Impacto no funcionamento do inversor

A Tabela 4.1 ajuda a perceber qual o impacto de uma falha, em determinado IGBT, no funcionamento do inversor. Essa tabela mostra que aquando de uma falha nos IGBTs mais exteriores (S_{x1} e S_{x8}) apenas um dos cinco estados são afetados e apenas para um dos dois sentidos de corrente possíveis. No caso de uma falha em S_{x1} , apenas o estado de controlo P2 é afetado e apenas para o caso de a corrente na fase tomar valores positivos. Quando a falha ocorre num dos IGBTs mais internos (S_{x4} e S_{x5}), o número de estados de controlo afetados é bastante superior. Uma falha num destes IGBTs terá um impacto bastante significativo (para um dos sentidos apenas é possível aplicar um estado de tensão), e levará a uma interrupção da corrente num dos sentidos.

Uma falha interna no inversor terá duas consequências principais: a distorção (mais ou menos severa) das formas de onda da corrente e a diminuição da estabilidade das tensões no barramento DC. Além de causarem um aumento da distorção harmónica, as falhas tendem também a criar um desequilíbrio da corrente de linha, originando uma componente DC não nula que pode ser prejudicial para o sistema elétrico [1]. As falhas tendem também a causar desequilíbrios entre os condensadores do barramento DC, podendo desequilíbrios severos originar sobretensões nos condensadores e semicondutores. O próprio regime de funcionamento do conversor terá influência no nível de impacto em cada um destes fatores. Em algumas situações, a reação do controlador pode aumentar o impacto da falha em determinadas grandezas, para promover a maior estabilidade de outras.

Capítulo 5

Diagnóstico de avarias

O diagnóstico de avarias é constituído por três etapas: a deteção da falha; a identificação do tipo de falha; e a localização da falha (componente danificado). Ao longo do tempo têm sido propostas várias técnicas de diagnóstico de avarias para as diversas topologias de conversores, tanto de dois níveis [8-10, 26, 27], como conversores multinível [11, 18, 28-32]. Os métodos de diagnóstico de avarias baseiam-se, essencialmente, na análise de dois tipos de variáveis: tensões e correntes. Os métodos baseados na análise das correntes são os mais comuns e têm demonstrado excelentes resultados, nomeadamente em aplicações de acionamentos de máquinas elétricas [9, 10, 27, 32]. No entanto, os métodos baseados na análise das correntes apresentam problemas quando aplicados a conversores NPC com um número elevado de níveis, principalmente aquando de falhas nos IGBTs mais exteriores. Uma falha num desses IGBTs tem um impacto demasiado pequeno na corrente, podendo ser equiparado, por exemplo, a uma variação de carga. Alguns métodos de diagnóstico baseados na análise das correntes foram testados em simulação por forma a verificar a sua (não) eficácia. Dois desses métodos são apresentados nesta dissertação. Um método aplicado com sucesso num inversor de dois níveis e outro aplicado com sucesso num inversor NPC de três níveis (os resultados experimentais são apresentados no Anexo C). Foi também testado um método de diagnóstico recentemente desenvolvido e apresentado em [17] que permite a deteção de avarias em conversores de n-níveis, independente do tipo de operação (inversão ou retificação) e do método de controlo.

Importa referir que todos os métodos testados não necessitam de sensores ou circuitos eletrónicos adicionais. A inclusão desses componentes implicaria um aumento do custo e da complexidade do conversor, o que não é, de todo, desejável.

5.1 Diagnóstico de semicondutores em C.A.

5.1.1 Método de diagnóstico baseado no erro das correntes normalizadas

Este método de diagnóstico, proposto em [26] para aplicação em conversores de dois níveis, encontra-se representado na Figura 5.1.

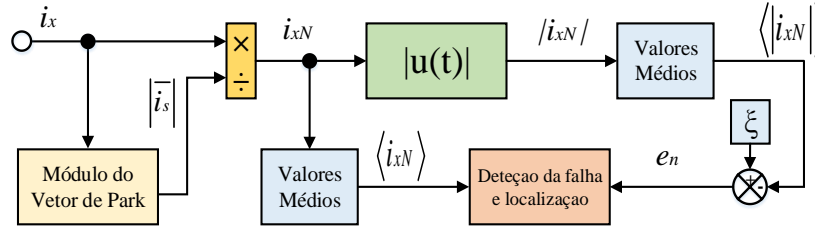


Figura 5.1 - Diagrama de blocos do método de diagnóstico proposto em [26].

Como se pode verificar pela figura anterior o método apenas necessita das correntes de saída do conversor (i_x , com $x = a,b,c$). Correntes essas que terão de ser normalizadas para que o diagnóstico seja independente do nível carga. Neste método essas correntes são normalizadas em função do módulo do vetor de Park da corrente (divididas por este), obtendo-se i_{xN} . Uma vez que no cálculo do vetor de Park foi utilizado o fator $2/3$, o vetor espacial das correntes apresentará, em condições normais, valor igual à amplitude das correntes de saída do inversor. Portanto, as correntes normalizadas apresentarão os valores indicados em (5.1). Seguidamente, é calculado o valor médio destas grandezas ($\langle |i_{xN}| \rangle$). Em funcionamento normal, estas variáveis serão designadas por ξ e deverão apresentar o valor calculado em (5.2).

$$i_{xN} = \begin{cases} i_{aN} = \sin(\omega_s t + \phi) \\ i_{bN} = \sin(\omega_s t - \frac{2\pi}{3} + \phi) \\ i_{cN} = \sin(\omega_s t + \frac{2\pi}{3} + \phi) \end{cases} \quad (5.1)$$

$$\frac{1}{T} \int_0^T |i_{xN}| dt = \frac{2}{\pi} \quad (5.2)$$

Deste modo, em funcionamento normal, a diferença entre $\langle |i_{xN}| \rangle$ e ξ deverá ser nula. No entanto, em caso de falha esta desigualdade deixará de se registrar, passando a haver uma diferença entre as duas variáveis. Essa diferença dá origem à variável de diagnóstico e_x .

$$e_x = \xi - \langle |i_{xN}| \rangle \quad (5.3)$$

Através do estabelecimento de limites (*thresholds*), é possível identificar a ocorrência de uma falha (quando estes são excedidos pelas variáveis de diagnóstico). Através da análise do sinal do

erro nas várias fases pode concluir-se qual a fase em que se localiza a avaria (a fase afetada deverá registar um erro positivo, enquanto as restantes apresentarão um sinal oposto).

Contudo, estas variáveis não são capazes, por si só, de fazer um diagnóstico completo, apenas permitem identificar a fase afetada. Consequentemente, esta informação terá de ser usada em conjunto com a corrente normalizada média na fase, $\langle i_{xN} \rangle$, para que seja possível identificar o IGBT em falha (a variável correspondente a esse valor será designada m_x). Através do sinal (positivo ou negativo) da média da corrente é possível identificar o semiconductor danificado.

Quando aplicado em conversores multinível, este método apresenta, algumas particularidades devido ao número acrescido de semicondutores, sendo necessário considerar limites adicionais. Apesar de permitir bons resultados em conversores de dois níveis, este método apresenta um desempenho limitado quando aplicado em conversores multinível e em particular em conversores de cinco níveis. Como visto anteriormente, neste tipo de conversor, o impacto da falha de um IGBT exterior nas correntes de saída é bastante reduzido. Nessa situação a variação das variáveis de deteção é também bastante reduzida, sendo equiparável, por exemplo, a uma variação de carga, pelo que é impossível efetuar um diagnóstico fiável deste tipo de avarias.

5.1.2 Método de diagnóstico baseado no vetor de Park do valor médio das correntes

Este método de diagnóstico foi proposto em [32] e aplicado num inversor NPC de três níveis. O diagrama de blocos deste método encontra-se representado na Figura 5.2, onde se pode verificar que o mesmo é dividido em três subsistemas, cada um com uma função específica.

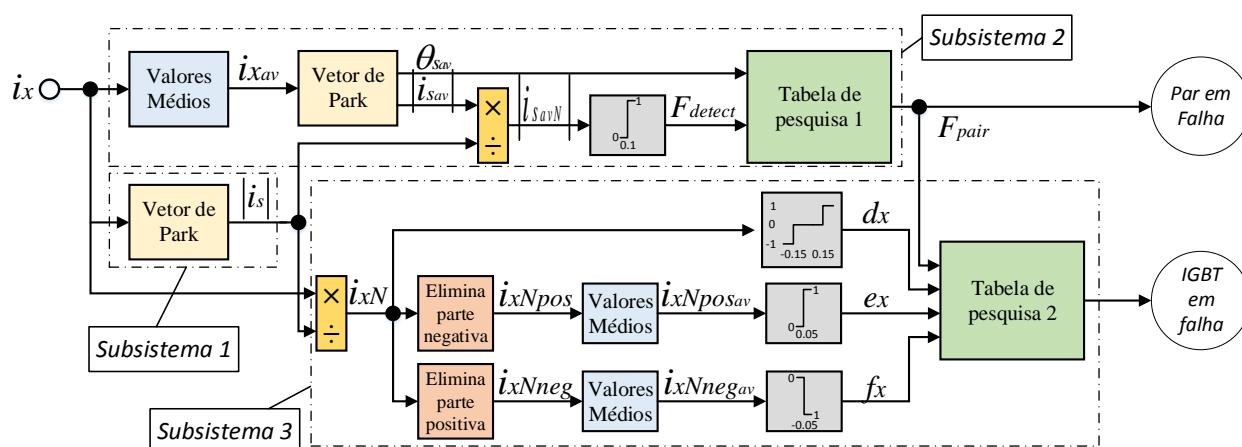


Figura 5.2 – Diagrama de blocos do método de diagnóstico proposto em [32].

O subsistema 1, à semelhança do que acontece no método apresentado no subcapítulo anterior, calcula o módulo do vetor de Park das correntes da carga que será usado para obter os valores

normalizados dessas correntes, bem como da corrente média do vetor de Park. O subsistema 2 é responsável pela detecção da falha e identificação do par onde a mesma está localizada, ou seja, a fase e o “meio-braço” (superior ou inferior) onde está localizada essa falha. O subsistema 3 é responsável pela identificação do IGBT em falha.

Neste algoritmo, o valor de i_{savN} é usado para detetar a existência de uma falha. Quando i_{savN} excede um determinado limite, a variável F_{detect} assume o valor 1, indicativo da existência de falha. O ângulo do vetor de Park, θ_{sav} , é usado para identificar o par de IGBTs em falha. Com o conversor a operar sem qualquer falha, as componentes dq são aproximadamente zero e o valor do ângulo correspondente varia entre 0° e 360° . No entanto, o valor do ângulo apenas tem interesse após a falha. Nessa situação terá um valor praticamente constante pertencente a um intervalo característico de cada par de IGBTs. No caso da variável F_{detect} assumir o valor 1, o algoritmo irá avaliar o ângulo com vista à identificação do par de IGBTs em falha.

Para completar o diagnóstico, falta apenas identificar o IGBT em falha. Essa é a função do subsistema 3. Como pode ser observado na Figura 5.2, a corrente normalizada i_{xN} é dividida em duas partes, uma com os valores positivos dessa corrente, i_{xNpos} , e outra com os valores negativos, i_{xNneg} . Tendo em conta que os sinais i_{xNpos} e i_{xNneg} são equivalentes a sinais retificados de meia onda, quando o inversor funciona sem falhas os valores médios correspondentes a esses sinais são sempre $i_{xNposav} \approx 0.318$ e $i_{xNnegav} \approx -0.318$. Caso estas variáveis assumam um valor diferente significa que algo não está correto.

As variáveis de diagnóstico d_x são resultado da comparação de i_{xN} com dois limites, I_{pos}^{th} e I_{neg}^{th} , e são usadas para identificar uma falha no IGBT mais exterior. Analogamente, as variáveis e_x e f_x são obtidas através da comparação de $i_{xNposav}$ e $i_{xNnegav}$ com os limites I_{posav}^{th} e I_{negav}^{th} , respetivamente. As variáveis e_x são usadas para identificar uma falha no IGBT mais interno da parte superior da fase e as variáveis f_x são utilizadas para detetar falha no IGBT mais interior da parte inferior da fase. Em condições normais de operação, as variáveis d_x alternam entre -1 e 1 e as variáveis e_x e f_x apresentam valores nulos. Após a ocorrência de uma falha, o valor destas variáveis dependerá da localização dessa mesma falha. Para identificar de forma inequívoca o IGBT em falha é necessário usar as três variáveis de diagnóstico em conjunto com a indicação do par avariado.

Por se tratar de um algoritmo dedicado ao conversor NPC, o mesmo considera a diferença de impacto existente entre uma falha no IGBT mais exterior e uma falha no IGBT mais interior. Contudo num conversor de cinco níveis existem quatro IGBTs em cada metade da fase, e não apenas dois, como no caso do conversor de três níveis, o que significa que existem quatro

possibilidades de falha e não apenas duas. Posto isto, será difícil este método de diagnóstico identificar inequivocamente qual o IGBT em falha.

5.1.3 Algoritmo generalizado para diagnóstico de falhas em IGBTs em C.A.

O algoritmo de deteção de falhas, proposto em [17] é capaz de detetar uma falha em qualquer IGBT num conversor de N-níveis e independentemente da estratégia de controlo.

Contrariamente aos métodos anteriormente apresentados, este método é baseado na análise no erro das tensões e apenas necessita, das correntes e tensões compostas da carga (rede) e da tensão do barramento DC.

A tensão de polo na fase X, v_{XM_0} , é a tensão entre o terminal AC da fase e o ponto médio do barramento DC. Em operação normal, cada estado de controlo (CS_X) gera uma tensão de polo, bem definida, na fase. A tensão de polo esperada na fase X é dada por:

$$v_{XM_0}^* = \left(\frac{CS_X - 1}{N - 1} - 0.5 \right) v_{DC} \quad (5.4)$$

Esta equação parte do princípio que os condensadores do barramento DC estão equilibrados, apresentando, todos, a mesma tensão. Esta suposição é perfeitamente razoável, uma vez que esta é uma condição necessária para o correto funcionamento do conversor NPC e precisa de ser garantida pelo controlador.

Quando existe uma falha num IGBT, a tensão de polo não tem o valor esperado, dando origem a um erro, Δv_{XM_0} , que é normalizado conforme se indica em (5.5).

$$d_{XM} = \Delta v_{XM_0} / v_{DC} \quad (5.5)$$

O valor do erro normalizado, (5.5), depende não só do IGBT em falha, mas também do estado de controlo e da corrente da fase afetada (diferentes condições originam diferentes valores de erro). Por conseguinte, mediante a identificação das condições em que um dado valor de d_{XM} é detetado, é possível identificar com exatidão qual o IGBT em falha. Este é o princípio em que este algoritmo se baseia.

Uma vez que o comportamento da tensão de polo não depende da carga nem das condições de operação do conversor, este algoritmo é altamente independente desses fatores.

Os IGBTs da metade superior de uma fase só pode conduzir correntes positivas. Caso ocorra uma falha num desses IGBTs apenas originará um erro na tensão quando a corrente apresentar valores positivos. Se a corrente for negativa, uma falha num desses IGBTs não terá qualquer impacto (originando $d_{XM} = 0$). O oposto é também verdade para os IGBTs da metade inferior. Em

falha, e para estas condições de corrente (corrente positiva para os IGBTs da metade superior e vice-versa), d_{XM} apresenta valores bem definidos, que apenas dependem do IGBT em falha (F_X =número do IGBT em falha) e do estado de controlo na fase X (CS_X). Os valores esperados de d_{XM} , são dados por:

$$\langle d_{XM} \rangle = \begin{cases} \frac{CS_X - F_X}{N - 1} & , \quad 0 < F_X < CS_X \\ -\frac{N + 1 - CS_X + F_X}{N - 1} & , \quad CS_X - N < F_X < 0 \\ 0 & , \quad \text{caso contrário} \end{cases} \quad (5.6)$$

$$\langle d_{XM} \rangle \in \left\{ \frac{n}{N - 1}, n \in \{-(N - 1), \dots, (N - 1)\} \right\} \quad (5.7)$$

Se a corrente na fase afetada X, assumir valores próximos de zero, a variável d_{XM} não assume um valor bem definido, apresentando um comportamento errático. Contudo, o valor de d_{XM} é limitado a valores entre zero e $\langle d_{XM} \rangle$, e deve respeitar, sempre, as seguintes condições:

$$\begin{cases} d_{XM} \approx 0 & , \quad C_X \cdot F_X > 0 \vee F_X = 0 \\ d_{XM} \approx \langle d_{XM} \rangle & , \quad C_X \cdot F_X < 0 \\ d_{XM} \in [0, \langle d_{XM} \rangle] \text{ ou } [\langle d_{XM} \rangle, 0] & , \quad C_X = 0 \end{cases} \quad (5.8)$$

C_X representa o estado de corrente na fase X e é dado pela equação (5.9), na qual i_{min} é um limite definido como uma pequena fração da corrente nominal (por exemplo 1%).

$$C_X = \begin{cases} 1 & , \quad i_X \geq i_{min} \\ 0 & , \quad |i_X| < i_{min} \\ -1 & , \quad i_X \leq -i_{min} \end{cases} \quad (5.9)$$

O estado de corrente é usado para distinguir três condições de corrente importantes para o diagnóstico: corrente positiva (1), negativa (-1) e zero (0).

Como visto anteriormente, este algoritmo é baseado na análise do erro da tensão de polo. Contudo, a tensão de polo não é medida e devido à existência de componentes de tensão de modo comum, também não pode ser estimada com rigor. Por esta razão, é considerado e utilizado o erro das tensões compostas em vez do erro da tensão de polo. As tensões compostas podem ser estimadas da seguinte forma:

$$v_{XY} = v_{sXY} - r(i_X - i_Y) - L \frac{d(i_X - i_Y)}{dt} \quad (5.10)$$

Onde v_{sXY} é tensão composta da rede entre a fase X e Y. O erro da tensão do conversor é normalizado analogamente a (5.5):

$$d_{XY} = \Delta v_{XY} / v_{DC} = ((v_{XM}^* - v_{YM}^*) - v_{XY}) / v_{DC} \quad (5.11)$$

Os valores das variáveis $v_{XM_0}^*$ e $v_{YM_0}^*$ são obtidos através de (5.4). Em caso de ocorrência de uma falha na fase X, o erro das tensões normalizado nessa fase toma valores diferentes de zero ($d_{XM} \neq 0$), permanecendo aproximadamente zero nas outras fases ($d_{YM} \approx d_{ZM} \approx 0$). Mais especificamente, as variáveis d_{XY} assumem os seguintes valores:

$$d_{XY} \approx d_{XM} ; d_{YZ} \approx 0 ; d_{ZX} \approx -d_{XM} \quad (5.12)$$

Posto isto, duas conclusões podem ser retiradas: 1) Apenas as duas variáveis diretamente relacionadas com a fase onde está localizada a falha (d_{XY} e d_{ZX}) são afetadas (simetricamente), ou seja, a fase comum às variáveis afetadas pode ser imediatamente identificada como a fase onde está localizada a falha. 2) A variável em que o primeiro índice coincida com a fase afetada (d_{XY}) é aproximadamente igual ao erro da tensão de polo normalizado nessa fase (d_{XM}) e é, portanto, ideal para analisar o comportamento da tensão de polo e identificar o IGBT em falha.

Por forma a simplificar a análise dos valores d_{XY} , são definidas variáveis discretas D_{XY} :

$$D_{XY} = \begin{cases} \text{sign}(d_{XY}) \cdot (N - 1) & , \quad |d_{XY} \cdot (N - 1)| \geq N - 1 \\ \text{round}(d_{XY} \cdot (N - 1)) & , \quad 1 \leq |d_{XY} \cdot (N - 1)| < N - 1 \\ \text{sign}(d_{XY}) & , \quad k_1 \leq |d_{XY} \cdot (N - 1)| < 1 \\ 0 & , \quad |d_{XY} \cdot (N - 1)| < k_1 \end{cases} \quad (5.13)$$

Em condições normais de corrente ($C_X \neq 0$), o limite k_1 é definido como tendo um valor mais alto, k_N . No entanto, se a corrente tomar valores próximos de zero ($C_X = 0$), a variável d_{XY} pode apresentar valores mais reduzidos. Para que o algoritmo seja capaz de detetar a falha, o valor de k_1 terá de ser definido como um valor mais reduzido, k_{ZC} ($0 < k_{ZC} < k_N < 1$).

$$k_1 = \begin{cases} k_N & , \quad C_A \neq 0 \wedge C_B \neq 0 \wedge C_C \neq 0 \\ k_{ZC} & , \quad C_A = 0 \wedge C_B = 0 \wedge C_C = 0 \end{cases} \quad (5.14)$$

À semelhança do já mencionado anteriormente, uma falha é detetada na fase X quando as variáveis D_{XY} e D_{ZX} são simétricas e diferentes de zero.

$$D_{XY} = -D_{ZX} \neq 0 \wedge D_{YZ} = 0 \Rightarrow \text{falha na fase X} \quad (5.15)$$

Quando a falha é detetada, a variável d_{XY} é aproximadamente igual a d_{XM} , portanto a variável discreta correspondente, D_{XY} , é utilizada na identificação. O IGBT em falha (na fase X) pode ser encontrado através da expressão (5.16). Esta expressão permite uma identificação simples e imediata do IGBT em falha.

$$F_X = \begin{cases} CS_X - D_{XY} & , \quad 0 < D_{XY} < CS_X \wedge C_X \neq 1 \\ CS_X - D_{XY} - N - 1 & , \quad CS_X - N - 1 < D_{XY} < 0 \wedge C_X \neq -1 \\ 0 & , \quad \text{caso contrário} \end{cases} \quad (5.16)$$

Importa ainda referir que quando $C_X=0$, o algoritmo não irá identificar apenas o IGBT em falha. Nesse caso, o algoritmo, irá identificar todos os IGBTs no intervalo $[1, F_X]$ ou $[F_X, -1]$ (caso $F_X > 0$ ou $F_X < 0$, respetivamente) como possíveis falhas. A ocorrência de uma falha em situações de corrente zero é bastante improvável, no entanto, nessas situações, o diagnóstico pode ser atrasado até ser possível uma identificação precisa.

Para evitar falsas deteções ou identificações erráticas, a deteção de uma falha só é completa quando a condição (5.15) for verificada nas mesmas condições (mesmos valores de D_{XY} e os mesmos valores de CS_X e C_X) em duas amostras consecutivas.

Este algoritmo considera uma nomenclatura diferente daquela que foi adotada nesta dissertação. Na X encontra-se representada a nomenclatura adotada por este método, em que, por exemplo, $Sx1$ corresponde a 4 e $Sx4$ corresponde a 1.

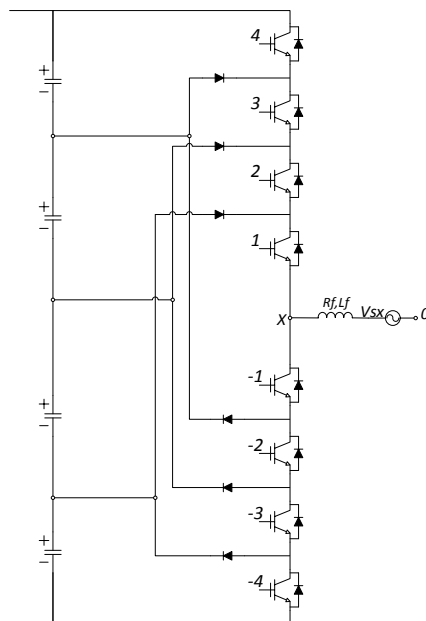


Figura 5.3 – Representação da nomenclatura adotada neste algoritmo.

Capítulo 6

Resultados de Simulação

Por forma a poder comprovar os aspetos teóricos, foi implementado um modelo do sistema estudado em *Matlab/Simulink*® para simulação e avaliação do método de controlo e principalmente dos métodos de diagnóstico de avarias. Na Figura 6.1 encontra-se representado uma versão simplificada do modelo de *Simulink* desenvolvido. A versão integral do modelo, bem como mais detalhes acerca da implementação e parâmetros do mesmo, podem ser consultados no Anexo A.

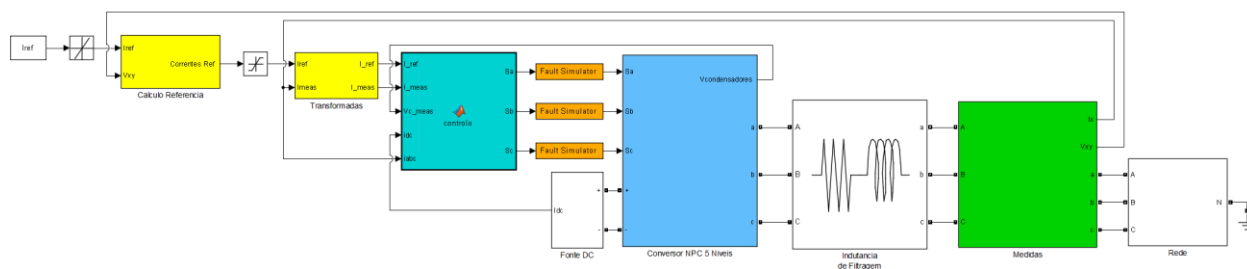


Figura 6.1 – Versão simplificada do modelo de *Simulink* utilizado para a simulação do sistema.

O modelo é constituído pela fonte DC, o conversor NPC, as indutâncias de filtragem, a carga (rede), e o sistema de controlo. Foi utilizada uma fonte DC com um valor de tensão de 600V e uma tensão de linha da rede de 100V de pico. O pico da corrente de referência foi fixado em 25A. Foi utilizada uma indutância de linha de 10 mH. A justificação para a escolha deste valor prende-se com o facto de esta proporcionar uma boa filtragem da corrente e por se encontrar próximo do limite de valores encontrados no mercado, para a gama de potências em causa.

Foi utilizado um período de cálculo para as grandezas elétricas de 1 μ s e um período para o controlo de 10 μ s.

6.1 Funcionamento Normal

Com o intuito de demonstrar o correto funcionamento do inversor, foi simulada a operação do mesmo em condições normais de funcionamento, ou seja, na ausência de falhas. Nesta situação e para os parâmetros indicados anteriormente, a potência de saída do inversor é de aproximadamente 4,8 kW. As formas de onda obtidas em funcionamento normal são apresentadas Figura 6.2.

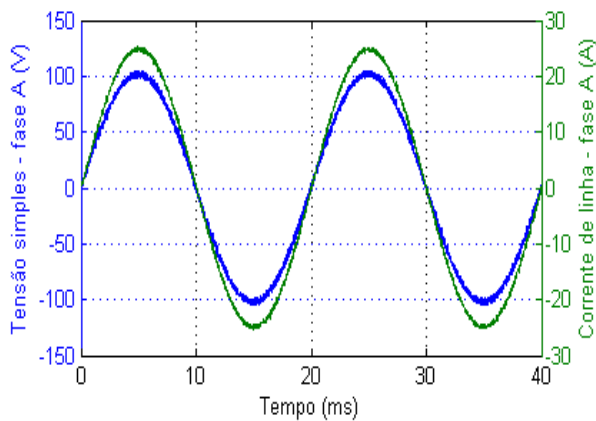


Figura 6.2 – Tensão e corrente da rede em funcionamento normal.

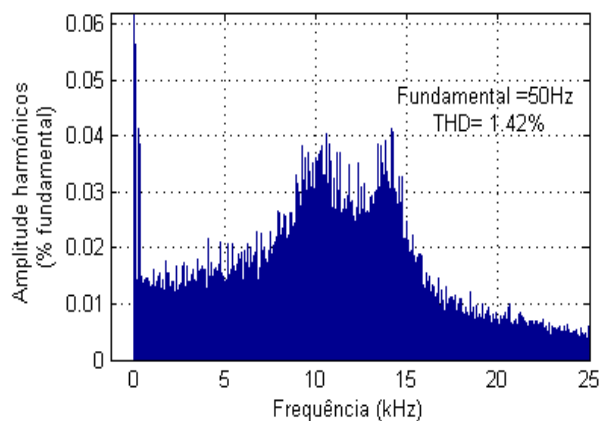


Figura 6.3 – FFT da corrente de linha da rede (fase A), em funcionamento normal.

Na Figura 6.2 é visível que a corrente se encontra em fase com a tensão da rede e que apresenta uma forma de onda muito próxima de uma senoide perfeita. Na Figura 6.3 é possível comprovar o baixo nível de distorção harmónica da corrente de saída do inversor, com um valor de distorção harmónica total (THD) de 1.42%. Nesta figura é também visível que o espectro se encontra distribuído por toda a extensão do eixo de frequência, o que está relacionado com o facto da frequência de comutação, no controlo preditivo, ser variável.

Na Figura 6.4 encontra-se representadas as tensões dos quatro condensadores do barramento DC, verificando-se um grande equilíbrio destas grandezas, que não apresentam oscilações superiores a 0.3V.

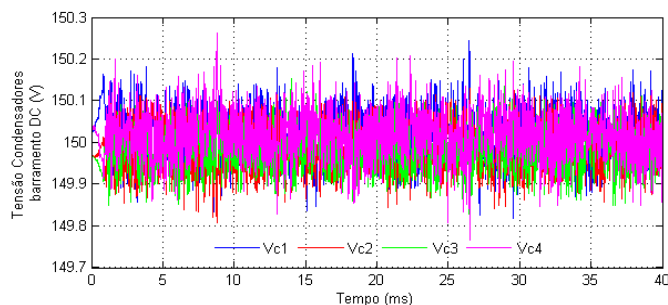


Figura 6.4 – Tensões dos condensadores do barramento DC.

Nestas condições de funcionamento, a potência de saída do inversor é de aproximadamente 4,8kW, enquanto a potência de entrada é de aproximadamente 5,1kW o que significa que o rendimento global do conversor simulado é de cerca de 94%, um valor elevado. Contudo, este valor não corresponde ao funcionamento real do conversor, uma vez que o modelo de IGBT utilizado (da *toolbox SimPowerSystems*) não considera as perdas por comutação. Tendo em consideração que este tipo de perdas representa uma parcela significativa das perdas num conversor de potência, o rendimento obtido não é relevante e não será tido em conta na análise do sistema simulado.

O comportamento dinâmico do conversor pode ser avaliado na Figura 6.5, na qual se apresentam as correntes de saída do conversor aquando de duas variações do valor de pico da corrente referência (começando com 5A em $t=0s$, uma variação para 15A em $t=0,1s$ e outra para 25A em $t=0,3s$).

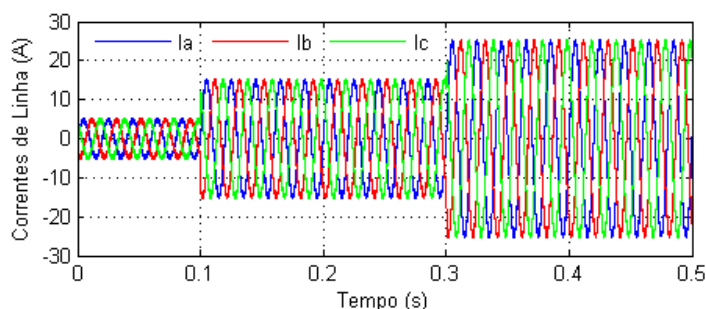


Figura 6.5 - Variação das correntes aquando de variações da corrente de referência.

A variação no instante $t=0,1s$ pode ser analisada em maior detalhe na Figura 6.6, na qual se verifica que a corrente de linha da fase A não é afetada pela variação. As correntes de linha das fases B e C, apesar de serem afetadas, apresentam uma resposta dinâmica muito rápida atingindo de novo a referência em cerca de 0,5ms (o mesmo acontece na variação da referência que ocorre em $t=0,3s$).

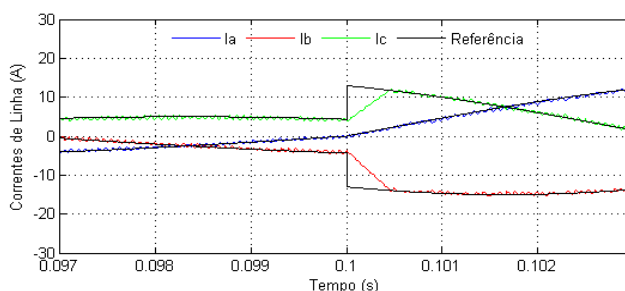


Figura 6.6 – Detalhe da variação da corrente de referência em $t=0,1s$.

6.2 Funcionamento em Avaria

Nas figuras seguintes encontram-se representadas as formas de onda para o caso da ocorrência de uma falha de C.A. no IGBT S_{a1} e no IGBT S_{a4} .

Na Figura 6.7 (a) é visível que, tal como esperado, o impacto nas correntes de linha de uma falha num IGBT exterior é reduzido, sendo o mesmo quase impercetível nas formas de onda. Por outro lado, uma falha num IGBT interno tem um impacto bastante significativo. Na Figura 6.7 (b) é bem visível a distorção das correntes de linha decorrente de uma falha nesse IGBT. Importa salientar que as formas de onda da corrente, em falha, variam fortemente com o valor das indutâncias utilizadas, uma vez que estas causam um “atraso” da resposta do conversor. Assim, quanto maior a indutância de linha utilizada, mais “lenta” será a recuperação da corrente até à referência durante o período negativo de corrente [1]. Para o valor considerado (10mH), a THD

da corrente na fase afetada (fase A) passa a ter o valor de 1,76% após a ocorrência da falha em S_{a1} e de 43,56% após ocorrência da falha em S_{a4} . As tensões dos condensadores do barramento DC mantem-se relativamente constantes, com exceção para o caso de falha no IGBT S_{a1} , em que o primeiro condensador do barramento tem um pico de 20V a cada período elétrico. Aparte desta situação, os condensadores mantêm a sua tensão constante. Na Figura 6.9 são mostrados os traçados do vetor de Park das correntes em condições normais de funcionamento e para avaria em cada um dos quatro IGBTs da metade superior da fase A. Nesta figura é possível verificar que existe uma relação entre o local de ocorrência da falha e o formato do traçado. Na Figura 6.9 (b) é evidente o reduzido impacto de uma falha em S_{a1} , uma vez que o formato do vetor de Park é bastante semelhante ao que se obtém em funcionamento normal (Figura 6.9 (a)). Por outro lado, na Figura 6.9 (e) é notório o impacto severo causado pela falha no IGBT S_{a4} em que o vetor de Park apenas apresenta valores negativos para o eixo d , o que corresponde ao período negativo da corrente na fase A. Na Figura 6.9 apenas se apresentam os traçados relativos a falhas nos quatro IGBTs da metade superior da fase A, no entanto, sabe-se que para avarias na metade inferior, o traçado do vetor de Park sofre uma rotação de 180° relativamente aos traçados da metade superior. Situação semelhante acontece para falhas nas fases B e C, em que os traçados sofrem uma rotação de 120° e 240° relativamente aos da fase A. Pode assim concluir-se que através do traçado do vetor de Park é possível detetar e identificar a origem de qualquer falha. No entanto, isso apenas é possível visualmente uma vez que a implementação computacional deste método obrigaria à utilização de um algoritmo de reconhecimento de padrões de difícil implementação ao qual acresce ainda o facto do traçado do vetor de Park variar com o nível de carga.

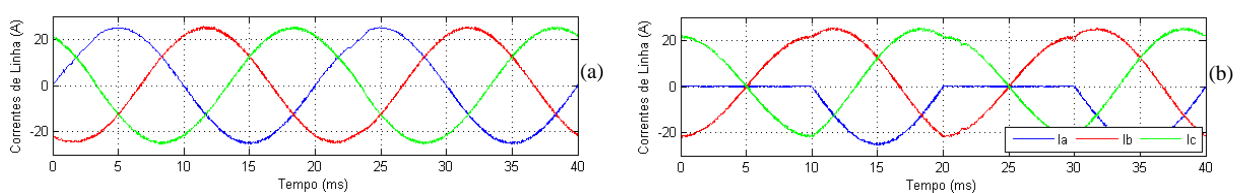


Figura 6.7 – Correntes de linha da rede em caso de falha dos IGBTs S_{a1} (a) e S_{a4} (b).

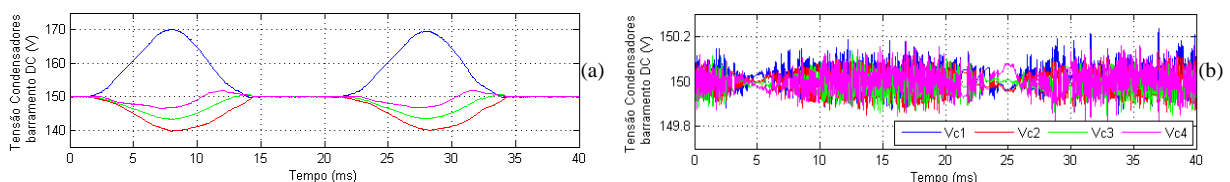


Figura 6.8 – Tensões dos condensadores dor Barramento DC em caso de falha dos IGBTs S_{a1} (a) e S_{a4} (b).

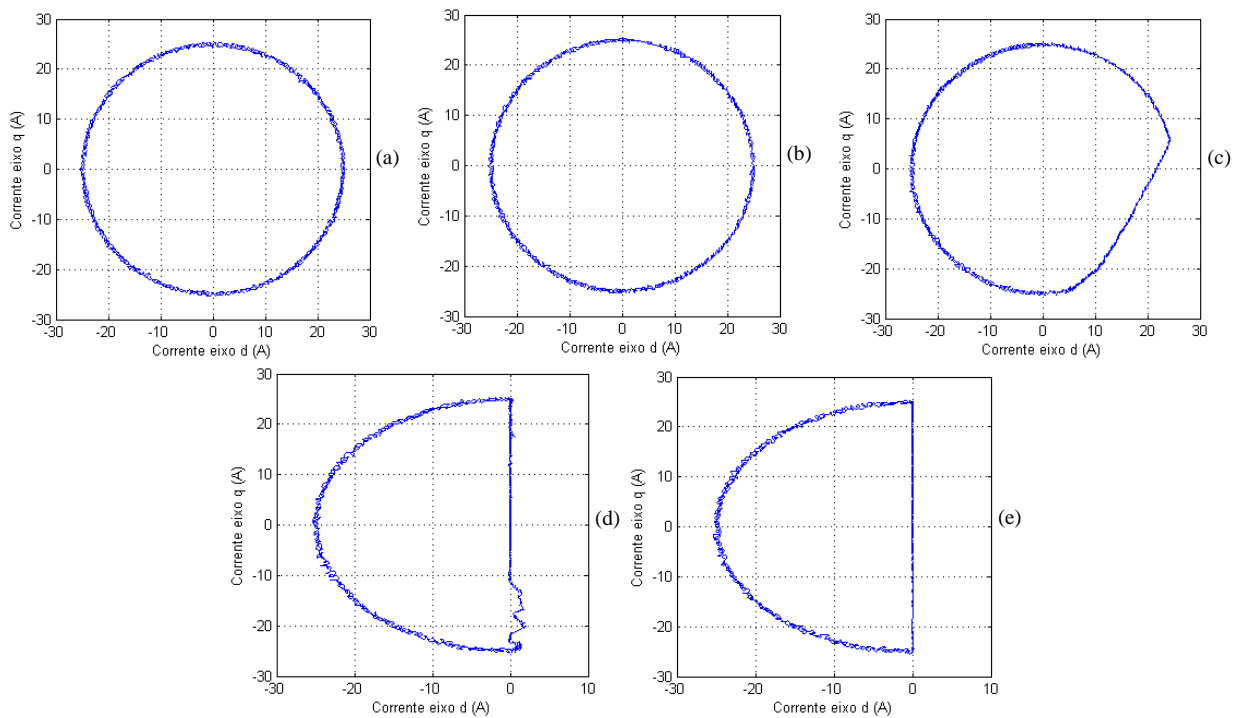


Figura 6.9 – Evolução do vetor de Park das correntes: funcionamento normal (a), avarias em S_{a1} (b), S_{a2} (c), S_{a3} (d) e S_{a4} (e).

6.3 Diagnóstico de Avarias

Nesta secção vai ser analisada a eficácia, ou não, dos métodos de diagnóstico apresentados no Capítulo 5 para duas situações totalmente distintas, a que causa menor impacto no conversor (falha no IGBT externo, S_{a1}) e a que causa maior impacto no conversor (falha no IGBT interno, S_{a4}).

6.3.1 Método de diagnóstico baseado no erro das correntes normalizadas

Na Figura 6.10 é apresentado o processo de diagnóstico de uma avaria no IGBT S_{a1} . Na Figura 6.10 (a) é possível verificar que, tal como esperado, antes da ocorrência da falha as variáveis e_x assumem valores próximos de zero. Após a falha, uma das variáveis assume um valor positivo, neste caso a variável e_a . No entanto o valor dessa variável é extremamente baixo consequência do reduzido impacto de uma falha nesse IGBT. As variáveis m_x apresentadas na Figura 6.10 (b), correspondentes aos valores médios das correntes, apresentam um comportamento idêntico, às variáveis e_x , e o seu valor é igualmente reduzido. Dado o reduzido valor das variáveis, o diagnóstico não deteta qualquer falha. O valor do limite de deteção (fixado em 0.1) poderia ser fixado num valor mais baixo, no entanto, isso poderia conduzir a deteções erradas ou falsas deteções, como por exemplo, deteção de uma falha aquando de uma variação de carga.

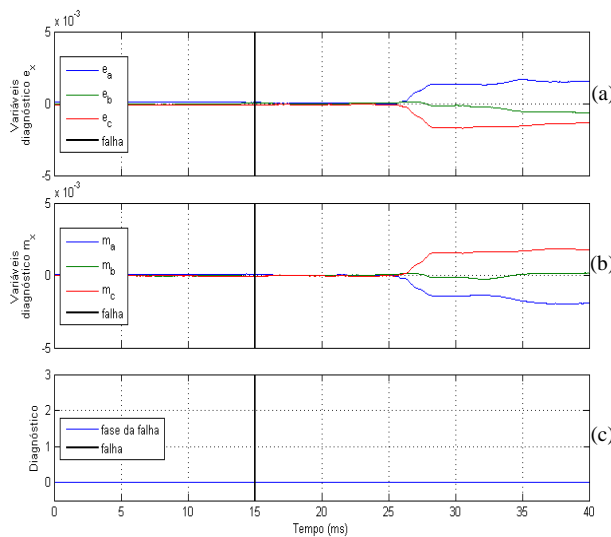


Figura 6.10 – Variáveis de diagnóstico e_x (a), m_x (b) e fase onde se situa a origem da falha (c), aquando de falha em S_{a1} .

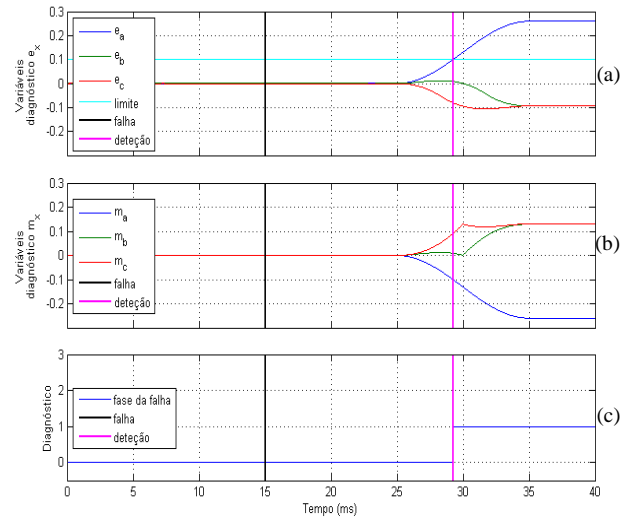


Figura 6.11 - Variáveis de diagnóstico e_x (a), m_x (b) e fase onde se situa a origem da falha (c), aquando de falha em S_{a4} .

No caso de S_{a4} ficar em C.A. o processo de diagnóstico é apresentado na Figura 6.11. Na Figura 6.11 (a) é possível verificar que a variável afeta à fase A (e_a) assume um valor positivo bastante superior à sua homologa da primeira situação devido às correntes serem afetadas de forma mais severa. No instante em que essa variável passa o limite de deteção o diagnóstico indica a existência de uma falha na fase A (como se verifica em 6.11 (c)). Nesta situação o diagnóstico permite a deteção da avaria e identificação da fase afetada e demora aproximadamente 15ms.

6.3.2 Método de diagnóstico baseado no vetor de Park do valor médio das correntes

Na Figura 6.12 é apresentado o processo de diagnóstico de uma avaria de C.A. no IGBT S_{a1} . Como é possível constatar em 6.12 (a), as variáveis d_x não sofrem alteração. Esta situação está relacionada, mais uma vez, com o facto de as correntes serem pouco afetadas após uma falha no IGBT exterior, uma vez que esta variável é resultado da discretização dessas correntes. Por outro lado, as variáveis e_x , responsáveis pela deteção de falhas nos IGBTs mais interiores das metades superiores da fase, apresentam um comportamento anormal após a falha, como é possível verificar em 6.12 (b), no entanto esta variação não é suficiente para provocar qualquer deteção uma vez que o limite para tal se encontra fixado em 0.05. As variáveis f_x , representadas em 6.12 (c) também apresentam um comportamento diferente após a falha, no entanto esta diferença de comportamento é ainda mais insignificante que nas variáveis anteriores, o que faz todo o sentido tendo em conta que estas variáveis são responsáveis pela deteção de avarias nos IGBT mais interiores da metade inferior da fase.

No caso de S_{a4} ficar em C.A. o processo de diagnóstico é apresentado na Figura 6.13. Como é possível verificar em 6.13 (a), e ao contrário do que se passava na primeira situação, existe uma diferença significativa no comportamento da variável d_a , passando a variar, apenas, entre -1 e 0. Relativamente às variáveis de diagnóstico e_x , apresentadas em 6.13 (b), pode verificar-se que a variação da variável afeta à fase A (e_a) é bastante significativa passando o limite de deteção, dando origem à identificação de uma falha na parte superior da fase A, como se comprova em 6.13 (e). As variáveis f_x apresentam, após a falha, uma diferença de comportamento mais evidente relativamente à primeira situação, contudo esses valores não são significativos.

(Caso a falha ocorra num dos IGBTs superiores da fase A, a variável identificação (6.13 (e)) indicará o valor 1, se ocorrer nos IGBTs inferiores da fase A indicará 2, 3 para a parte superior da fase B e 4 para a inferior, 5 para a parte superior da fase C e 6 para a parte inferior).

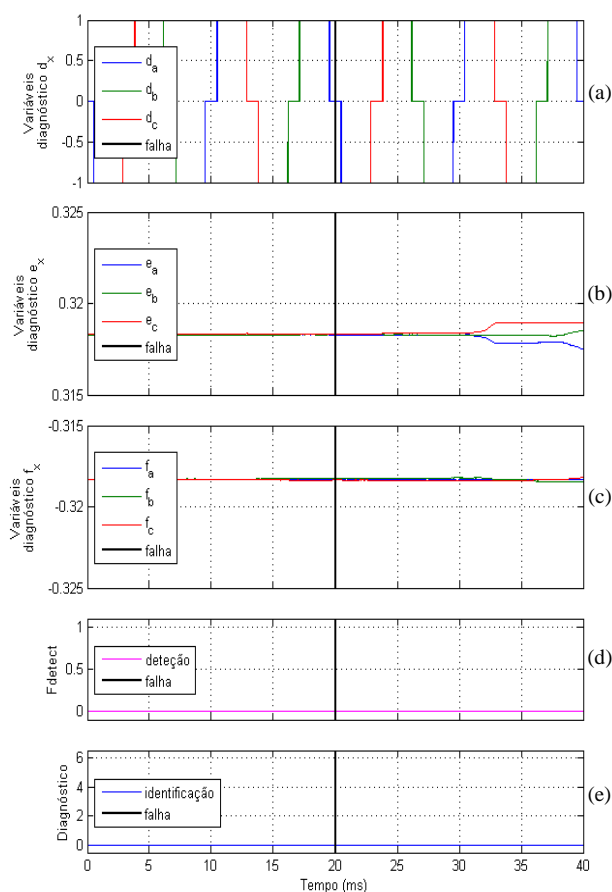


Figura 6.12 - Variáveis de diagnóstico (a), (b), (c), de deteção (d) e identificação da metade da fase (e) para uma falha em S_{a1} .

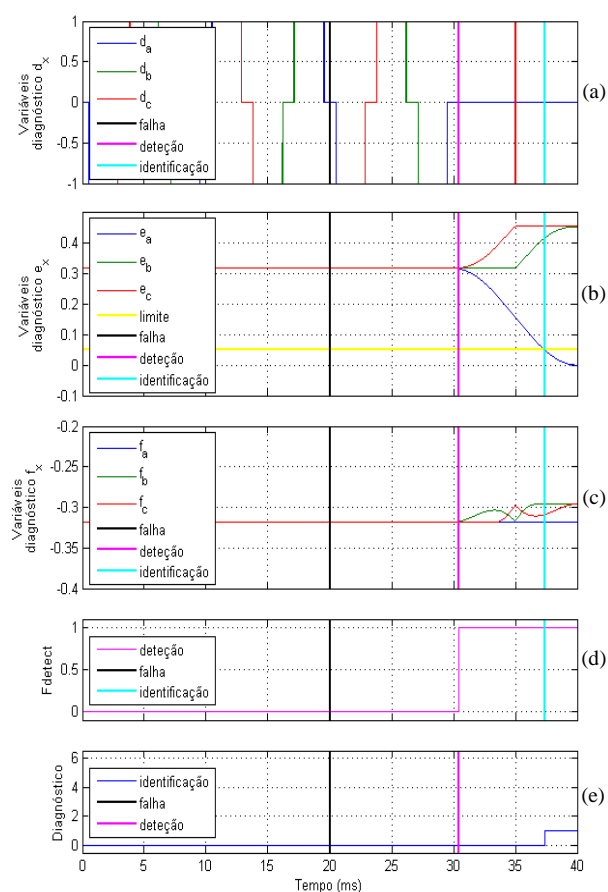


Figura 6.13 - Variáveis de diagnóstico (a), (b), (c), de deteção (d) e identificação da metade da fase (e) para uma falha em S_{a4} .

Como explicado no Capítulo 5, este algoritmo utiliza o valor do ângulo do vetor de Park para identificar o par de IGBTs no qual se encontra a falha, no entanto, para o conversor NPC em estudo essa variável apresenta um comportamento ilógico, pelo que não pode ser usada para qualquer finalidade. Face ao anteriormente exposto, pode concluir-se que com este algoritmo é possível

detetar uma falha no conversor bem como identificar essa falha caso ocorra nos dois IGBTs mais internos, tanto da parte superior da fase como da parte inferior (no caso da falha estar localizada na parte inferior as variáveis e_x e f_x invertem os “papeis”).

6.3.3 Algoritmo generalizado para diagnóstico de falhas em IGBTs em C.A.

Nesta secção vai ser analisado o funcionamento interno do método de diagnóstico de avarias, baseado em tensão, proposto em [17] aquando de falhas no IGBT mais externo e no IGBT mais interno.

Na Figura 6.14 é apresentado o processo de diagnóstico de uma avaria de C.A. no IGBT mais exterior de fase A, S_{a1} . Como se pode constatar em 6.14 (a), antes da ocorrência da falha, as variáveis de localização apresentam valor nulo uma vez que o erro das tensões é pequeno ou mesmo inexistente. No exato momento em que a falha ocorre, as variáveis D_{AB} e D_{BC} apresentam valores simétricos, no entanto, esta alteração de comportamento pode não ter sido provocada pela falha mas por outro fator. Ainda assim, uma possível falha, na fase B, não é detetada nem identificada uma vez que esta alteração não se verifica em duas amostras consecutivas. Esta situação permite evidenciar a importância do tempo mínimo de deteção (de duas amostras), sendo bastante útil para evitar deteções erráticas. Passado algum tempo após este acontecimento (menos de 0,1ms) as variáveis D_{AB} e D_{CA} tomam valores simétricos e diferentes de zero, consequência do aumento do erro das tensões. Como essa situação é verificada, no mínimo, em duas amostras consecutivas a falha é detetada e identificada como pertencente à fase A. Para identificar o IGBT em falha, além das variáveis de localização, importa analisar duas variáveis: o estado de corrente da fase afetada (b) e o estado de controlo dessa mesma fase (c). Aquando da deteção, a variável D_{AB} tem o valor 1, o estado de corrente, C_A , tem o valor -1 e o estado de controlo, C_{SA} , tem o valor 5. Com o auxílio da equação (5.16), pode constatar-se que $0 < D_{AB} < C_{Sx} \wedge C_x \neq 1$ pelo que a falha será dada por $C_{SA} - D_{AB} = 5 - 1 = 4$, que na numeração adotada nesta dissertação corresponde ao IGBT S_{a1} . O diagnóstico demorou menos de 0,1ms a detetar e identificar a falha.

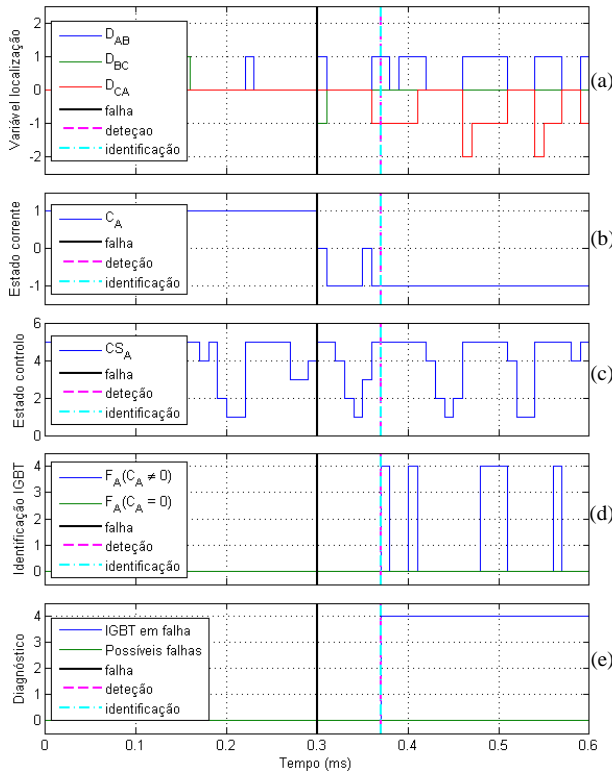


Figura 6.14 – Processo de diagnóstico: (a) variáveis de localização, (b) estado de corrente na fase A, (c) estado de controle na fase A, (d) identificação do IGBT em falha e (e) resultado do diagnóstico para falha em S_{a1} .

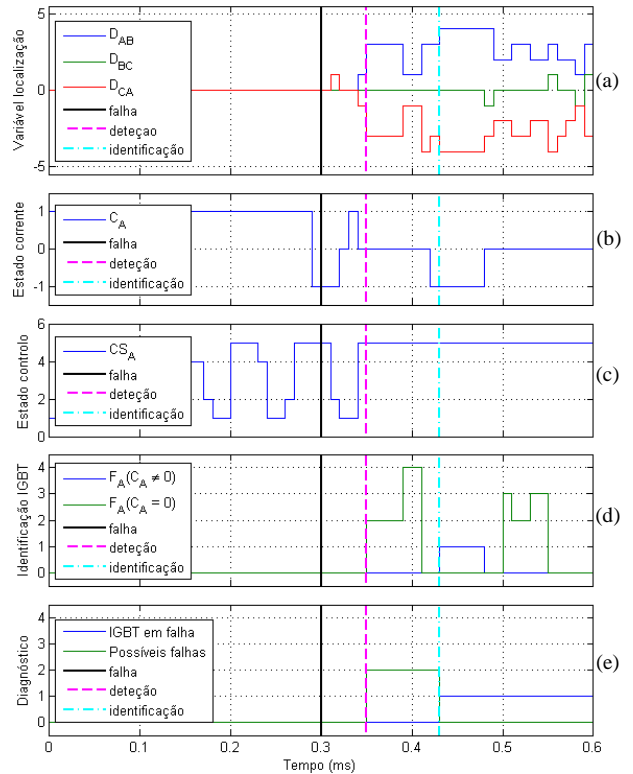


Figura 6.15 - Processo de diagnóstico: (a) variáveis de detecção, (b) estado de corrente na fase A, (c) estado de controle na fase A, (d) identificação do IGBT em falha e (e) resultado do diagnóstico para falha em S_{a4} .

No caso de ser S_{a4} a ficar em C.A. o diagnóstico é apresentado na Figura 6.15. Neste caso estamos perante o situação de corrente zero pelo que o diagnóstico irá atrasar até ter a certeza de qual o IGBT em falha. A deteção ocorre de forma análoga à primeira situação. As variáveis D_{AB} e D_{CA} tomam valores simétricos e diferentes de zero, após duas amostras consecutivas nas mesmas condições pode concluir-se que a falha está localizada na fase A. A partir do momento em que ocorre a deteção o algoritmo começa a calcular qual o IGBT que, possivelmente, estará em falha através da equação (5.16) da qual resultam os valores apresentados em 6.15 (d). No entanto, para identificar o IGBT de forma inequívoca o diagnóstico aguarda por uma situação de corrente não zero. O valor calculado nessa situação corresponderá ao IGBT em falha. Por este motivo em situações de corrente zero a identificação não é simultânea à deteção. Ainda assim, o algoritmo demorou menos de 0,15ms a identificar, inequivocamente, a falha.

Capítulo 7

Resultados experimentais

Para comprovar os resultados obtidos em simulação foi desenvolvido um protótipo do conversor NPC de cinco níveis em estudo para realização de testes laboratoriais. O protótipo é dividido em duas partes por forma a rentabilizar ao máximo os recursos disponíveis. Foi “restaurada” uma plataforma já existente onde foi possível instalar duas fases do conversor e construída uma outra completamente de raiz onde foi instalada a terceira fase e o barramento DC. Ambas as partes foram desenvolvidas e preparadas para, no futuro, poderem ser utilizadas em diversas aplicações. Uma vista geral da montagem experimental é apresentada na Figura B.22 (Anexo B) e a sua constituição é representada esquematicamente na Figura 7.1.

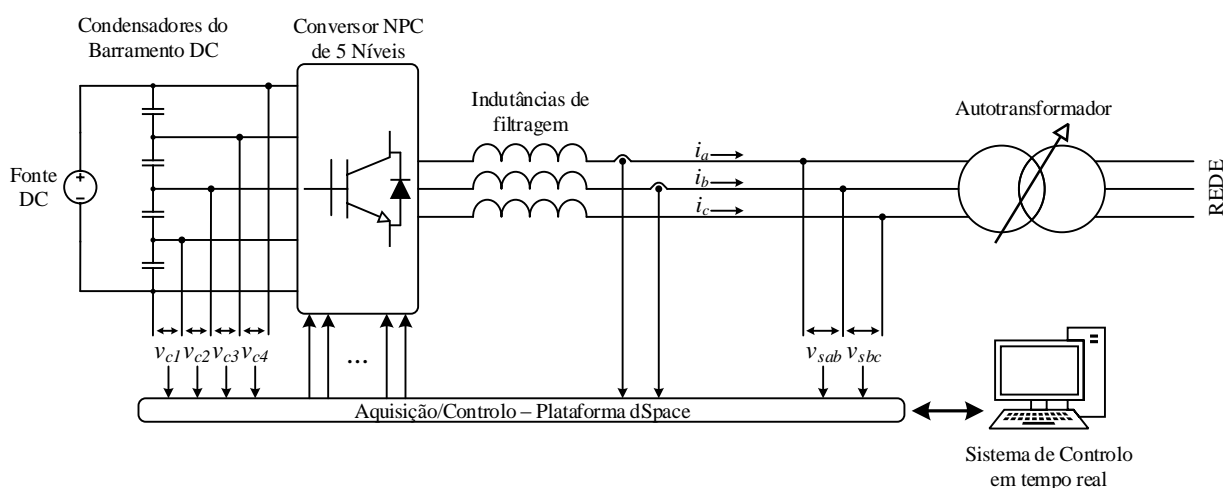


Figura 7.1 - Representação esquemática da implementação prática do sistema.

No sistema implementado a alimentação do conversor é efetuada através de uma fonte DC permitindo assim uma regulação precisa da tensão DC para valores que permitam o correto funcionamento do conversor, mas sejam suficientemente reduzidos para garantir a segurança do protótipo. A ligação à rede é efetuada através de um autotransformador o que permite ajustar a tensão da rede, relativamente à tensão do barramento DC, para valores que permitam o correto funcionamento do conversor. Para o controlo do sistema foi utilizado o mesmo sistema de controlo implementado em *Matlab/Simulink*® para a simulação, sendo este adaptado para comunicação com a plataforma dSPACE. Os sinais necessários ao controlo são adquiridos com recurso a sensores de tensão e de corrente, disponíveis no laboratório, através da plataforma de aquisição dSPACE com um tempo de amostragem de $160\mu\text{s}$. Foi também desenvolvida uma interface para monitorização e controlo do sistema em tempo real, com o auxílio do *software ControlDesk*. Mais

detalhes sobre o protótipo, os sistemas desenvolvidos e características do material utilizado podem ser consultados no Anexo B.

7.1 Funcionamento Normal

O inversor foi alimentado com uma tensão DC de 90V, o valor de pico da tensão simples da rede foi colocado em aproximadamente 15V e a corrente de referência é de 5A. Nestas condições, a potência de saída do conversor é de aproximadamente 150W. Foram utilizadas duas indutâncias de filtragem em série, que totalizam 8mH por fase.

Na Figura 7.2 é possível verificar que a forma de onda da corrente de linha da fase A é fortemente distorcida. A elevada distorção está diretamente relacionada com um fator: o tempo de amostragem. O tempo de amostragem utilizado no sistema de controlo, limitado pela capacidade de cálculo do DSP, leva a uma redução da velocidade de atuação do controlo e consequente aumento da distorção das correntes. A tensão simples também apresenta algum ruído, no entanto não é tão significativo quanto na corrente. Apesar da grande distorção, as correntes seguem a referência pretendida e apresentam um bom nível de filtragem. Ainda assim, o nível de distorção harmónica é elevado (THD=14,48%).

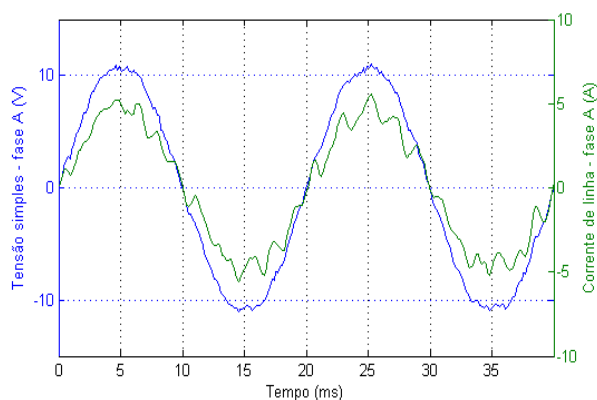


Figura 7.2 - Tensão e corrente da rede em funcionamento normal.

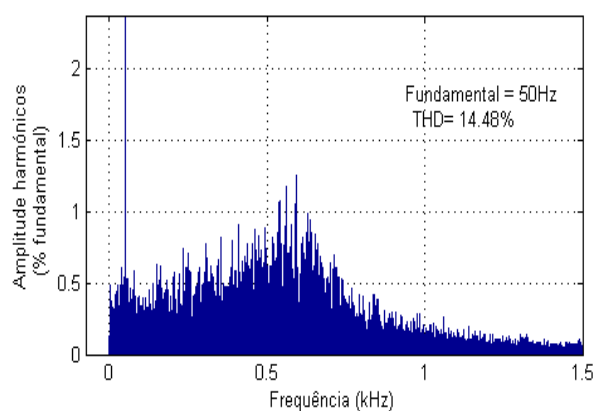


Figura 7.3 - FFT da corrente de linha da rede (fase A), em funcionamento normal.

As tensões dos condensadores do barramento DC apresentam um equilíbrio aceitável com oscilações máximas de 3.5V como se pode verificar na Figura 7.4.

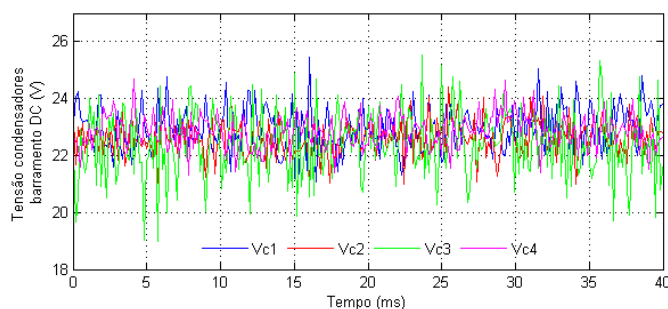


Figura 7.4 – Tensões dos condensadores do barramento DC.

Na Figura 7.5 está representada uma variação de carga, no instante $t=0,25s$, correspondente à alteração da corrente de referência de 3A para 5A. É possível verificar que o sistema responde em aproximadamente 50ms. Tendo em conta o elevado tempo de amostragem pode considerar-se que o sistema apresenta uma boa resposta dinâmica.

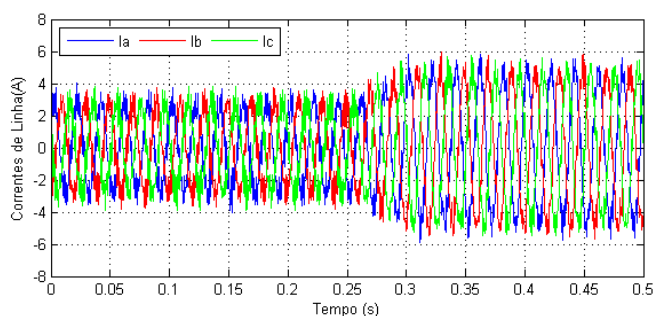


Figura 7.5 – Variação das correntes aquando de uma variação na corrente de referência.

7.2 Funcionamento em Avaria

As falhas de C.A. foram provocadas artificialmente através da desativação permanente dos pulsos de ativação do IGBT. Tal como verificado em simulação, a falha de um IGBT exterior (S_{x1}) tem um impacto reduzido no funcionamento do conversor, sendo as correntes de saída do conversor pouco afetadas (Figura 7.6 (a)). A tensão dos condensadores do barramento DC, à semelhança do que acontece em simulação (Figura 6.8 (a)), apresenta uma alteração notória aquando de uma falha neste IGBT. O primeiro condensador do barramento apresenta um pico de tensão de duração aproximada de 5ms (em simulação a duração é ligeiramente superior), no entanto o controlo age, sempre, no sentido de minorar esse efeito e manter as tensões do barramento DC estáveis. A THD da corrente da fase A aumenta ligeiramente em relação ao funcionamento normal fixando-se em cerca de 17,5% enquanto a potência de saída do conversor é de 140W o que corresponde a uma perda de potência de cerca de 6,7%.

O impacto de uma falha no IGBT interior é bem mais significativo, sendo bastante notório nas formas de onda das correntes (Figura 7.6 (b)) em que toda a parte positiva é completamente cortada, à semelhança do verificado nas simulações (Figura 6.8 (b)). As tensões dos condensadores do barramento DC permanecem estáveis, sendo que apenas se verificam oscilações esporádicas máximas de 4V. A THD da corrente na fase A tem, nestas condições, um valor de 50,58% o que representa um aumento muito significativo. A potência de saída do conversor é de 110W o que representa uma perda de potência de aproximadamente 26,7%. Estes dados são indicadores do efeito nefasto deste tipo de falha. Observando a evolução do vetor de Park das correntes é possível visualizar de forma mais evidente o anteriormente exposto. O vetor de Park correspondente a uma falha no IGBT em S_{a1} apresenta uma forma próxima da obtida em funcionamento normal, no

entanto, uma falha no IGBT mais interior elimina toda a parte positiva do eixo d correspondente à parte positiva da corrente de linha.

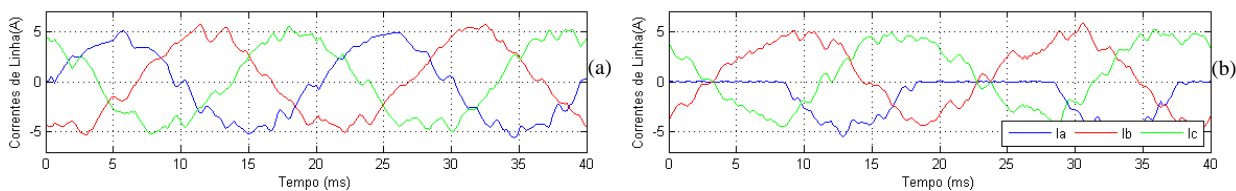


Figura 7.6 – Correntes de linha da rede em caso de falha dos IGBTs S_{a1} (a) e S_{a4} (b).

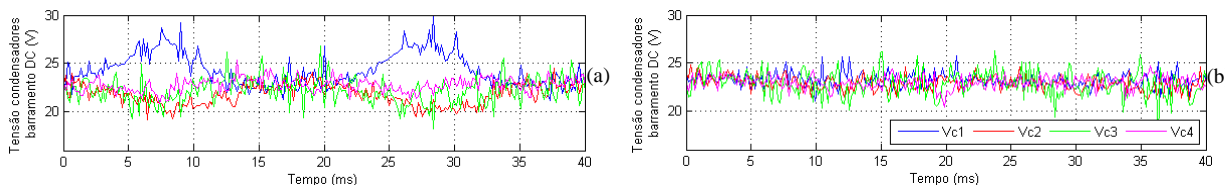


Figura 7.7 - Tensões dos condensadores do barramento DC em caso de falha dos IGBTs S_{a1} (a) e S_{a4} (b).

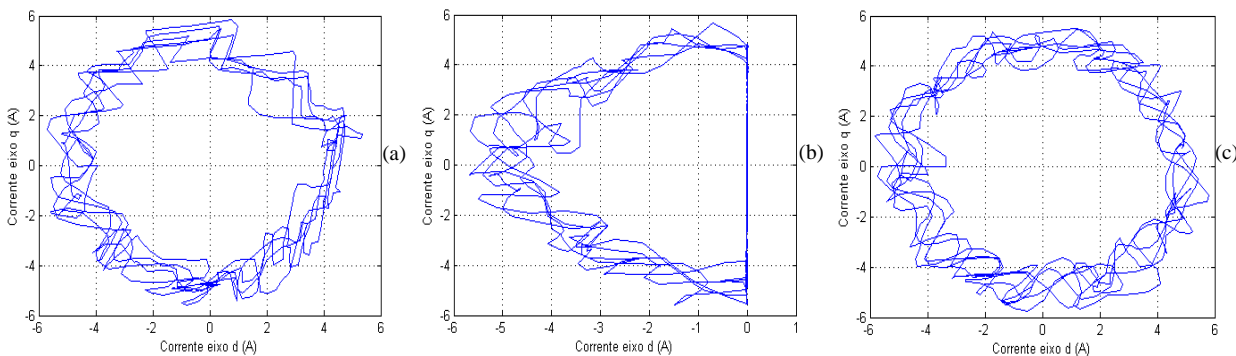


Figura 7.8 - Evolução do vetor de Park das correntes ao longo de cinco períodos elétricos, em caso de falha dos IGBTs S_{a1} (a) e S_{a4} (b) e em funcionamento normal (c).

7.3 Diagnóstico de Avarias

Neste subcapítulo analisar-se-á o funcionamento interno do terceiro método de diagnóstico estudado nesta dissertação e o único capaz de diagnosticar inequivocamente uma falha em qualquer IGBT. Os resultados experimentais dos outros métodos podem ser consultados no Anexo C.

Analogamente ao realizado em simulação, foram causadas falhas nos IGBTs S_{a1} e S_{a4} . As variáveis relevantes à análise do diagnóstico são apresentadas nas figuras 7.9 e 7.10 respetivamente.

Como se pode verificar na Figura 7.9, antes da ocorrência da falha as variáveis de localização apresentam valor nulo, consequência do erro das tensões ser reduzido ou mesmo inexistente. Após a falha o erro das tensões aumenta provocando uma alteração do comportamento das variáveis D_{AB} e D_{CA} que apresentam valores simétricos e diferentes de zero. Após verificar essa situação em duas

amostras consecutivas o algoritmo conclui que a falha está localizada na fase A. A partir da equação (5.16) o algoritmo calcula o IGBT em falha. Como $CS_A=5$ e $D_{AB}=1$, o resultado de $CS_A - D_{AB}$ será 4. Sendo esta uma falha de corrente não zero ($C_X \neq 0$), o algoritmo conclui de imediato que a falha se encontra no IGBT mais exterior.

O diagnóstico da falha causada em S_{a4} é semelhante ao caso anterior, no entanto, é possível verificar (Figura 7.10) que a identificação da falha é mais rápida. Neste caso as variáveis D_{AB} e D_{CA} apresentam uma alteração de comportamento mais rápida que no caso anterior, o que se relaciona com o facto de uma falha no IGBT interior ter um impacto significativamente maior, dessa forma o erro das tensões é também maior. Como também se trata de uma situação de corrente não zero a identificação ocorre de forma análoga à primeira.

A principal diferença entre os resultados de simulação e os resultados experimentais está no tempo de deteção. Na parte experimental o algoritmo é cerca de dez vezes mais lento a concretizar a deteção, o que está diretamente relacionado com o tempo de amostragem ser demasiado elevado (mais concretamente, 16 vezes superior ao tempo de amostragem da simulação).

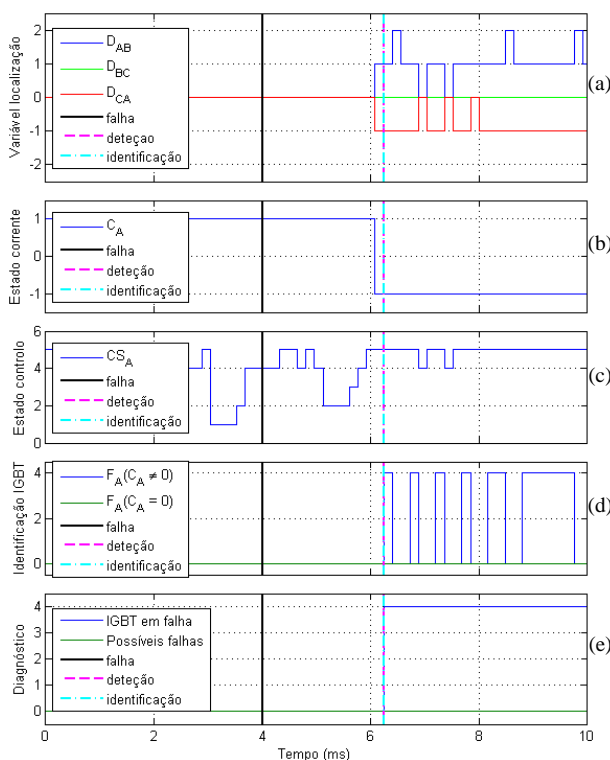


Figura 7.9 - Processo de diagnóstico: (a) variáveis de localização, (b) estado de corrente na fase A, (c) estado de controle na fase A, (d) identificação do IGBT em falha e (e) resultado do diagnóstico para falha em S_{a1} .

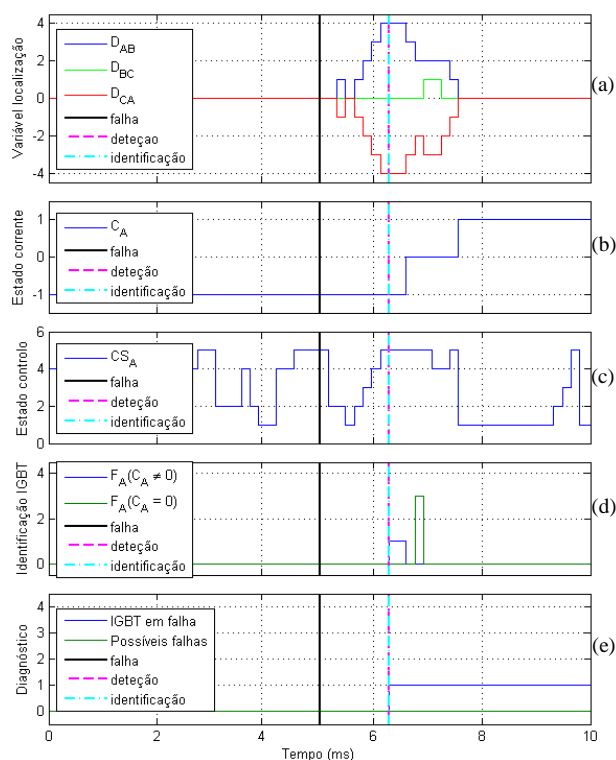


Figura 7.10 - Processo de diagnóstico: (a) variáveis de localização, (b) estado de corrente na fase A, (c) estado de controle na fase A, (d) identificação do IGBT em falha e (e) resultado do diagnóstico para falha em S_{a4} .

Capítulo 8

Conclusões e Sugestões para Trabalhos Futuros

8.1 Conclusão

A inversão representa uma das mais importantes operações de conversão de energia em eletrónica de potência, tendo uma utilização extremamente vasta e indispensável em conversores complexos. Esta operação é também responsável por uma parcela da poluição harmónica existente na rede eléctrica, pelo que se torna importante atuar no sentido de reduzir ao máximo esse problema. Nesse sentido é particularmente importante a investigação e desenvolvimento de inversores capazes de cumprir a sua função de forma mais eficiente e menos poluidora.

Os inversores NPC surgem como uma boa solução para estes problemas, permitindo o fornecimento de corrente com conteúdo harmónico reduzido sem que isso implique uma diminuição da potência de saída do conversor. Neste tipo de conversor cada semicondutor está sujeito a uma menor tensão o que permite o seu uso em aplicações de tensão mais elevada ou utilização de semicondutores com características nominais inferiores e, portanto, mais baratos. Em algumas situações, pode tornar-se economicamente vantajoso o uso deste tipo de conversores em detrimento de outros com menor número de semicondutores.

O aumento do número de níveis implica aumento da complexidade do conversor o que leva a um aumento de complexidade da estratégia de controlo. Dos métodos propostos para controlo de inversores NPC, importa destacar dois tipos principais, baseados em diferentes grandezas: baseados em corrente e baseados em tensão. Nesta dissertação, foi estudado o controlo preditivo, por ser uma estratégia ainda pouco usual no controlo de conversores NPC, dada a sua exigência computacional.

O trabalho desenvolvido permitiu verificar que o controlo preditivo é algoritmo de simples implementação e que permite, por exemplo, o equilíbrio dos condensadores do barramento DC (entre outros, como a redução do número de comutações) de forma muito mais simples que outros métodos de controlo, no entanto, é extremamente pesado do ponto de vista computacional, situação que se agravará com o aumento do número de níveis do conversor.

A investigação efetuada relativamente aos métodos de diagnósticos de avarias permite concluir que os métodos baseados em corrente, utilizados em conversores de dois e três níveis, apresentam limitações quando aplicados em conversores com maior número de níveis, não permitindo a deteção inequívoca de algumas falhas, devido ao reduzido impacto destas nas correntes de saída do conversor. Relativamente ao método de diagnóstico de falhas generalizado para conversores de

n-níveis (baseado em tensão), proposto em [17], esta dissertação permitiu comprovar experimentalmente que o método de diagnóstico é capaz de detectar e identificar uma falha em qualquer IGBT num inversor NPC de cinco níveis com controlo preditivo.

8.2 Sugestões para trabalhos Futuros

No seguimento do trabalho desenvolvido, pode sugerir-se o desenvolvimento alguns trabalhos futuros, como:

- Desenvolvimento de uma metodologia capaz de recolher dados a uma taxa de amostragem diferente.
- Implementação de uma nova abordagem do controlo preditivo capaz de reduzir a complexidade computacional.
- Teste do protótipo em condições de potência superior.
- Implementação de outras estratégias de controlo para comparação de resultados.
- Detecção de avarias em todos os tipos de semicondutores da topologia.

Referências

- [1] Caseiro, L.M.A., *Estratégias de Controlo e de Diagnóstico de Avarias para Rectificadores Multinível NPC*. 2012.
- [2] Mittal, N., et al. *Multilevel inverters: A literature survey on topologies and control strategies*. in *Power, Control and Embedded Systems (ICPCES), 2012 2nd International Conference on*. 2012.
- [3] Malinowski, M., et al., *A Survey on Cascaded Multilevel Inverters*. *Industrial Electronics, IEEE Transactions on*, 2010. **57**(7): p. 2197-2206.
- [4] Hammond, P.W., *A new approach to enhance power quality for medium voltage AC drives*. *Industry Applications, IEEE Transactions on*, 1997. **33**(1): p. 202-208.
- [5] Meynard, T.A., et al., *Multicell converters: basic concepts and industry applications*. *Industrial Electronics, IEEE Transactions on*, 2002. **49**(5): p. 955-964.
- [6] Nabae, A., I. Takahashi, and H. Akagi, *A New Neutral-Point-Clamped PWM Inverter*. *Industry Applications, IEEE Transactions on*, 1981. **IA-17**(5): p. 518-523.
- [7] Sergio Alberto González, S.A.V., María Inés Valla, *Multilevel Converters For Industrial Applications*. *Industrial Electronics Series*, ed. J.D.I. Bogdan M. Wilamowski. 2014.
- [8] Estima, J.O., N.M.A. Freire, and A.J.M. Cardoso. *Recent advances in fault diagnosis by Park's vector approach*. in *Electrical Machines Design Control and Diagnosis (WEMDCD), 2013 IEEE Workshop on*. 2013.
- [9] Mendes, A.M.S. and A.J.M. Cardoso. *Voltage source inverter fault diagnosis in variable speed AC drives, by the average current Park's vector approach*. in *Electric Machines and Drives, 1999. International Conference IEMD '99*. 1999.
- [10] Caseiro, J.A.A., A.M.S. Mendes, and A.J.M. Cardoso. *Fault diagnosis on a pwm rectifier ac drive system with fault tolerance using the average current Park's Vector approach*. in *Electric Machines and Drives Conference, 2009. IEMDC '09. IEEE International*. 2009.
- [11] Abadi, M.B., A.M.S. Mendes, and S.M.A. Cruz. *Three-level NPC inverter fault diagnosis by the Average Current Park's Vector approach*. in *Electrical Machines (ICEM), 2012 XXth International Conference on*. 2012.
- [12] Ui-Min, C., et al., *Method for Detecting an Open-Switch Fault in a Grid-Connected NPC Inverter System*. *Power Electronics, IEEE Transactions on*, 2012. **27**(6): p. 2726-2739.
- [13] Tae-Jin, K., L. Woo-Cheol, and H. Dong-seok, *Detection Method for Open-Circuit Fault in Neutral-Point-Clamped Inverter Systems*. *Industrial Electronics, IEEE Transactions on*, 2009. **56**(7): p. 2754-2763.
- [14] Lopes, P.F. and A.M.S. Mendes. *Fault tolerance in active power filters, based on multilevel NPC topology*. in *IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society*. 2012.
- [15] Caseiro, L.M.A. and A.M.S. Mendes, *Real-Time IGBT Open-Circuit Fault Diagnosis in Three-Level Neutral-Point-Clamped Voltage-Source Rectifiers Based on Instant Voltage Error*. *Industrial Electronics, IEEE Transactions on*, 2015. **62**(3): p. 1669-1678.
- [16] Caseiro, L.M.A., A.M.S. Mendes, and P.M.A.F. Lopes. *Open-circuit fault diagnosis in Neutral-Point-Clamped active power filters based on instant voltage error with no additional sensors*. in *Applied Power Electronics Conference and Exposition (APEC), 2015 IEEE*. 2015.
- [17] Caseiro, L.M.A. and A.M.S. Mendes, *Generalized IGBT Open-Circuit Fault Diagnosis Algorithm with no Additional Sensors for Grid-Connected N-Level NPC Converters*. in press.

- [18] Caseiro, L.M.A., A.M.S. Mendes, and A.N. Alcaso. *Fault diagnosis and tolerance in three-level Neutral-Point-Clamped rectifiers*. in *IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society*. 2012.
- [19] Ceballos, S., et al., *Performance Evaluation of Fault-Tolerant Neutral-Point-Clamped Converters*. *Industrial Electronics, IEEE Transactions on*, 2010. **57**(8): p. 2709-2718.
- [20] Ceballos, S., et al. *Three-Leg Fault-Tolerant Neutral-Point-Clamped Converter*. in *Industrial Electronics, 2007. ISIE 2007. IEEE International Symposium on*. 2007.
- [21] Jae-chul, L., et al. *A Control Method for Improvement of Reliability in Fault Tolerant NPC Inverter System*. in *Power Electronics Specialists Conference, 2006. PESC '06. 37th IEEE*. 2006.
- [22] Jun, L., et al., *Analysis and Design of Active NPC (ANPC) Inverters for Fault-Tolerant Operation of High-Power Electrical Drives*. *Power Electronics, IEEE Transactions on*, 2012. **27**(2): p. 519-533.
- [23] Ceballos, S., et al. *Fault-Tolerant Multilevel Converter Topology*. in *Industrial Electronics, 2006 IEEE International Symposium on*. 2006.
- [24] Ceballos, S., et al., *Three-Level Converter Topologies With Switch Breakdown Fault-Tolerance Capability*. *Industrial Electronics, IEEE Transactions on*, 2008. **55**(3): p. 982-995.
- [25] Cortés, J.R.P., *Predictive Control Of Power Converters And Electrical Drives*. 2012.
- [26] Estima, J.O. and A.J. Marques Cardoso, *A New Approach for Real-Time Multiple Open-Circuit Fault Diagnosis in Voltage-Source Inverters*. *Industry Applications, IEEE Transactions on*, 2011. **47**(6): p. 2487-2494.
- [27] Estima, J.O. and A.J. Marques Cardoso, *A New Algorithm for Real-Time Multiple Open-Circuit Fault Diagnosis in Voltage-Fed PWM Motor Drives by the Reference Current Errors*. *Industrial Electronics, IEEE Transactions on*, 2013. **60**(8): p. 3496-3505.
- [28] Fazio, P., et al. *A new fault detection method for NPC converters*. in *Power Electronics and Applications (EPE 2011), Proceedings of the 2011-14th European Conference on*. 2011.
- [29] He, J. and N.A.O. Demerdash. *Diagnosis of open-circuit switch faults in multilevel active-NPC (ANPC) inverters*. in *Transportation Electrification Conference and Expo (ITEC), 2014 IEEE*. 2014.
- [30] Jung-Dae, L., et al. *A Novel Fault Detection of an Open-Switch Fault in the NPC Inverter System*. in *Industrial Electronics Society, 2007. IECON 2007. 33rd Annual Conference of the IEEE*. 2007.
- [31] Jung-Dae, L., et al. *An improved strategy to detect the switching device fault in NPC inverter system*. in *Power Electronics, 2007. ICPE '07. 7th International Conference on*. 2007.
- [32] Mendes, A.M.S., Abadi, M. B., Cruz, S. M. A., *Fault diagnostic algorithm for three-level neutral point clamped AC motor drives, based on the average current Park's vector*. *IET Power Electronics*, 2013.

A. Anexo

Modelo de simulação

A.1 Modelo Implementado em Matlab/Simulink®

O modelo de simulação foi totalmente desenvolvido com recurso ao *software* Matlab/Simulink®, tendo sido utilizada a *toolbox SimPowerSystems* para modelizar a componente elétrica do modelo. Nas figuras seguintes estão representadas as principais componentes do modelo desenvolvido.

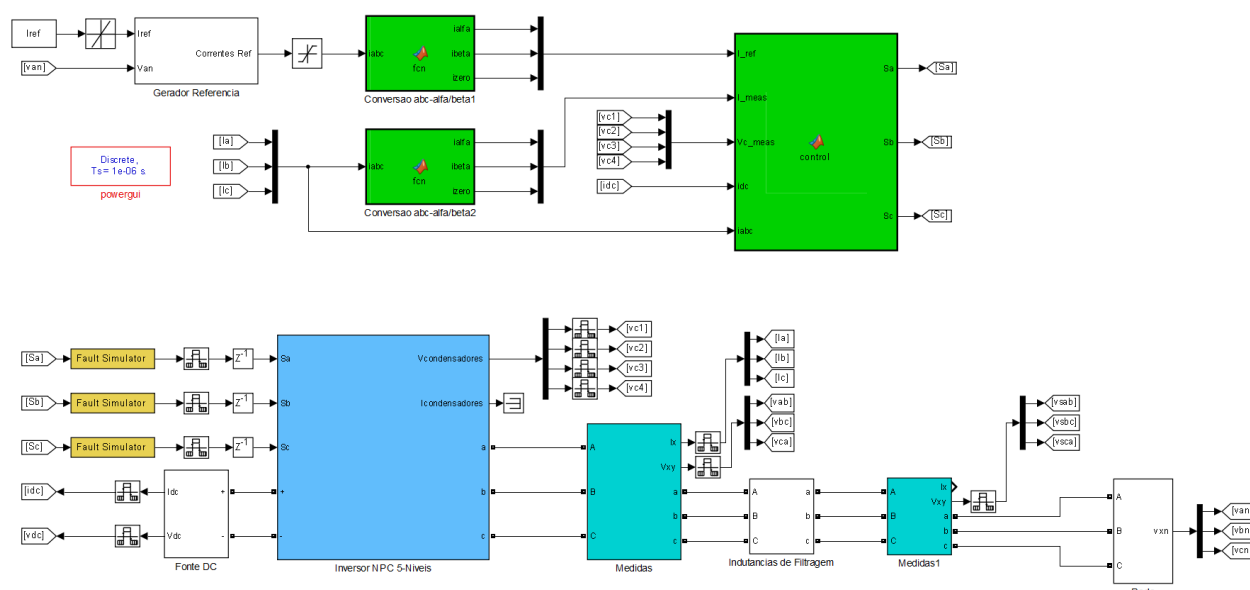


Figura A.1 – Visão geral do modelo desenvolvido.

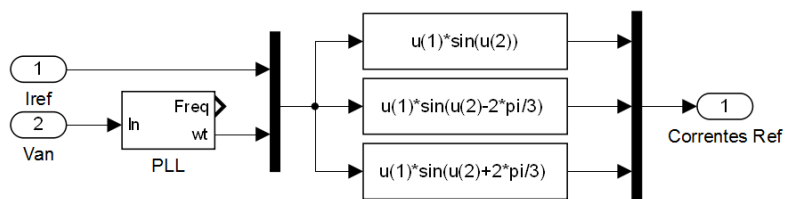


Figura A.2 – Gerador das correntes de referência.

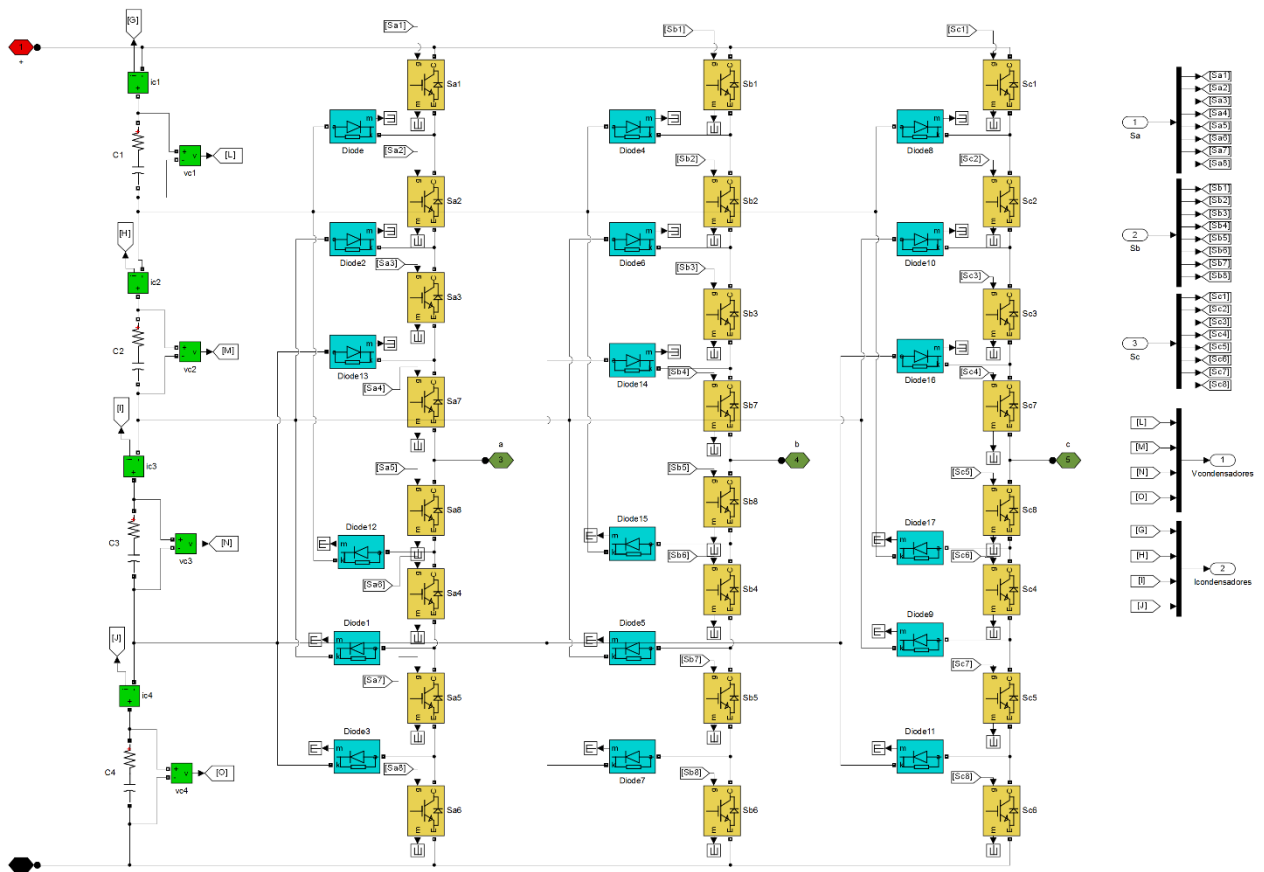


Figura A.3 – Modelo do conversor NPC de cinco níveis e condensadores do barramento DC.

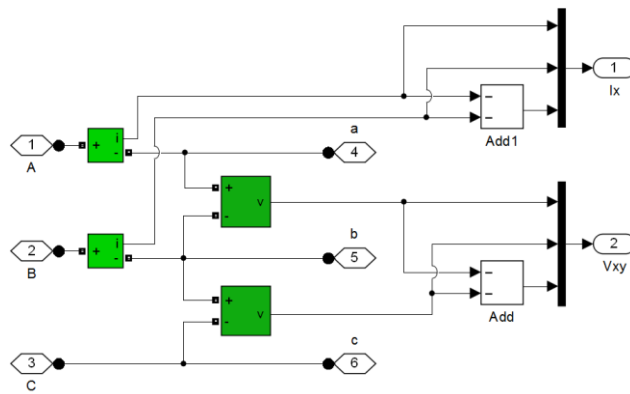


Figura A.4 – Bloco medidas.

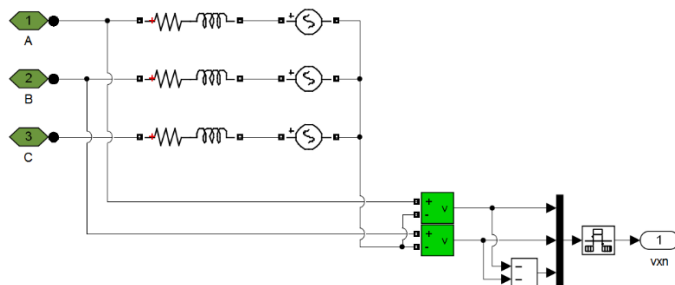


Figura A.5 – Modelo da rede incluindo medição das tensões simples.

O controlo foi implementado com recurso a uma *Matlab Function*, cujo respetivo código se apresenta de seguida.

```
function [Sa,Sb,Sc] = control(I_ref,I_meas, Vc_meas, idc, iabc,Ts, Lf,Rf, C, v,
statesa, statesb, statesc)

lambDC=0.25;

persistent x_old i_old
if isempty(x_old), x_old = 1; end
if isempty(i_old), i_old = 0+1j*0; end
g_opt = inf;
x_opt = 0;

ik_ref = I_ref(1) + 1j*I_ref(2);
ik = I_meas(1) + 1j*I_meas(2);
vs = v(x_old) - Lf/Ts*ik - (Rf-(Lf/Ts))*i_old;
i_old = ik;

for i = 1:125

v_o1 = v(i);
ik1 = (1-((Rf*Ts)/Lf))*ik+ (Ts/Lf)*(v_o1-vs);

h1a = isequal (statesa(i,:),[1 1 1 1 0 0 0 0]);
h2a = isequal (statesa(i,:),[0 1 1 1 1 0 0 0]);
h3a = isequal (statesa(i,:),[0 0 0 1 1 1 1 0]);
h4a = isequal (statesa(i,:),[0 0 0 0 1 1 1 1]);
h1b = isequal (statesb(i,:),[1 1 1 1 0 0 0 0]);
h2b = isequal (statesb(i,:),[0 1 1 1 1 0 0 0]);
h3b = isequal (statesb(i,:),[0 0 0 1 1 1 1 0]);
h4b = isequal (statesb(i,:),[0 0 0 0 1 1 1 1]);
h1c = isequal (statesc(i,:),[1 1 1 1 0 0 0 0]);
h2c = isequal (statesc(i,:),[0 1 1 1 1 0 0 0]);
h3c = isequal (statesc(i,:),[0 0 0 1 1 1 1 0]);
h4c = isequal (statesc(i,:),[0 0 0 0 1 1 1 1]);

ic1k = idc - h1a*iabc(1) - h1b*iabc(2) - h1c*iabc(3);
ic2k = idc - h2a*iabc(1) - h2b*iabc(2) - h2c*iabc(3);
ic3k = idc + h3a*iabc(1) + h3b*iabc(2) + h3c*iabc(3);
ic4k = idc + h4a*iabc(1) + h4b*iabc(2) + h4c*iabc(3);

vc1k1 = Vc_meas(1)+(1/C)*ic1k*Ts;
vc2k1 = Vc_meas(2)+(1/C)*ic2k*Ts;
vc3k1 = Vc_meas(3)+(1/C)*ic3k*Ts;
vc4k1 = Vc_meas(4)+(1/C)*ic4k*Ts;

vc1 = abs(vc1k1-vc2k1);
vc2 = abs(vc2k1-vc3k1);
vc3 = abs(vc3k1-vc4k1);
vc4 = abs(vc1k1-vc4k1);
vc5 = abs(vc2k1-vc4k1);
vc6 = abs(vc1k1-vc3k1);
vc7 = abs(vc2k1-vc1k1);
vc8 = abs(vc3k1-vc1k1);
vc9 = abs(vc4k1-vc1k1);
vc10 = abs(vc4k1-vc2k1);
vc11 = abs(vc4k1-vc3k1);

vc = vc1+vc2+vc3+vc4+vc5+vc6+vc7+vc8+vc9+vc10+vc11;

g = abs(real(ik_ref - ik1)) + abs(imag(ik_ref - ik1))+lambDC*(vc);

if (g<g_opt)
g_opt = g;
x_opt = i;
end

end
```

```
x_old = x_opt;
```

```
Sa = statesa(x_opt, :);
Sb = statesb(x_opt, :);
Sc = statesc(x_opt, :);
```

Os métodos de diagnóstico de avarias estudados nesta dissertação, também eles desenvolvidos com recurso ao software *Matlab/Simulink*®, são apresentados nas figuras seguintes.

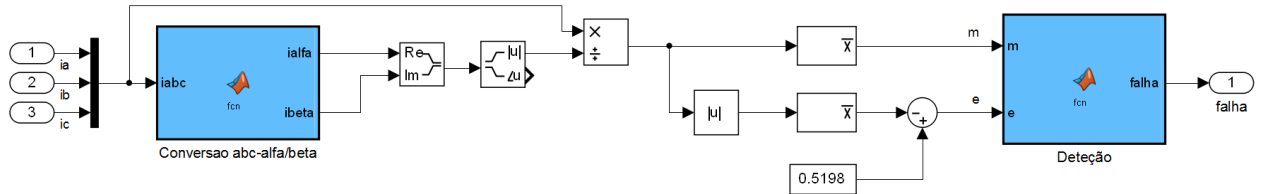


Figura A.6 – Modelo do método de diagnóstico baseado no erro das correntes normalizadas.

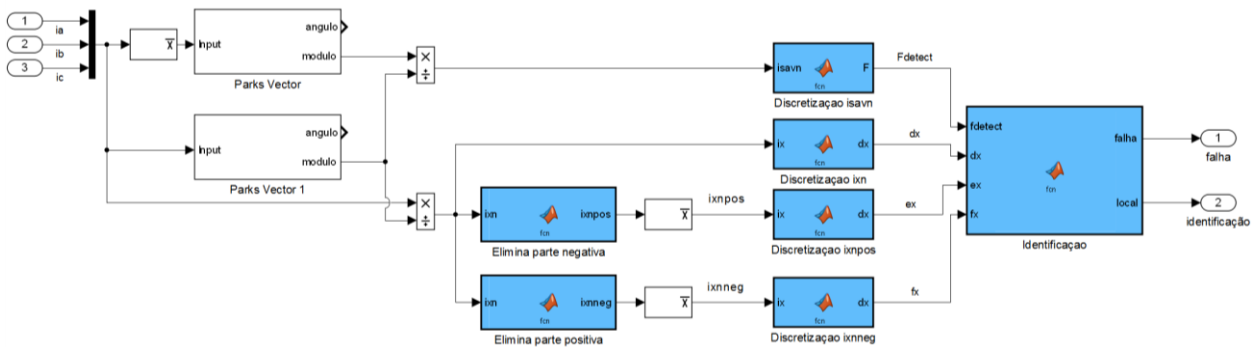


Figura A.7 – Modelo do método de diagnóstico baseado no vetor de Park do valor médio das correntes.

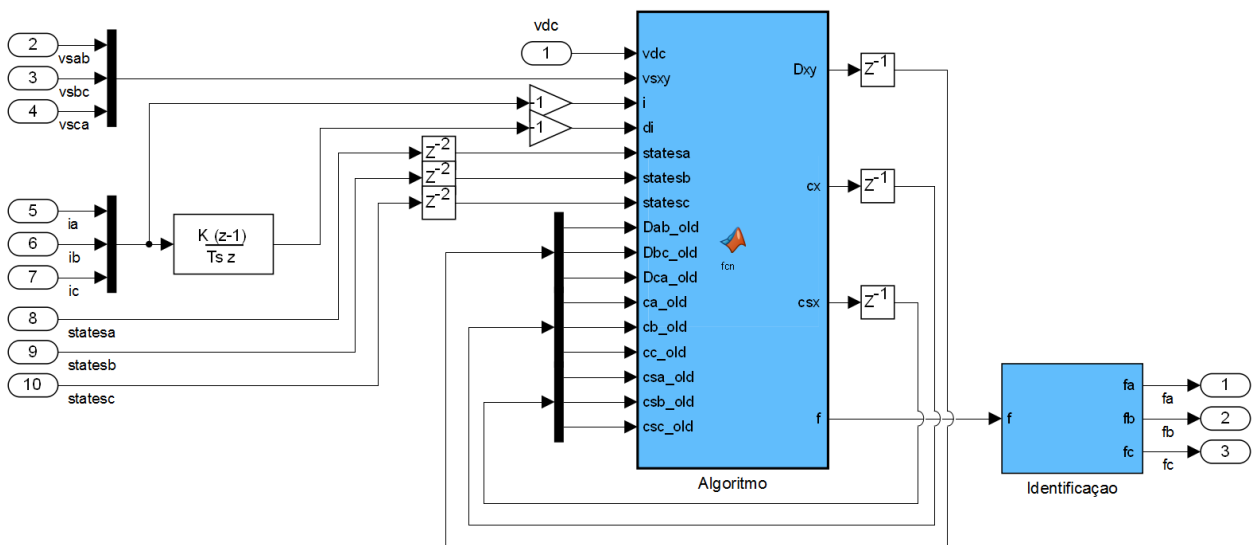


Figura A.8 – Modelo do algoritmo generalizado para diagnóstico de falhas em IGBTs em C.A.

A.2 Parâmetros utilizados na Simulação

Nas tabelas seguintes são apresentados os principais parâmetros utilizados na simulação do modelo.

Tabela A.1 – Parâmetros dos componentes do conversor.

	Parâmetro	Valor
Condensadores	Capacidade	2,2mF
IGBTs	Resistência de condução	1m Ω
	Resistência de <i>snubber</i>	100k Ω
	Capacidade de <i>snubber</i>	inf
Díodos <i>clamping</i>	Tensão de condução	0,8V
	Resistência de condução	1m Ω
	Resistência de <i>snubber</i>	500 Ω

Tabela A.2 – Parâmetros das indutâncias de filtragem.

Parâmetro	Valor
Indutância	10mH
Resistência	1 Ω

Tabela A.3 – Parâmetros da rede.

Parâmetro	Valor
Tensão de linha (eficaz)	70,7V
Frequência	50 Hz
Resistência	0.1 Ω
Indutância	0.1mH

Tabela A.4 – Parâmetros da PLL.

Parâmetro	Valor
Ganho proporcional	180
Ganho integral	750
Ganho derivativo	1

B. Anexo

Material Utilizado na Validação Experimental

B.1 Material desenvolvido no decorrer do projeto

Nesta secção é apresentado o material desenvolvido e/ou utilizado no decorrer do projeto, e as suas características principais. Dada a complexidade do sistema e o custo inerente, parte do material utilizado em antigos trabalhos foi reaproveitado. Outra parte foi totalmente desenvolvida no decorrer deste trabalho.

O protótipo do conversor NPC desenvolvido, apresentado na Figura B.1. Numa das partes foram instaladas duas fases do conversor e na outra parte foi instalada a terceira fase e o barramento DC.

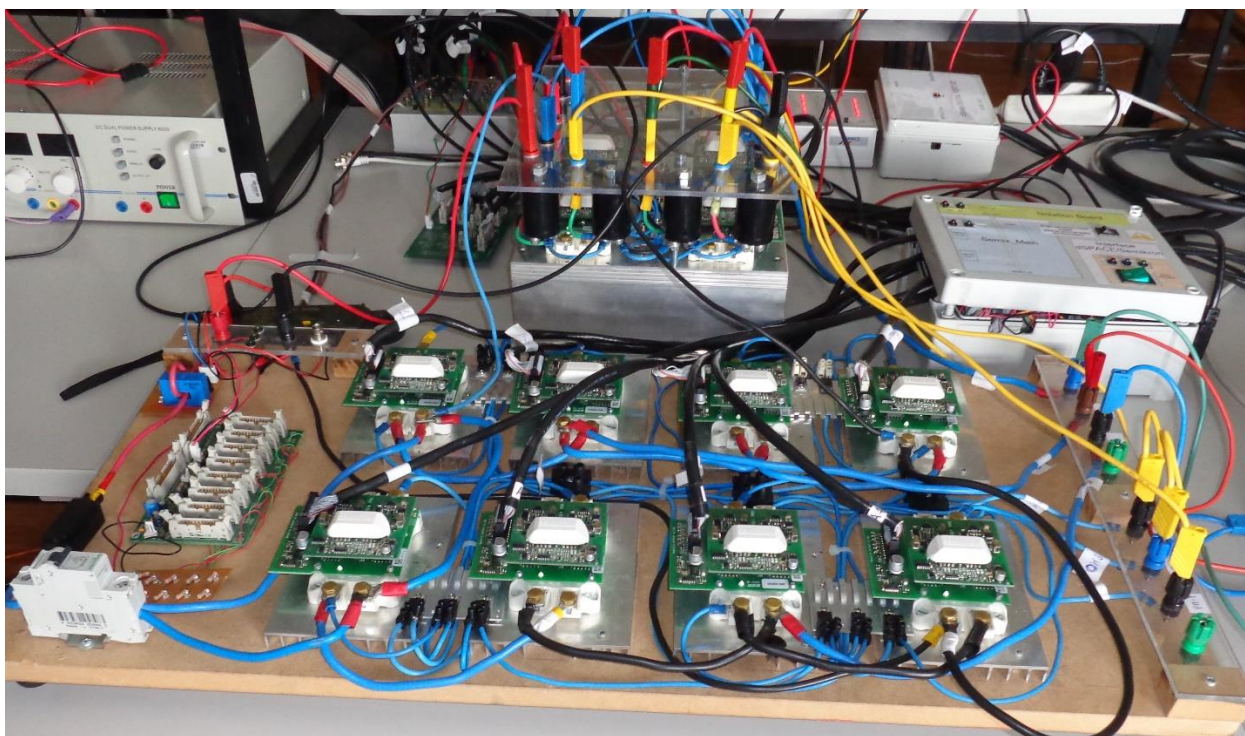


Figura B.1 – Protótipo do conversor NPC de cinco níveis.

Os componentes principais do protótipo são os semicondutores, que permitem a operação do conversor. Neste projeto foram utilizados os módulos de semicondutores 252GB126HDs da gama SEMIX® 2S da Semikron (Figura B.2) que incluem dois IGBTs e os respetivos díodos em antiparalelo. Cada fase do conversor é constituída por oito IGBT, sendo necessários 4 módulos para cada fase. As principais características destes módulos são apresentadas na Tabela B.1.

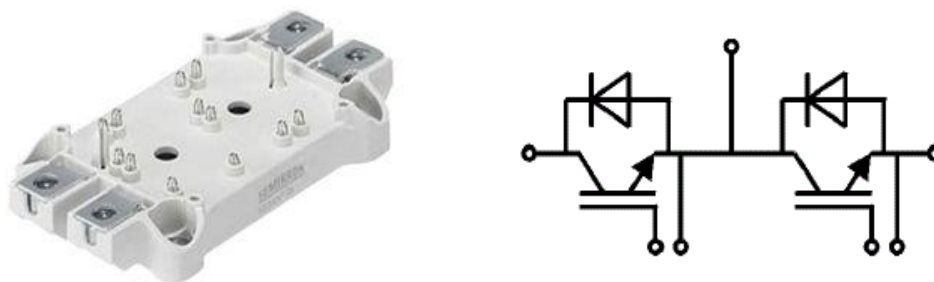


Figura B.2 – Representação esquemática do módulo de semicondutores utilizado.

Tabela B.1 – Principais parâmetros do módulo de semicondutores.

	Parâmetro	Valor
IGBTs	Tensão de bloqueio máxima	1200V
	Corrente máxima (eficaz)	242A
	Tensão de condução (típica)	1,7V
	Resistência de condução (típica)	4,7mΩ
Díodos em antiparalelo	Tensão de condução (típica)	1,6V
	Resistência de condução (típica)	4mΩ

Para a ativação dos IGBTs no módulo foram utilizados *drivers* SKYPER 32 PRO e placas de adaptação Board 2S Skyper 32 PRO para o dimensionamento dos parâmetros do *driver* e transmissão dos sinais de controlo aos IGBTs, ambos da Semikron. Os componentes de configuração do *driver* instalados na placa de adaptação encontram-se na Tabela B.2.

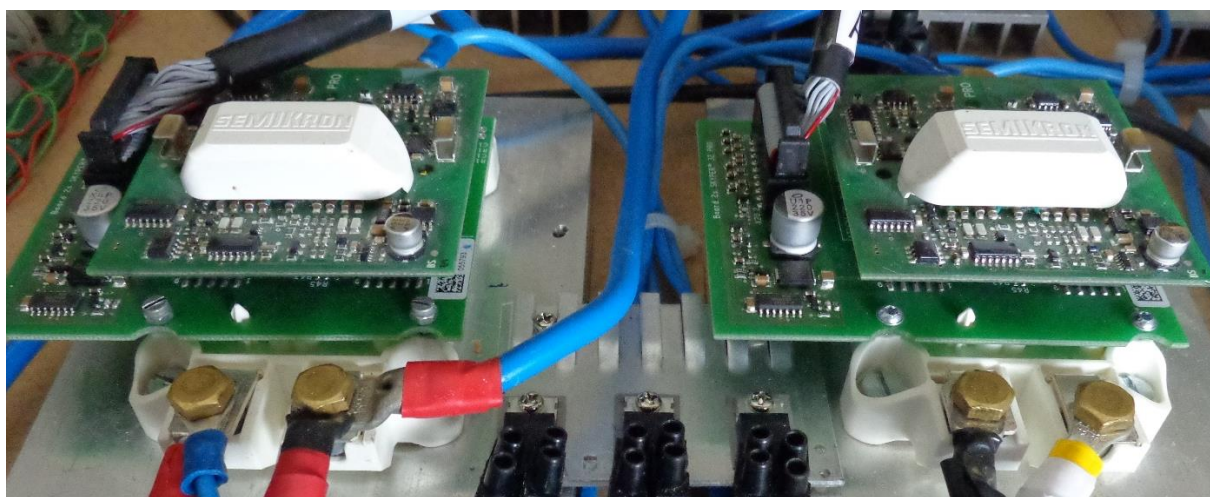


Figura B.3 – Conjunto driver, placa de adaptação e módulo de semicondutores.

Tabela B.2 – Componentes de configuração do driver utilizados e respetiva função.

Função no driver	Componente(s)	Designação	Valor(es)	Descrição
<i>Dead Time</i>	R43 R44 R45 R46	---	C.A. 0 Ω C.A. C.A.	<i>Deadlock</i> desativado - IGBTs podem ser ativados em simultâneo.
DSCP (Proteção dinâmica de Curto-Circuitos)	R162 C150 R262 C250	RCE CCE RCE CCE	18k Ω 330pF 18k Ω 330pF	Ajuste da curva de deteção de C.C.
Resistência de Coletor	R150 R250	RVCE RVCE	0 Ω 0 Ω	Operação com módulo de 1200V (no barramento)
Resistência de adaptação à <i>gate</i>	R151-3 R154-6 R251-3 R254-6	RGon RGoff RGon RGoff	6 Ω 6 Ω 6 Ω 6 Ω	Dimensionamento das resistências de <i>gate</i> para funcionamento ótimo do IGBTs
Resistência de desacoplamento de <i>gate</i>	R101 R102 R201 R202	RG1 RG2 RG1 RG2	4 Ω 4 Ω 4 Ω 4 Ω	---
OTP (Proteção de sobretemperatura)	R172	---	820 Ω	Ativa proteção em caso de sobretemperatura.

Os módulos da Semikron apenas contêm os IGBTs e os díodos em antiparalelo, pelo que foi necessário a instalação adicional dos díodos de *clamping*. Foram utilizados três tipos de díodos diferentes para aproveitar o material existente no laboratório e dessa forma reduzir o custo do protótipo. Na plataforma onde foi instalada uma fase e o barramento DC foram usados três módulos de dois díodos. Dois desses módulos são da ST enquanto o outro é da IXYS. As principais características de ambos os módulos são apresentadas na Tabela B.3.

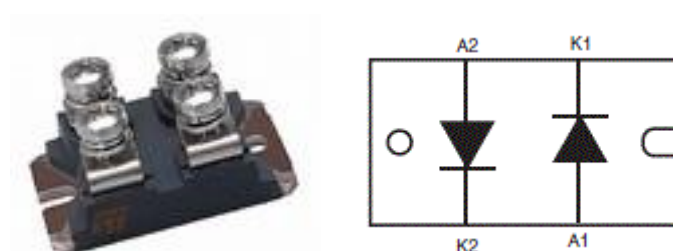


Figura B.4 – Representação esquemática do módulo de díodos ST.

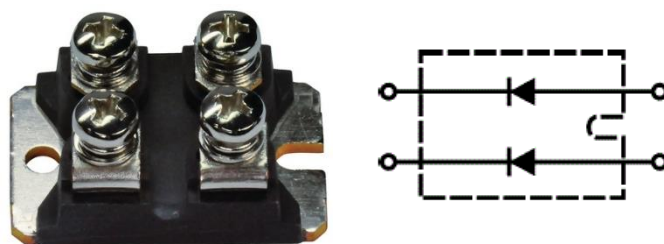


Figura B.5 – Representação esquemática do módulo de díodos IXYS.

Tabela B.3 – Principais características dos módulos de díodos.

	ST TH9012TV2	IXYS DSEI2x61-10B
Tensão de bloqueio máxima	1200V	1000V
Corrente máxima (eficaz)	2x45A	2x60A
Tensão de condução (típica)	1.2V	1.8V
Tempo de resposta	50ns	35ns

Na outra plataforma foram instalados díodos individuais. A escolha recaiu nos díodos IXYS DHG 30 I 200PA. As principais características destes díodos são apresentados na Tabela B.4.

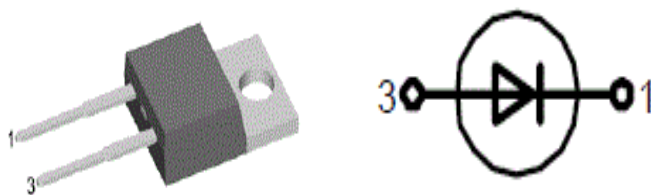


Figura B.6 – Representação esquemática dos díodos individuais IXYS.

Tabela B.4 – Principais características dos díodos individuais IXYS.

	IXYS DHG 30 I 600PA
Tensão de bloqueio máxima	600V
Corrente máxima (eficaz)	30A
Tensão de condução (típica)	2.37V
Tempo de resposta	35ns

Estes díodos foram colocados em dissipadores que foram posteriormente fixados na plataforma. Uma vez que os díodos não eram isolados, para colocar mais que um diodo por dissipador, foi utilizado um material termicamente condutor mas eletricamente isolante. Este tipo de material pode ser encontrado, por exemplo, em fontes de computadores. Para permitir a ligação dos díodos aos restantes componentes foram utilizados ligadores. Os pontos médios ficaram acessíveis para permitir uma fácil ligação com a terceira fase e barramento DC (PM1 – ponto médio superior, PM - ponto médio interior e PM-1 - ponto médio inferior). Caso, em futuros trabalhos, apenas seja

necessário utilizar os módulos de IGBTs, os díodos podem ser desligados desfazendo a ligação entre estes e os módulos.

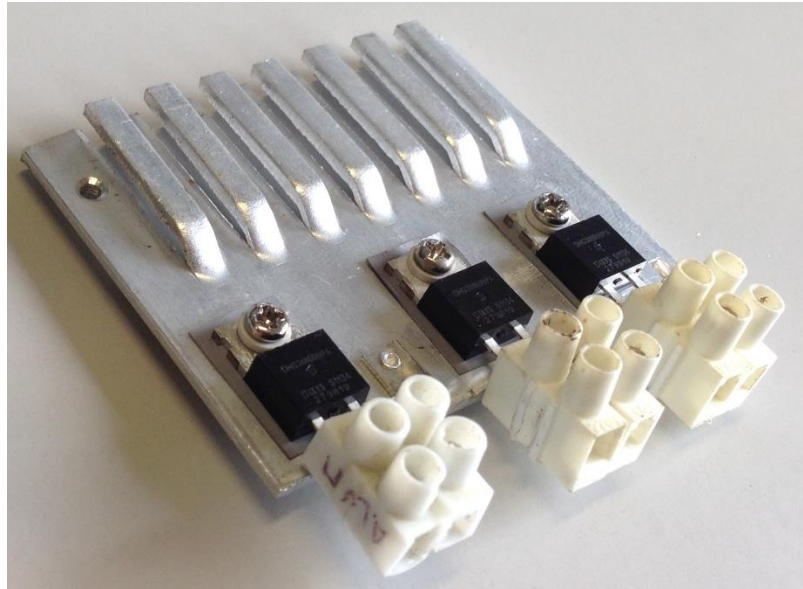


Figura B.7 – Instalação dos díodos nos dissipadores.

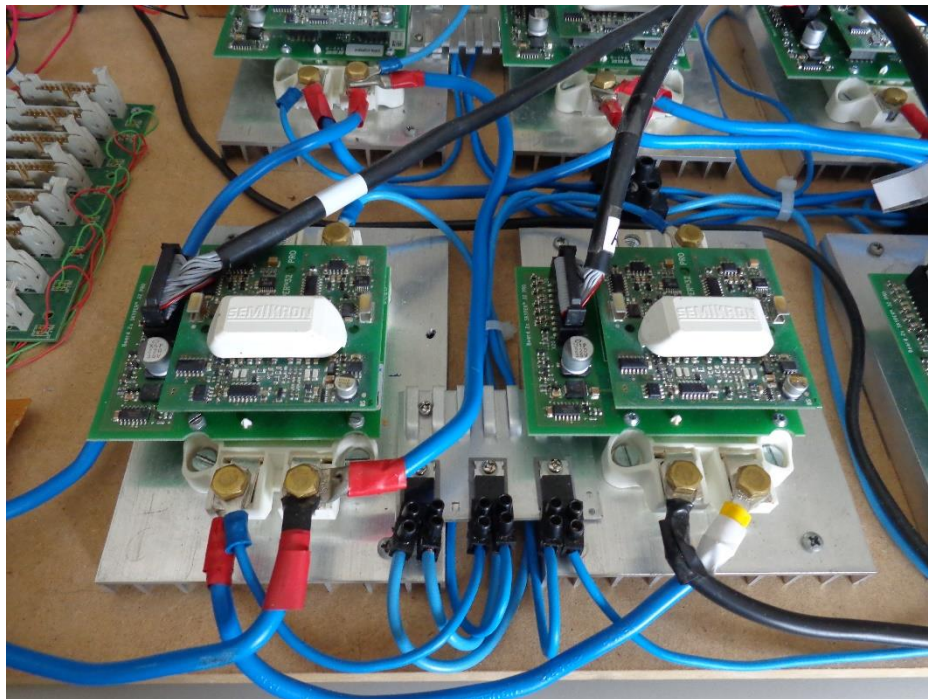


Figura B.8 – Instalação do conjunto díodos-dissipadores na plataforma.

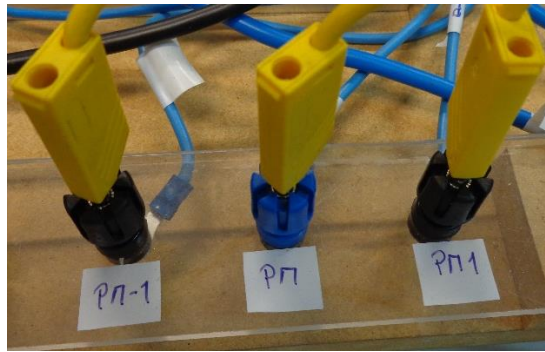


Figura B.9 – Acessibilidade dos pontos médios.

Para ligação dos *drivers* à plataforma dSPACE, foram utilizadas três placas. Essas placas são responsáveis pela adaptação dos sinais, pelo isolamento (óptico) entre os dois componentes, pelo acondicionamento de sinal (de 5V, gerado pelo DSP para 15V, para ativação dos IGBTs) e pela divisão dos diversos sinais de ativação pelos respectivos drivers. (Dado o elevado número de sinais de ativação necessários tiveram de ser utilizadas duas placas de acondicionamento de sinal – Semix Board 1, ou seja, em rigor foram utilizadas quatro placas).

As características dos condensadores utilizados encontram-se na Tabela B.5.



Figura B.10 – Montagem dos condensadores no protótipo.

Tabela B.5 – Principais características dos condensadores utilizados.

Parâmetro	Valor
Capacidade	2200 μ F
Tensão máxima	100V

B.2 Outro material utilizado

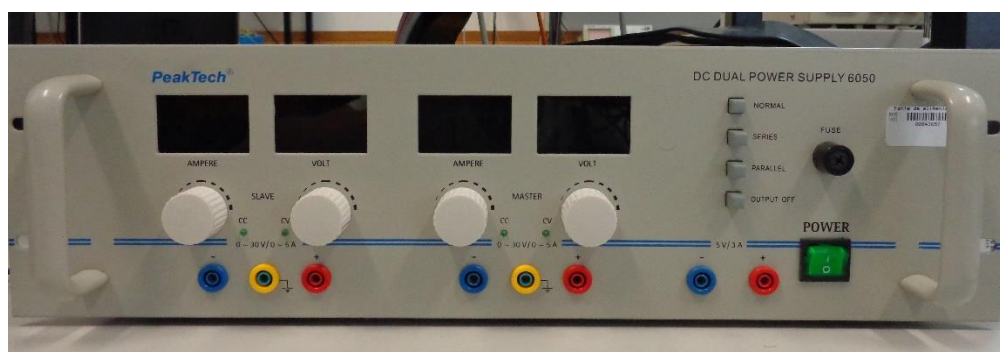


Figura B.11 – Fonte DC utilizada para alimentar o inversor.

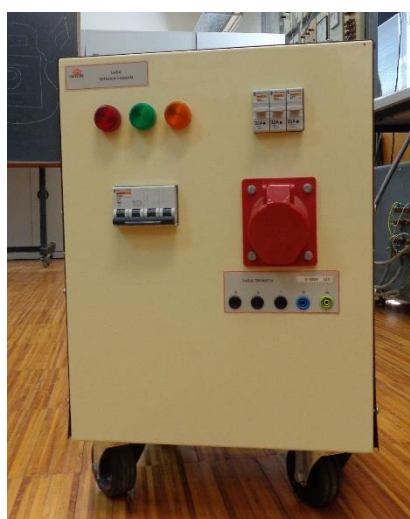


Figura B.12 – Autotransformador para ligação do inversor à rede.

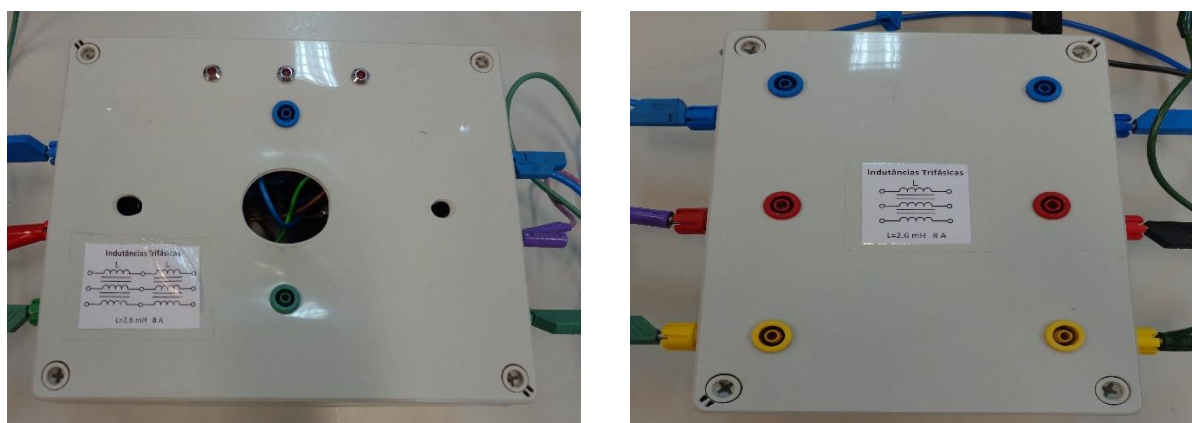


Figura B.13 – Indutâncias utilizadas em série.

Tabela B.6 – Principais características das indutâncias utilizadas.

Parâmetro	Valor
Indutância total (aproximada)	8mH
Resistência total	5Ω
Corrente nominal	8A

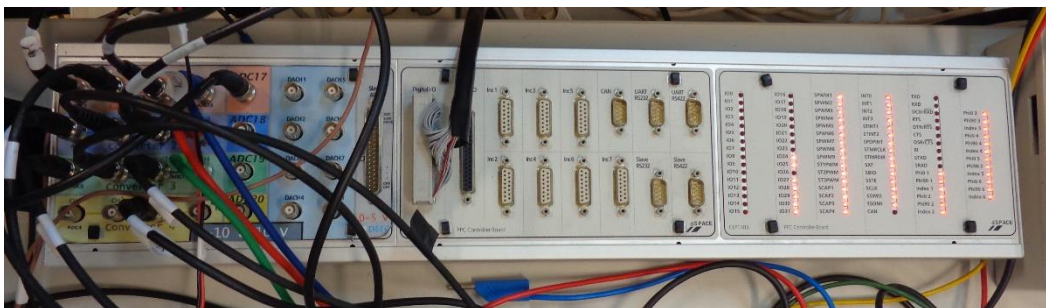


Figura B.14 – Plataforma de aquisição de dados dSPACE.



Figura B.15 – Módulo de processamento de dados DS1103 PPC Controller Board.

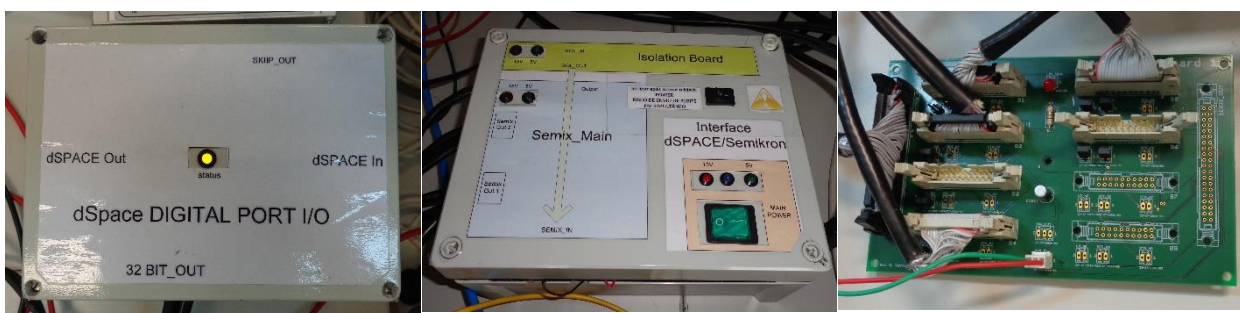


Figura B.16 – Placas para adaptação, isolamento, acondicionamento e divisão dos sinais.



Figura B.17 – Fonte DC utilizada para alimentar uma das placas de acondicionamento de sinal.



Figura B.18 – Sensor de tensão monofásico, utilizado para medição da tensão de um condensador.



Figura B.19 – Sensor de tensão e corrente trifásico, utilizado para medir as tensões e correntes de saída do inversor.

B3. Controlo e monitorização do sistema

Para controlo do sistema foi utilizado o mesmo modelo utilizado nas simulações, sendo este adaptado para a aquisição e envio de dados através da plataforma dSPACE, sendo depois compilado e executado em tempo real no microprocessador dessa plataforma. O modelo *Matlab/Simulink*® adaptado para esta situação é apresentado na Figura B.20. Foi também desenvolvido, com recurso ao *software Control Desk*, uma interface de monitorização e controlo do sistema que permite, utilizando um computador ligado à plataforma dSPACE, a monitorização da evolução de todas as grandezas relevantes no conversor e controlo do funcionamento deste em tempo real. Além de permitir a alteração em tempo real dos parâmetros de controlo, esta ferramenta permite também provocar avarias nos IGBTs. Devido à elevada complexidade do sistema, não foi possível correr os métodos de diagnóstico em tempo real. A interface desenvolvida é apresentada na Figura B.21.

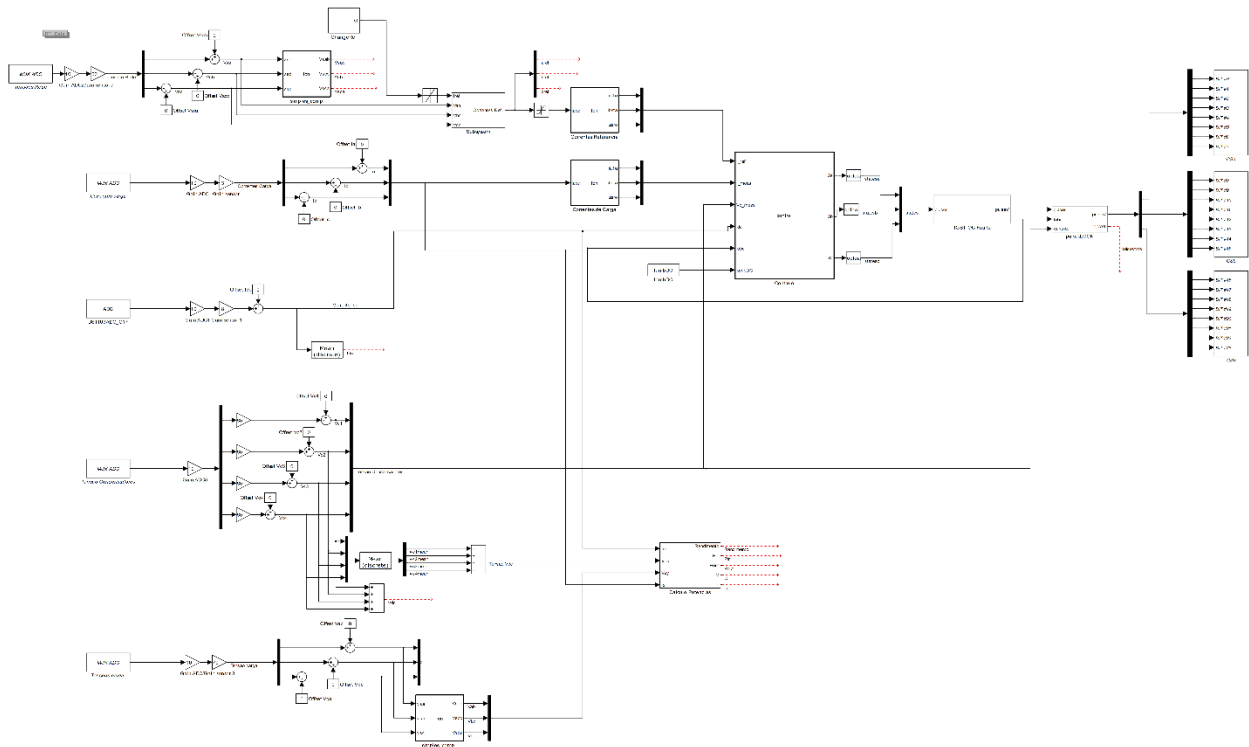


Figura B.20 – Modelo de Matlab/Simulink® utilizado na implementação experimental.

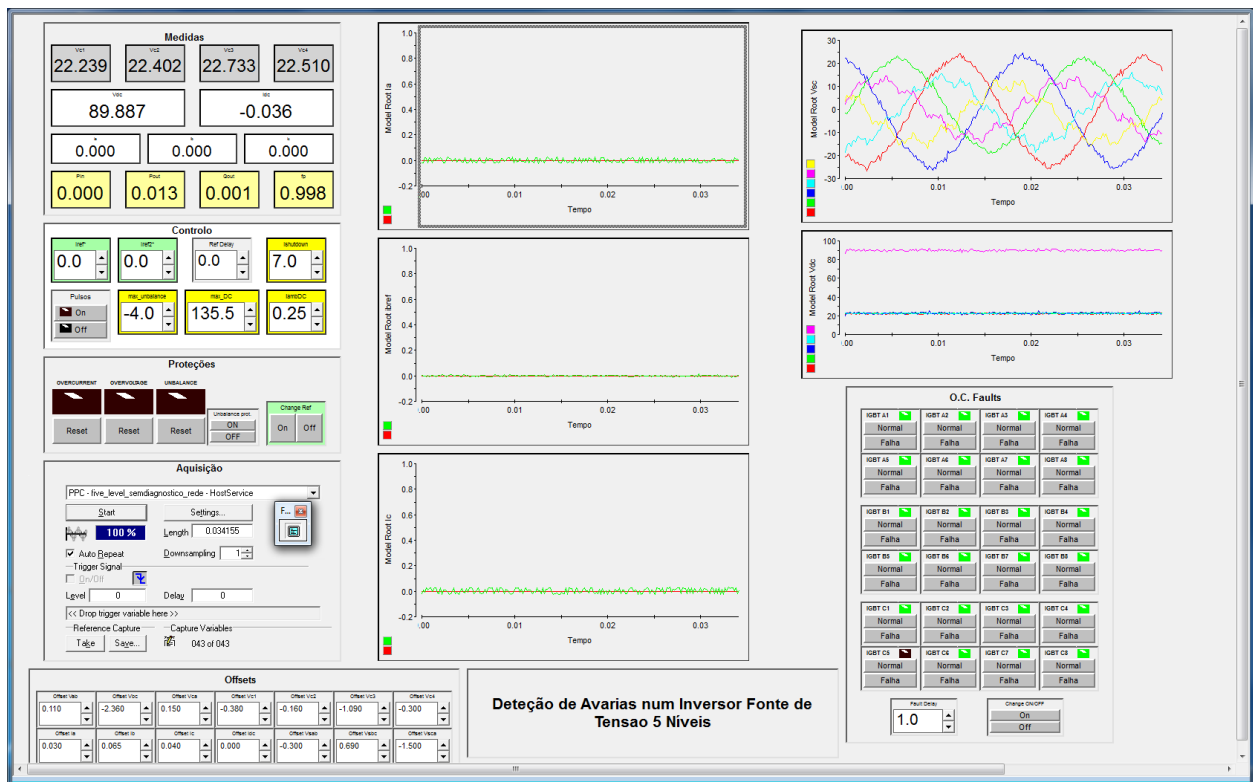


Figura B.21 – Interface de monitorização e controlo em tempo real.

Na Figura B.22 é apresentada uma vista geral de toda a implementação do sistema testado.



Figura B.22 – Vista geral do setup experimental.

C. Anexo

Resultados Experimentais adicionais

Neste anexo são apresentados os resultados experimentais dos métodos de diagnóstico, baseados em corrente, apresentados no Capítulo 5 e cujos resultados de simulação foram apresentados no Capítulo 6. Para que seja possível estabelecer uma comparação fidedigna com os resultados de simulação, foram provocadas avarias exatamente nos mesmos IGBT (S_{a1} e S_{a4}).

C.1 Método de diagnóstico baseado no erro das correntes normalizadas

Na Figura C.1 é apresentado o processo de diagnóstico de uma avaria no IGBT S_{a1} . Na Figura C.1 (a) é possível verificar que, à semelhança do verificado em simulação (Figura 6.10), a variável afeta à fase A tende para um valor mais positivo que as restantes. No entanto, essa tendência é irrelevante, uma vez que os valores dessas variáveis antes e após a falha são muito semelhantes, ou seja, o impacto da falha não é evidente tornando-a indetetável. Por outro lado, as variáveis m_x (Figura C.1 (b)) apresentam uma diferença de comportamento mais evidente, após a falha, apesar de a sua amplitude ser bastante reduzida. Desta forma, o método de diagnóstico não consegue sequer identificar a fase afetada.

No caso de S_{a4} ficar em C.A. o processo de diagnóstico é apresentado na Figura C.2. Como esperado, as variáveis apresentam uma diferença de comportamento mais óbvia relativamente ao caso anterior. Nesta situação as correntes são afetadas de forma bastante severa provocando erros elevados, permitindo a deteção da falha e consequentemente a identificação da fase afetada.

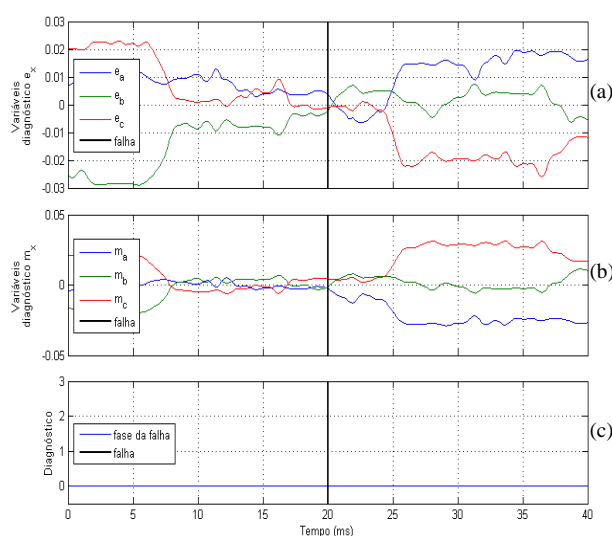


Figura C.1 – Variáveis de diagnóstico e_x (a), m_x (b) e fase onde se situa a falha (c), aquando de falha em S_{a1} .

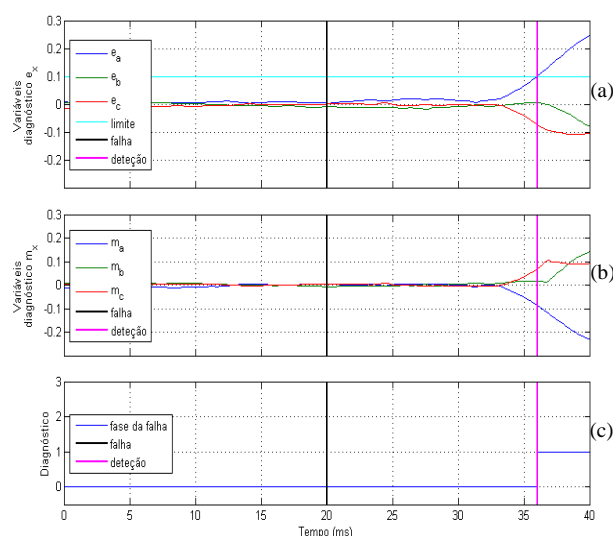


Figura C.2 - Variáveis de diagnóstico e_x (a), m_x (b) e fase onde se situa a falha (c), aquando de falha em S_{a4} .

C.2 Método de diagnóstico baseado no vetor de Park do valor médio das correntes

Na Figura C.3 é apresentado o processo de diagnóstico de uma avaria de C.A. no IGBT mais exterior, S_{a1} . Como é possível constatar em Figura C.3 (a), as variáveis d_x não sofrem alterações significativas. Isso significa que a acontecer uma deteção (como virá a acontecer) a avaria estará localizada nos IGBTs mais exteriores de uma fase. Relativamente às variáveis responsáveis pela deteção de falhas nos IGBTs mais interiores, e_x e f_x , é notório que e_x apresenta um comportamento anormal após a falha e os seus valores são superiores aos verificados em simulação, ainda assim não suficiente para provocar a deteção de uma falha (o que faz sentido uma vez que a falha se localiza no IGBT mais exterior e estas variáveis são responsáveis pela deteção nos IGBTs mais interiores). As variáveis f_x , tal como esperado, apresentam um comportamento indiferenciado antes e após a falha. A principal diferença relativamente às simulações encontra-se na variável F_{detect} . Em simulação essa variável manteve sempre valor zero indicativo da não existência de falha, no entanto, em contexto prático, essa variável toma o valor um, indicando a existência de falha.

No caso de S_{a4} ficar em C.A. o processo de diagnóstico é apresentado na Figura C.4. Como se pode verificar na Figura C.4 (a) existe uma diferença significativa no comportamento da variável afeta à fase A, d_a , passando apenas a variar entre -1 e 0. Relativamente às variáveis de diagnóstico e_x , apresentadas na Figura C.4 (b), pode verificar-se que, à semelhança do que acontece em simulação, a variação da variável afeta à fase A (e_a) é bastante significativa passando o limite de deteção, possibilitando a identificação da falha como pertencente ao IGBT interior da parte superior da fase A.

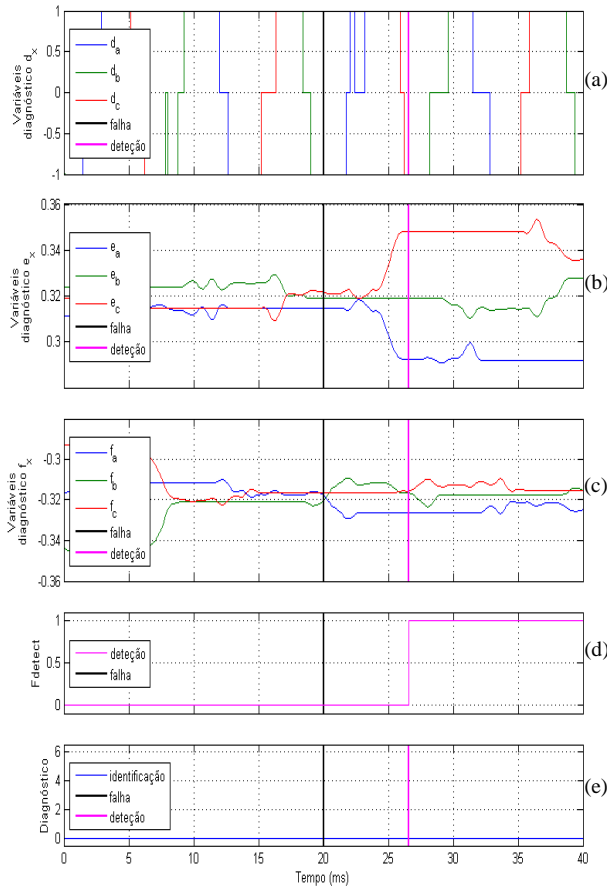


Figura C.3 – Variáveis de diagnostico (a), (b), (c), de detecção (d) e identificação da metade da fase (e) para uma falha em S_{a1} .

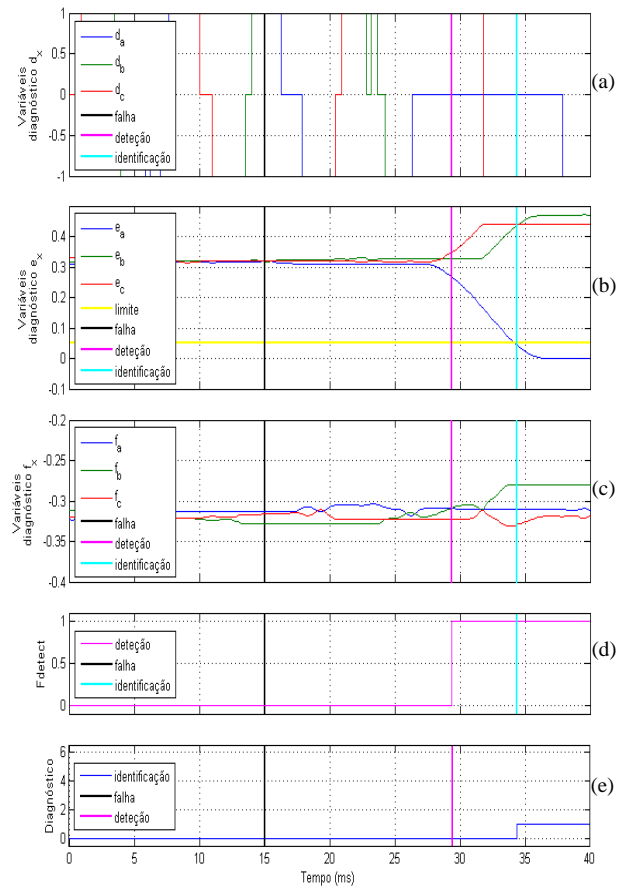


Figura C.4 - Variáveis de diagnostico (a), (b), (c), de detecção (d) e identificação da metade da fase (e) para uma falha em S_{a4} .

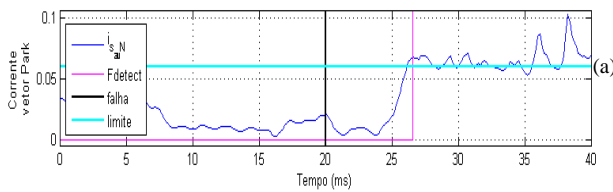


Figura C.5 – Evolução da corrente média do vetor de Park normalizada, para falha em S_{a1} .

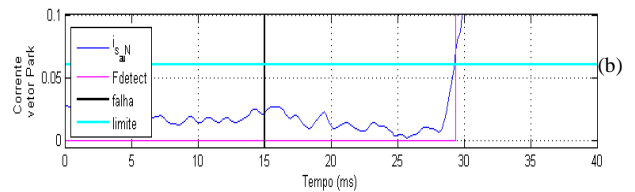


Figura C.6 - Evolução da corrente média do vetor de Park normalizada, para falha em S_{a4} .