



Universidade de Coimbra
Faculdade de Ciências e Tecnologia
Departamento de Física

Desenvolvimento do sistema de leitura e
aquisição para uma câmara de *Anger*
utilizando fotomultiplicadores de silício

João Pedro Rodrigues

Coimbra

2013

Esta cópia da dissertação de mestrado é fornecida na condição de que quem a consulta reconhece que os direitos de autor são pertença do autor da tese e que nenhuma citação ou informação obtida a partir dela pode ser publicada sem a referência apropriada.

This copy of the thesis has been supplied on condition that anyone who consults it is understood to recognize that its copyright rests with its author and that no quotation from the thesis and no information derived from it may be published without proper acknowledgement.

Universidade de Coimbra
Faculdade de Ciências e Tecnologia
Departamento de Física

Desenvolvimento do sistema de
leitura e aquisição para uma câmara
de *Anger* utilizando
fotomultiplicadores de silício

Dissertação apresentada à Faculdade de Ciências e
Tecnologia da Universidade de Coimbra para
cumprimento dos requisitos necessários à obtenção do
grau de mestre em Engenharia Física, sob a orientação
científica do Professor Doutor Francisco Fraga e do Doutor
Vladimir Solovov

João Pedro Martins Rodrigues

joaopmrod@gmail.com

Coimbra

2013

Abstract

Scintillation cameras are one of the most currently used detectors in medical imaging to perform Scintigraphy and SPECT. The algorithm typically used to reconstruct the images is the method of center of gravity, which although consisting in a very simple algorithm causes severe distortion of the images. Alternatively, statistical reconstruction methods may provide better results. Nevertheless, these methods require a deeper knowledge of the response function to light of photodetectors (LRFs), which are more difficult to obtain. The present project, entitled "Adaptive methods for medical imaging with gamma cameras", aims the implementation of an adaptive technique for reconstruction of their function in medical scintillation camera.

Along this project, an acquisition system, with the purpose of allowing the test of the algorithms in real chambers, was developed. The system was established using an *ASIC MAROC3* from Omega and it is based on its test board. The system allows the acquisition of 64 channels in a dynamic range of 30 *pC* at a rate of in a rate of 3 *KHz* in auto-trigger mode or external trigger. Moreover, the input signals can be formatted with a constant time between 30 and 210 *ns*. The configuration and control of the system is done using a graphical interface developed in LabView.

The developed system will allow the acquisition of raw data from a commercial gama camera made with photomultipliers and from a prototype of a mini gama camera with silicon photomultipliers (SiPM) which was specifically developed for this project. The SiPMs are highly sensitive photodetectors recently developed, which due to their multiple advantages tend to replace the usual photomultipliers. The developed prototype uses a SiPMs array made by Hamamatsu and a scintillator *LYSO* crystal made by Saint Gobain Crystals, and was used to test the developed data acquisition system.

Keywords: data acquisition system, DAQ, instrumentation, scintillation camera, gama camera, Anger camera, silicon photomultiplier, SiPM.

Resumo

As câmaras de cintilação são um dos detetores mais utilizados em imagiologia médica para realizar Cintigrafias e *SPECT*. O algoritmo tipicamente utilizado para reconstruir as imagens é o método do centro de gravidade que, embora muito simples, provoca a distorção acentuada das imagens. Em alternativa, os métodos de reconstrução estatística, apresentam melhores resultados mas requerem o conhecimento da função de resposta à luz (*LRFs*) dos fotodetetores, função essa, difícil de determinar. O projeto “Métodos adaptativos para imagiologia médica com câmaras gama” propõe a aplicação de uma técnica adaptativa de reconstrução de *LRFs* em câmaras de cintilação médicas.

Neste âmbito foi desenvolvido um sistema de aquisição que permitisse fazer o teste dos algoritmos desenvolvidos em câmaras reais. O sistema foi desenvolvido utilizando um *ASIC MAROC3* da Omega, com base na sua placa de testes e permite fazer a aquisição de 64 canais, cujos sinais podem estar dentro de uma gama dinâmica de 30 *pC* e ser formatados com uma constante temporal entre 30 e 210 *ns*, a uma taxa de 3 *kHz* em modo de *auto-trigger* ou *trigger* externo. A configuração e controlo do sistema é feito utilizando uma interface-gráfica desenvolvida em *LabView*.

Este sistema permitirá a aquisição de dados não processados diretamente dos fotomultiplicadores de uma câmara de cintilação médica comercial e de um protótipo de mini-câmara de cintilação com fotomultiplicadores de silício (*SiPM*) desenvolvida especificamente para este projeto. Os *SiPMs* são fotodetetores de alta sensibilidade desenvolvidos recentemente e que pelas suas vantagens tendem a substituir os usuais fotomultiplicadores. O protótipo desenvolvido utiliza uma matriz de *SiMPs* da *Hamamatsu* e um cristal cintilador *LYSO* da *Saint-Gobain Crystals*. Este protótipo foi utilizado para realizar testes e caracterização do sistema de aquisição desenvolvido.

Palavras-chaves: sistema de aquisição de dados, DAQ, instrumentação, câmara de cintilação, câmara gama, câmara de *Anger*, fotomultiplicadores de silício, *SiPM*.

Agradecimentos

“ Há pessoas que entram na nossa vida e rapidamente desaparecem... Outras ficam durante algum tempo e deixam pegadas no nosso coração, na nossa vida, e nunca mais somos os mesmos.”

Flávia

Muitos são aqueles que preencheram a minha vida nestes anos de estudo e sinto que as palavras de agradecimentos que quero exprimir nunca terão o real valor do todo o apoio que me deram.

Primeiramente, gostaria de agradecer aos meus orientadores, Dr. Francisco Fraga, Dr. Vladimir Solovov e Dr. Andrei Morosov por me orientarem durante este ano, pela disponibilidade que sempre tiveram e por partilharem comigo as minhas dúvidas e os seus conhecimentos.

Agradeço também ao LIP - Laboratório de Instrumentação e Física Experimental de Partículas por me proporcionar as condições de trabalho necessárias à realização desta dissertação. Ao Dr. Pedro Assis do LIP de Lisboa, Dr. Lino Marques e Dr. Jorge Lobo, do Instituto de Sistema e Robótica que se mostraram sempre disponíveis partilhando comigo a suas fundamentais experiências e facultando-me alguns materiais essenciais para a boa consecução deste projeto. Ao colega Luís Pereira, companheiro de Laboratório, cujo auxílio foi importante para esclarecer as hesitações que iam surgindo no desenrolar do trabalho.

Agradeço aos professores, que me acompanharam ao longo deste cinco anos na Universidade de Coimbra, pelo bom trabalho que fizeram em prol dos alunos do Departamento de Física.

Destes 5 anos, muitas coisas ficam na memória: muitos amigos, muitas vivências, muitas aprendizagens... Agradeço especialmente aos amigos Tiago, Carlos, Gonçalo, Margarida Martins, Margarida Matos e João Duarte. Aos colegas de curso e colegas do hóquei que sempre souberam ouvir-me e acompanharam-me nos bons e difíceis momentos: Obrigado pelas palavras amigas e por tudo o que aprendi com todos!

À família, porque estiveram sempre lá para me apoiar, dar carinho e amor.

Obrigados a todos!

Índice

Abstract	ii
Resumo	iv
Agradecimentos	vi
Lista de Figuras	x
Lista de Tabelas	xiv
Acrónimos	xvi
1 Introdução	4
2 Câmaras de Cintilação – Fundamentos e Estado da Arte	10
2.1 Radiação gama e a sua interação com a matéria	10
2.1.1 Propriedades e fontes	10
2.1.2 Interação com a matéria	12
2.1.3 Detecção de radiação gama	15
2.2 Detetores de Cintilação	16
2.2.1 Arquitetura	17
2.2.2 Cintiladores	17
2.2.3 Fotodetetores	19
2.2.3.1 PMT	19
2.2.3.2 SiPM	20
2.3 Câmaras de Cintilação	24
2.3.1 Algoritmos de Reconstrução	28
2.4 Sistemas de aquisição de dados para câmaras de cintilação com SiPMs	30
2.4.1 Requisitos	34
2.4.2 Soluções disponíveis	34
2.4.3 Motivação para o desenvolvimento	39
3 Caracterização do ASIC MAROC3	42
3.1.1 Módulo de pré amplificação	44
3.1.2 Módulo de <i>trigger</i>	46
3.1.3 Módulo de medição de carga	50
3.1.4 ADC Wilkinson	54
4 Desenvolvimento de um sistema de aquisição multicanal baseado na placa de testes do MAROC3	58
4.1 Placa de teste do MAROC3	59
4.1.1 FPGA	64
4.1.2 Módulo gerador de sinal de hold	65
4.1.3 Módulo de alimentação	67
4.1.4 Solução de <i>Hardware</i>	68

5	Configuração, controlo e comunicação no sistema de aquisição desenvolvido	74
5.1	Comunicação entre o hardware e o PC.....	75
5.2	FPGA	81
5.3	Configuração do MAROC3	88
5.4	Controlo do ADC interno do MAROC3	90
5.5	Software do Sistema de Aquisição – Controlo e interface com o utilizador	93
5.5.1	Interface com o utilizador	93
5.5.1.1	Módulo de Configuração	93
5.5.1.2	Módulo de Aquisição	100
5.5.1.3	Módulo de Resultados	101
5.5.1.4	Módulo de Testes.....	102
5.5.2	Estrutura funcional	103
5.5.2.1	Módulo de configuração.....	104
5.5.2.2	Módulo de aquisição	106
5.5.2.3	Módulo de resultados.....	108
5.5.2.4	Módulo de testes	108
6	Resultados e discussão.....	112
6.1	Taxa de aquisição do sistema de aquisição de dados	112
6.2	Protótipo de mini-câmara gama com fotomultiplicadores de silício	113
6.3	Otimização do sistema da aquisição para sinais da mini-câmara gama de SiPMs.....	117
6.4	Otimização das capacidades do <i>buffer</i> e tempo de formatação do <i>shaper</i> lento.....	119
6.5	Otimização do ganho do pré-amplificador	122
6.6	Caracterização do sistema na configuração ótima	125
6.7	Testes com a mini-câmara gama SiPMs	128
7	Conclusões e Trabalho futuro	138
	Bibliografia	142
	Anexo – Registo de controlo do MAROC3 [64].....	150

Lista de Figuras

Figura 2-1 - Diagrama de níveis energéticos nucleares e respetivos processos de decaimento [12].	10
Figura 2-2 – Secção eficaz de interação em função da energia do fóton em carbono e chumbo [14].	12
Figura 2-3 - Efeito fotoelétrico.	13
Figura 2-4 - Efeito de Compton.	13
Figura 2-5 - Distribuição da energia depositada por efeito de Compton.	14
Figura 2-6 - Produção de pares.	14
Figura 2-7 - Modos de operação de um detetor gasoso de radiação.	15
Figura 2-8 - Arquitetura de um detetor de cintilação [16].	17
Figura 2-9 - Processo de cintilação [15].	17
Figura 2-10 –Esquema de um fotomultiplicador [18].	20
Figura 2-11 - Multiplicação de cargas num fotodíodo de avalanche [22].	21
Figura 2-12 - Avalanche num fotodíodo operado em modo Geiger [22].	21
Figura 2-13 - Fotografia microscópica de um SiPM constituído por 24 x 24 díodos. [26]	22
Figura 2-14 – Circuito de leitura e arrefecimento passivo e sinal de um SiPM [25].	23
Figura 2-15 - Pormenor de um micro-pixel de um SiMP com arrefecimento passivo [27].	23
Figura 2-16 - Arquitetura de uma câmara de cintilação [30].	25
Figura 2-17 - Tipos de colimadores utilizados em câmaras de cintilação [13].	26
Figura 2-18 - Distribuição do sinal pelos fotodetetores [13].	26
Figura 2-19 - Matriz de cristais acoplados a um fotomultiplicador sensível a posição [1].	27
Figura 2-20-Tipos de eventos detetados por uma câmara de cintilação [13].	27
Figura 2-21- Função de resposta à luz (LRF) normalizada [31].	28
Figura 2-22 - Arquitetura de um sistema de aquisição para câmaras de cintilação.	31
Figura 2-23 - Circuito de formatação CRRC [11].	32
Figura 2-24 - Pole-zero cancelation [11].	32
Figura 3-1 - Arquitetura e diagrama funcional do MAROC3.	43
Figura 3-2 - Módulo de pré-amplificação do MAROC3 [64]	45
Figura 3-3 - Amplificador "Super Common Base" [64]	45
Figura 3-4 - Espelho de corrente de dimensão variável [64]	45
Figura 3-5 - Unidade de soma de sinais [64]	46
Figura 3-6 - Módulo de trigger do MAROC3 (adaptado de [64])	46
Figura 3-7 - Shapers rápidos [64].	47
Figura 3-8 - Formas de onda FSU.	48
Figura 3-9 - Formas de onda FSB1.	48
Figura 3-10 - Formas de onda FSB2.	48
Figura 3-11 – DAC [64].	49
Figura 3-12 - Gama dinâmica dos DACs do MAROC3 [64]	49
Figura 3-13 - Módulo de medição de carga (adaptado de [64])	50
Figura 3-14 - RC Buffer [64]	50
Figura 3-15 - Saída do RC Buffer [64]	51
Figura 3-16 - Slow shaper [65]	51
Figura 3-17 - Sinais de saída do slow shaper [64]	52
Figura 3-18 - Linearidade do módulo de medição de carga [64]	53
Figura 3-19 -ADC Wilkinson [64]	54
Figura 4-1 - Arquitetura do sistema de aquisição	58
Figura 4-2 - Fotografia da placa de teste do MAROC3	60
Figura 4-3 - Esquema da placa de testes MAROC [66].	60
Figura 4-4 - Interação da FPGA com os restantes elementos do sistema de aquisição (adaptado de [66]).	61
Figura 4-5 - Configuração de teste de eficiência de trigger.	63
Figura 4-6 – Exemplo o de teste de eficiência de trigger.	64

Figura 4-7 – Exemplo de teste de linearidade do ganho do pré-amplificador do MAROC3.....	64
Figura 4-8 - Diagrama funcional do sistema de aquisição.....	65
Figura 4-9 - Sinais gerados no processo de aquisição.	66
Figura 4-10 - Módulo gerador de hold interno-	67
Figura 4-11 - Painel frontal do sistema de aquisição.....	68
Figura 4-12 - Cabo de ligação do detector ao sistema de aquisição (Ficha Centronix - 17 fichas LEMO fêmeas).....	69
Figura 4-13 - Painel traseiro do sistema de aquisição.	69
Figura 4-14 - Pormenor da ligação dos sinais de entrada	70
Figura 5-1 - Arquitetura de configuração, controlo e comunicação do sistema de aquisição.....	74
Figura 5-2 - Arquitetura completa da interface de comunicação ente o hardware e PC.	75
Figura 5-3 - Arquitetura do controlador FT245B [68].....	76
Figura 5-4 - Esquemático da interface USB da placa de teste MAROC3 [69].	78
Figura 5-5 - Diagrama funcional do bloco de interface USB da FPGA (adaptado de [70]).	79
Figura 5-6 - Implementação da interface LALUsb na FPGA Altera da placa de teste do MAROC3.....	79
Figura 5-7 – Função rd_wr_usb.vi.	81
Figura 5-8 - Função core_USB_ALT_modifyReg_bit.vi.....	81
Figura 5-9 - Bloco funcional "Slow Control (& registers writing)".	82
Figura 5-10 - Bloco funcional “ASIC Command and Word Definition”	83
Figura 5-11 – Bloco funcional “PCB I/O”.	85
Figura 5-12 – Bloco funcional “StartAdcWilkinson”.	86
Figura 5-13 - Bloco funcional “TransmitRam”	87
Figura 5-14 - Bloco funcional “Hold”	88
Figura 5-15 – Transmissão do registo de controlo (Slow Control) [64]	89
Figura 5-16 - Transmissão do registo de leitura (Read) [64].....	89
Figura 5-17 - Sequência de sinais de controlo do ADC interno do MAROC3. Imagem retirada da folha de especificações do MAROC3 [64] com incorreção. Onde se lê “Hold 1” dever-se-ia ler “Hold 2”.	90
Figura 5-18 - Sinais de saída do ADC interno do MAROC3	91
Figura 5-19 - Ciclo de aquisição de 12 bits. (Amarelo StartADC, Roxo - Hold, Azul - Rampa, Verde – TransmissionON.....	92
Figura 5-20 - Ciclo de aquisição de 8 bits. (Amarelo StartADC, Roxo - Hold, Azul - Rampa, Verde – TransmissionON.....	92
Figura 5-21 - Painel de configuração global	94
Figura 5-22 - Painel de configuração de canais	95
Figura 5-23- Esquema de ligação para realizar a soma interna dos sinais	95
Figura 5-24 - Painel de configuração de ganhos.....	96
Figura 5-25 - Painel de configuração dos shapers.....	96
Figura 5-26 - Painel de configuração de trigger.....	97
Figura 5-27 - Painel de configuração do módulo de medição de carga	98
Figura 5-28 - Painel de configuração das saídas analógicas de teste.	99
Figura 5-29 Painel de configuração da entrada de teste.	99
Figura 5-30 - Painel de configuração do módulo de soma do MAROC3.	100
Figura 5-31 - Painel de aquisição.....	101
Figura 5-32 - Painel de análise de resultados.....	101
Figura 5-33 - Painel de testes.	102
Figura 5-34- Diagrama funcional do software.	103
Figura 6-1 - Taxa de aquisição do sistema	112
Figura 6-2 - Arquitetura da mini-câmara gama de SiPMs.....	113
Figura 6-3 – Fotografia do exterior da mini-câmara gama desenvolvida	114
Figura 6-4 - Fotografia do interior da câmara mini-câmara gama desenvolvida.....	114
Figura 6-5 – Módulo de polarização e amplificação da matriz de SiPM [74].	115
Figura 6-6 - Placa de conectores LEMO.....	115
Figura 6-7 - Correspondência entre os conectores LEMO e os pixeis da matriz de SiPM [74].	116

Figura 6-8 - Sinais gerados por um dos pixels da matriz de SiPM na presença de uma fonte de Na22 .	117
.....	
Figura 6-9- Montagem experimental para otimização do sistema de aquisição para sinais da mini-câmara gama de fotomultiplicadores de silício	118
Figura 6-10 - Sinais de teste	118
Figura 6-11 – Resultados das medições com capacidade de shaper de 0,3 e 0,6 pF.	120
Figura 6-12 - Resultados das medições com capacidade de shaper de 1,2 e 2,1 pF.	121
Figura 6-13 - Otimização do ganho do pré-amplificador.....	123
Figura 6-14 – Ganho do módulo de medição de carga em função do ganho do pré-amplificador..	124
Figura 6-15 – Comparativo de resultados para diferentes ganhos do pré-amplificador	124
Figura 6-16 – Caracterização do sistema na configuração ótima	125
Figura 6-17 – Espectro do sinal medido para um sinal de entrada com amplitude de 24,6 mV.....	126
Figura 6-18 – Reta de calibração e ruído dos 16 canais	127
Figura 6-19 - Ganho e ruído médio dos 16 canais.....	127
Figura 6-20 - Eventos reconstruídos pelo método do centro de gravidade para fonte na zona central	128
.....	
Figura 6-21 - Densidade espacial dos eventos reconstruídos para fonte na zona central.	129
Figura 6-22 - Eventos únicos	129
Figura 6-23 - Fonte colocada a oeste da zona de deteção.	130
Figura 6-24 - Fonte colocada a norte da zona de deteção.	130
Figura 6-25 - Fonte colocada a este da zona de deteção.	130
Figura 6-26 - Fonte colocada a sul da zona de deteção.....	130
Figura 6-27 - Correlação entre os coeficientes determinados.	131
Figura 6-28 - Eventos reconstruídos pelo método do centro de gravidade para fonte na zona central	132
com correção dos dados.....	
Figura 6-29 - Densidade espacial dos eventos reconstruídos para fonte na zona central com	132
correção de dados.	
Figura 6-30 - Fonte colocada a oeste da zona de deteção (dados com correção).	133
Figura 6-31 - Fonte colocada a norte da zona de deteção (dados com correção).	133
Figura 6-30 - Fonte colocada a este da zona de deteção (dados com correção).....	133
Figura 6-30 - Fonte colocada a sul da zona de deteção (dados com correção).....	133

Lista de Tabelas

Tabela 2-1 - Isótopos radioativos mais utilizados em imagiologia nuclear.....	11
Tabela 2-2 – Características dos cintiladores [17].	19
Tabela 2-3- Requisitos do sistema de aquisição desenvolvido.....	34
Tabela 2-4- ASICs disponíveis no mercado (1).....	36
Tabela 2-5 - ASICs disponíveis no mercado (2).....	37
Tabela 3-1 - Principais características do MAROC3 (adaptado de [64])	44
Tabela 4-1 - Entradas e saídas da placa de testes do MAORC3.	62
Tabela 4-2 - Interruptores, botões e jumpers da placa de testes do MAROC3.	63
Tabela 4-3 - Alimentação da placa de testes MAROC3.....	67
Tabela 4-4 - Ligações LEMO do painel frontal.	68
Tabela 4-5 – Fontes de Alimentação.	69
Tabela 5-1 - Encapsulamento das mensagens [67].	77
Tabela 5-2 - Formato da mensagem de interrupção [67].....	77
Tabela 5-3 - Principais funções da biblioteca LALUsb 2.0.....	80
Tabela 5-4 – Funções do bloco funcional "Slow Control (& registers writing)".	82
Tabela 5-5 – Registos de controlo da FPGA	83
Tabela 5-6 – Flags de controlo.....	84
Tabela 5-7- Registos do bloco funcional "TransmitRam"	87
Tabela 5-8 - Sianis out_ADC e TransmitOn_ADC.	91
Tabela 5-9 - Controlo "OR Trigger mode"	97
Tabela 5-10 - A inicialização estabelece a ligação USB entre o computador e o hardware.	104
Tabela 5-11 - Alteração do registo de controlo do MAROC3.....	105
Tabela 5-12 - Alteração do registo de leitura do MAROC3.....	105
Tabela 5-13 - Escolha das fontes de sinal hold a utilizar e alteração do atraso do gerador interno de sinais hold.....	105
Tabela 5-14 - Aquisição com ADC interno do MAROC3	107
Tabela 6-1 - Especificações da matriz S11830-3344MF [73] [74].....	114
Tabela 6-2 - Características do cristal LYSO utilizado [75]	116
Tabela 6-3 - Atraso do sinal hold utilizado para cada configuração.	119
Tabela 6-4 - Ganho do sistema nas diferentes configurações.	121
Tabela 6-5 - Não linearidade integral do sistema nas diferentes configurações.	122
Tabela 6-6 – Ruído do sistema nas diferentes configurações.....	122
Tabela 6-7 – Parâmetros ótimos de funcionamento do sistema de aquisição.....	125
Tabela 6-8 - Características principais do sistema para sinais numa gama dinâmica entre 2 e 46,2 mV.....	126
Tabela 6-9 – Ganho dos 16 canais do sistema de aquisição.....	128
Tabela 6-10 - Coeficientes da combinação linear determinados	131

Acrónimos

SPECT – Single-photon emission computed tomography

PET – Positron Emission Tomography

PMTs – Photomultipliers

LRFs – Light Response Function

FCT – Fundação para a Ciência e a Tecnologia

LIP – Laboratório de Instrumentação e Física Experimental de Partículas

SIPM – Silicon Photomultiplier

GAPD – Geiger Avalanche Photodiode

APD – Avalanche Photodiode

MPPC – Multi-Pixel Photon Counter

ASIC – Application-specific Integrated Circuit

ADC – Analog-to-Digital Converter

FSU - Unipolar Fast Shaper

FPGA – Filed-Programmable Gate Array

Capítulo 1

Introdução

1 Introdução

As técnicas de imagiologia nuclear de radioisótopos são uma ferramenta médica de diagnóstico fundamental pois permitem obter informação sobre a estrutura ou processos biológicos e bioquímicos em seres vivos. Nestas técnicas os pacientes por via venosa, de ingestão ou inalação adquirem uma pequena quantidade de um isótopo radioativo, denominado radiofarmaco. Este radiofarmaco é devidamente escolhido para se acumular nos tecidos ou outras estruturas que se pretendam estudar. A radiação emitida por estes isótopos é então detetada pelo sistema de deteção no exterior do corpo em estudo. Assim, são produzidas imagens fisionómicas e/ou fisiológicas do organismo em estudo a partir do padrão de radiação detetada. Estas imagens reproduzem a distribuição do elemento radioativo no interior do doente.

A Cintigrafia e a Tomografia Computorizada de Emissão de Fóton Único (*SPECT*), embora não ofereçam uma resolução tão boa quanto a Tomografia por Emissão de Positrões (*PET*), são ainda duas das técnicas mais utilizadas em imagiologia nuclear uma vez que apresentam um custo significativamente mais reduzido pois utilizam, tipicamente, radioisótopos com tempo de vida longo produzidos em relativamente pequenos aceleradores, como por exemplo o comum Tecnécio-99m [1]. Ao contrário do *PET*, que deteta pares colineares de fótons emitidos na aniquilação de um positrão com um eletrão do tecido em estudo, estas duas técnicas detetam fótons não correlacionados para construir projeções 2D do objeto emissor. Na técnica de *SPECT* são utilizadas diferentes projeções 2D para construir uma imagem tridimensional do objeto em estudo [2].

O detetor utilizado em exames de Cintigrafia e *SPECT* é a câmara de Cintilação, também denominada câmara *Anger* ou câmara Gama. Neste tipo de detetor, o fóton gama emitido pela fonte radioativa no interior do corpo em estudo é absorvido por um material cintilador que, como consequência desta absorção, emite luz visível. Esta luz é detetada por uma matriz de fotodetetores, tipicamente *PMTs*. A posição do evento é determinada através da distribuição da luz de cintilação registado nos diferentes *pixels* da matriz de fotodetetores. Um colimador colocado entre o corpo do doente e o cintilador é construído de forma a apenas permitir a passagem de fótons incidentes na direção normal permitindo assim obter uma projeção bidimensional da concentração do radiofarmaco [2].

Os fotodetetores mais utilizados neste tipo de câmaras de cintilação são os *PMTs*, no entanto, novas soluções estão neste momento em estudo [1]. Os fotodetetores de estado sólido, entre os quais os fotomultiplicadores de silício (*SiPM*), são vistos com alternativas aos tradicionais *PMTs*. O facto de terem dimensões bastante menores e operarem a tensões significativamente mais baixas permite a construção de câmaras de cintilação de dimensões muito reduzidas que poderão ser utilizadas em novas aplicações como por exemplo em imagiologia da próstata endorectal [3].

A posição do evento detetado é normalmente determinada utilizando um método proposto por *Anger* em 1958 [4], que consiste no cálculo do centro de gravidade dos sinais dos fotodetetores. Apesar da não linearidade de distorção da imagem reconstruída, em especial na periferia do cintilador, ou incapacidade de distinguir entre eventos múltiplos, este algoritmo é ainda frequentemente utilizado.

Alternativamente ao algoritmo de centro de gravidade, existem métodos de reconstrução estatística que evitam estas limitações e têm maior resolução de energia. Entre eles está o método da Verosimilhança Máxima [5] ou dos Mínimos Quadrados Pesados [6]. A utilização destes métodos têm ainda mais vantagens em câmaras de cintilação de dimensões reduzidas uma vez que, ao contrário do método do centro de gravidade, não reduzem a janela de leitura, já por si de pequena dimensão. A grande limitação destes métodos é que implicam o conhecimento pormenorizado da Função de Resposta à Luz (*IRF*), sinal do fotodetetor em função da posição de uma fonte isotrópica de luz no interior do cintilador, de cada um dos fotodetetores, o que é difícil de medir com precisão.

O facto de os fotodetetores, em particular os *PMTs*, apresentarem uma deriva ao longo do tempo dos seus ganhos, propriedades de coleção de luz e *IRFs*, como consequência de efeitos de curto prazo

(por exemplo variação de temperatura) ou de longo prazo (desgaste dos elementos dos fotodetetores), provoca o aparecimento de artefactos nas imagens reconstruídas. Os efeitos negativos da deriva destas características tendem a ter piores consequências nos métodos de reconstrução estatística de eventos. Este é um dos motivos que tem levado ao adiamento da utilização massiva dos mesmos.

A tentativa de mitigação deste problema é feita desenvolvendo sistemas automáticos de monitorização e calibração de ganhos e *LRFs* dos fotodetetores ou recalibração manual, por técnicos médicos, seguindo um protocolo bem definido. Apesar dos fabricantes destes equipamentos terem vindo a desenvolver alguns métodos automáticos de calibração de ganhos (por exemplo [7]) o procedimento de recalibração manual ainda tem de ser repetido frequentemente para garantir a qualidade das imagens.

O projeto “Métodos adaptativos para imagiologia médica com câmaras gama” (PTDC/BBB-BMD/2395/2012) da FCT em realização no Laboratório de Instrumentação e Física Experimental de Partículas Coimbra (LIP-Coimbra) coordenado pelo investigador Dr. Vladimir Solovov pretende adaptar técnicas de reconstrução de *LRFs* e determinação de ganhos relativos de *PMTs* e algoritmos de reconstrução adaptativos desenvolvidos no âmbito de detetores de matéria negra baseados em Xénon líquido [8] [6] [9] e detetores de neutrões utilizando câmaras de cintilação, a câmaras de cintilação de uso médico. Embora os princípios básicos de funcionamento e reconstrução de eventos sejam partilhados por estes três tipos de detetores, a adaptação dos algoritmos implica considerar que nos primeiros casos a luz de cintilação é emitida num plano 2D e que nos casos das câmaras gama é emitida num cristal e por isso num espaço 3D.

O método desenvolvido permite a reconstrução de *LRFs* e determinação de ganhos relativos dos fotodetetores num detetor de cintilação usando dados de calibração com uma fonte de raios gama não colimada. Neste método não é necessário que a fonte de calibração seja monoenergética ou isotrópica mas apenas que o detetor seja irradiado na totalidade [10].

Adaptar este método a câmaras de cintilação médica permitirá desenvolver uma técnica de reconstrução das *LRFs* fácil de realizar e assim tornar os métodos de reconstrução estatísticos mais atrativos, e de determinação de variações de ganho dos fotodetetores utilizando os próprios dados da reconstrução de imagem, simplificando assim os procedimentos de calibração regulares destes equipamentos e permitindo fazer a determinação automática da qualidade da imagem por eles produzida.

Uma das fases deste projeto envolve o teste dos algoritmos adaptados com dados não processados de câmaras gama médicas reais. Pretende-se realizar estes testes numa câmara gama comercial adaptada para recolha de dados direta dos *PMTs* e, por isso, sem qualquer processamento, e num protótipo de mini-câmara gama que utiliza como fotodetetores fotomultiplicadores de Silício (*SiPM*).

Os trabalhos desenvolvidos no âmbito desta dissertação de Mestrado em Instrumentação tiveram como objetivo o desenvolvimento de um sistema de aquisição de dados que permitisse a recolha de sinais não processados de um protótipo de mini-câmara gama de *SiPMs* e que pudesse no futuro ser utilizada para realizar a mesma função numa câmara gama comercial. O objetivo deste trabalho passou por encontrar, integrar e desenvolver soluções tecnológicas e de engenharia de forma a criar um sistema adaptado aos detetores referidos e que seja em simultâneo versátil. Pretendeu-se desenvolver um sistema de baixo custo e de fácil utilização que se tornasse uma importante ferramenta de teste no ambiente do projeto acima apresentado permitindo assim a recolha de dados não processados de câmaras gamas reais que permita testar os algoritmos de reconstrução de *LRFs* e determinação de ganhos adaptados para este tipo de aplicação.

Para testar o sistema de aquisição foi também um objetivo deste trabalho desenvolver um protótipo de mini-câmara gama com uma matriz de 16 *SiPMs* semelhante ao descrito em [3] com a diferença de que, por uma questão de limitação de custos, se pretendia utilizar um cristal cintilador monolítico.

O desenvolvimento desta tarefa estendeu-se de Abril a Setembro de 2013 e foi dividida em 5 fases, espelhadas na estrutura deste documento.

Numa fase inicial foram revistos conceitos científicos e tecnológicos na base dos detetores de cintilação. A análise foi direcionada para as câmaras de cintilação de aplicação média e para a utilização de fotomultiplicadores de silício (*SiPM*) como fotodetetores, focando sobretudo nos aspetos de instrumentação e sistema de aquisição de dados. No capítulo 2, a par desta informação, são apresentadas diferentes soluções de circuitos integrados desenvolvidos especificamente para realizar a aquisição de dados de sistemas multicanais de fotodetetores. Estes dispositivos integram num único chip a função de interface analógica, pré-amplificação, formatação e alguns deles ainda a digitalização de múltiplos canais em paralelo.

Após uma avaliação das soluções disponíveis, o escolhido para integrar no sistema de aquisição desenvolvido foi o chip *MAROC3*, que foi desenvolvido pela francesa Omega. No capítulo 3 é feita uma descrição e caracterização deste dispositivo, compilando todas as informações fundamentais sobre os seus elementos, arquitetura e modo de funcionamento. As informações apresentadas são uma compilação de dados disponibilizados na folha de especificações e outra documentação do dispositivo, por vezes confusas, incompletas ou com alguns lapsos, o que aumentou o grau de dificuldade desta tarefa, e de conclusões de um processo de análise e estudo experimental levado a cabo para o colocar em funcionamento.

No capítulo 5 é apresentada a arquitetura do sistema de aquisição desenvolvido, identificando e descrevendo as funções e modo de funcionamento dos seus vários módulos. O sistema de aquisição foi desenvolvido com base na placa de testes do *MAROC3* comercializada pela Omega. Um dos desafios deste projeto foi fazer as alterações necessárias a um sistema de teste, não sendo por isso otimizado para uma aplicação, de modo a aproveitar todas as suas mais-valias e ultrapassando algumas das suas limitações, tornando-o num sistema de aquisição funcional que responda a todos os requisitos do projeto.

As funções de configuração, controlo e comunicação são determinantes no desempenho de qualquer sistema de aquisição. Desde cedo se percebeu que era a arquitetura destes módulos uma das grandes limitações ao desempenho do sistema de teste. Desde início que foi desenvolvido um novo *software* de controlo e interface com o utilizador em *LabView* na tentativa de aumentar a taxa de aquisição do sistema e de criar uma interface gráfica que permitisse uma interação simples e intuitiva no processo de configuração e aquisição. Ainda assim, a reformulação do *software* do sistema de controlo revelou-se insuficiente e, embora por várias vezes adiado, foi necessário alterar o *firmware* de controlo para conseguir uma clara melhoria de desempenho. Este foi um processo exigente e demorado pela total falta de experiência inicial com *FPGAs* e ausência de documentação sobre o *firmware* de testes original. A nova arquitetura de configuração, controlo e aquisição desenvolvidas estão descritas no capítulo 6.

Estes dois capítulos têm como objetivo fornecer toda a informação necessário para usar o sistema de aquisição do ponto de vista do utilizador, mas também apresentar detalhes técnicos que permitam o entendimento do seu funcionamento, o que é fundamental para desenvolvimentos futuros.

Por último, o sistema de aquisição foi testado e otimizado para operar com um protótipo de mini-câmara gama com uma matriz 4x4 de fotomultiplicadores de silício da *Hamamatsu* e um cristal cintilador *LYSO* desenvolvida para o efeito. Os testes realizados permitiram adaptar os tempos de formação do sinal e a gama dinâmica do sistema e caracterizar a sua não linearidade e ruído.

Capítulo 2

Câmaras de Cintilação – Fundamentos e Estado da Arte

2 Câmaras de Cintilação – Fundamentos e Estado da Arte

A câmara de cintilação, também denominada câmara gama ou câmara *Anger*, é o detetor mais utilizado em imagiologia médica nuclear.

Neste capítulo é feita uma revisão das bases científicas e tecnológicas deste tipo de detetores dando particular ênfase à vertente de instrumentação e sistemas de aquisição de dados.

2.1 Radiação gama e a sua interação com a matéria

2.1.1 Propriedades e fontes

A radiação gama é um tipo de radiação eletromagnética ionizante de alta frequência composta por fótons de alta energia. Dada a sua natureza e processos de produção é uma radiação sem carga ou massa e mono energética ou com espectro de energia discreto. Os fótons gama podem ser produzidos em processos de de-excitação nuclear ou por aniquilação de pares. Dado o seu alto poder de penetração é o tipo de radiação utilizado em imagiologia médica pois grande parte das partículas emitidas pela fonte no interior do corpo humano atravessam os tecidos humanos sem interagir.

Tal como a estrutura atômica, também a estrutura nuclear tem estados de energia quantizados. As transições de estados energéticos nucleares acontecem com a absorção ou emissão de radiação eletromagnética com energia igual à diferença de energia dos estados envolvidos. Como os níveis de energia são bem definidos e as energias de ligação dos núcleos são elevadas, quando acontece de-excitação nuclear são emitidos fótons monoenergéticos com energia tipicamente na ordem das centenas de *keV* a alguns *MeV* [11]. A estes fótons são chamados fótons gama. À semelhança dos espectros atômicos, os núcleos têm também espectros energéticos de emissão e absorção discretos característicos que refletem as propriedades da sua estrutura interna.

Alguns dos elementos geralmente utilizados como fontes gamas e as transições energéticas nucleares que ocorrem em cada um deles estão representados nos diagramas de níveis da Figura 2-1.

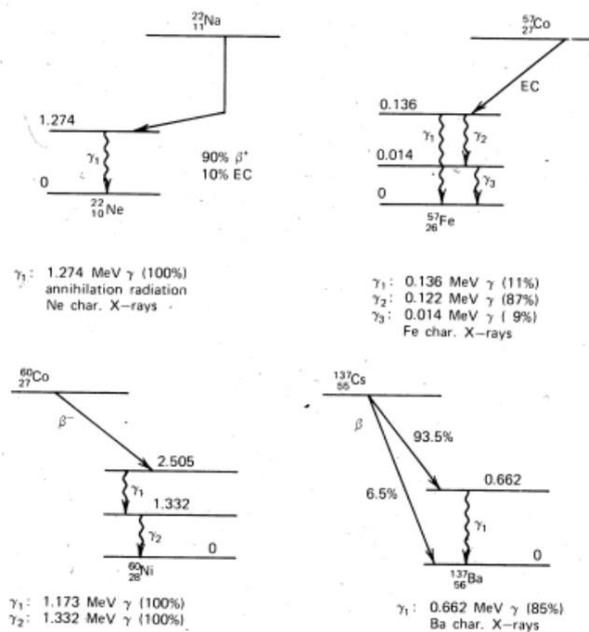


Figura 2-1 - Diagrama de níveis energéticos nucleares e respetivos processos de decaimento [12].

Na maioria das fontes de radiação gama utilizadas, os núcleos excitados são produto de uma desintegração β^1 . Nestes casos, a desintegração β tem tempos de meia vida relativamente longos na (ordem das centenas de dias) mas, por sua vez, os núcleos resultantes, excitados, são muito instáveis e decaem muito rapidamente para um estado energético inferior (tempos de meia vida de alguns picosegundos), emitindo fotões gama [12]. Desta forma, a radiação gama emitida tem um tempo de vida característica igual à radiação β emitida pelo núcleo inicial, mas um espectro que corresponde a estrutura nuclear do núcleo produto do decaimento β . Uma vez que as partículas β tem uma penetração muito menor na matéria do que os fotões gama é possível filtra-las envolvendo a fonte num material adequado.

Ainda assim, existem casos em que a de-excitação nuclear não acontece de imediato. Existem as denominadas transições proibidas em que a de-excitação é dificultada pela grande diferença de *spin* entres os dois estados. Este fenómeno faz com que alguns estados excitados, os estados metastáveis, possam ter um tempo médio de vida desde alguns segundos a anos. Nestes casos o decaimento gama apresenta tempo médio de vida próprio diferente do da constante temporal do processo que coloca o núcleo no estado excitado. Aos núcleos que se encontram nestes estados chama-se núcleos isómeros [11].

Embora o processo mais frequente de produção de núcleos excitados seja o decaimento β , estes também podem ser produtos de reações nucleares ou captura eletrónica² [12].

Outra forma de produção de radiação gama é a aniquilação de pares. Quando um positrão é aniquilado com um eletrão são emitidos dois fotões com energia igual à massa do eletrão (511 keV) na mesma direção mas em sentidos opostos, de forma a conservar o momento linear do sistema. Nas fontes radioativas utilizadas, os positrões são emitidos num decaimento β^+ e aniquilam-se quando em contacto com a matéria em torno do núcleo produzindo então radiação gama monoenergética de 511 keV.

Os isótopos utilizados para imagiologia médica devem ter uma energia suficientemente alta para que tenham alta probabilidade de atravessar o corpo do paciente sem interagir com ele, mas não demasiado altas para facilitar a deteção. São tipicamente utilizados isótopos que emitem radiação gama com energia entre 80 e 300 keV [13].

Os isótopos radioativos mais utilizados em imagiologia nuclear apresentam-se enumerados na Tabela 2-1.

Tabela 2-1 - Isótopos radioativos mais utilizados em imagiologia nuclear.

Isótopo	Energia da radiação emitida	Tempo médio de vida
Tecnécio-99m	140 keV	6 horas
Iodo-123	159 keV	13 horas
Iodo-131	606 e 364 keV	8 dias
Índio-111	171 e 245 keV	67 horas

¹ Decaimento β^- : Conversão de um neutrão em um próton com a emissão de um eletrão e um antineutrino ($(Z, A) \rightarrow (Z + 1, A) + e^- + \bar{\nu}$)

Decaimento β^+ : Conversão de um próton em um neutrão com a emissão de um positrão e um neutrino ($(Z, A) \rightarrow (Z - 1, A) + e^+ + \nu$) [11]

² Processo alternativo à emissão β^+ em que um núcleo rico em prótons captura um electrão da sua orbital ($(Z, A) + e \rightarrow (Z - 1, A) + \nu$) [11]

2.1.2 Interação com a matéria

Conhecer os princípios da interação gama com a matéria é fundamental para compreender os seus mecanismos de deteção. A interação de um fóton com a matéria acontece principalmente através de três processos distintos: efeito fotoelétrico, efeito de Compton ou produção de pares. Para além destes mecanismos, os fótons podem ainda interagir com a matéria por espalhamento de *Rayleigh* ou absorção fotonuclear [14]. A probabilidade de um fóton interagir por cada um destes mecanismos depende da sua energia e do número atómico do material com que interage. Esta probabilidade é quantificada pela secção eficaz da interação.

O efeito fotoelétrico domina para interações entre fótons de baixa energia e materiais de elevado número atómico. A probabilidade de um fóton interagir por efeito de Compton aumenta com a energia do fóton (acima de um determinado nível), atinge um ponto máximo e depois decresce. A produção de pares só pode ocorrer para fótons muito energéticos com energia superior a $1,022 \text{ MeV}$, energia equivalente à soma da massa de um electrão e um positrão. Na Figura 2-2 estão representadas as secções eficazes de cada tipo de interação para um átomo de Carbono (baixo número atómico) e Chumbo (elevado número atómico) em função da energia do fóton.

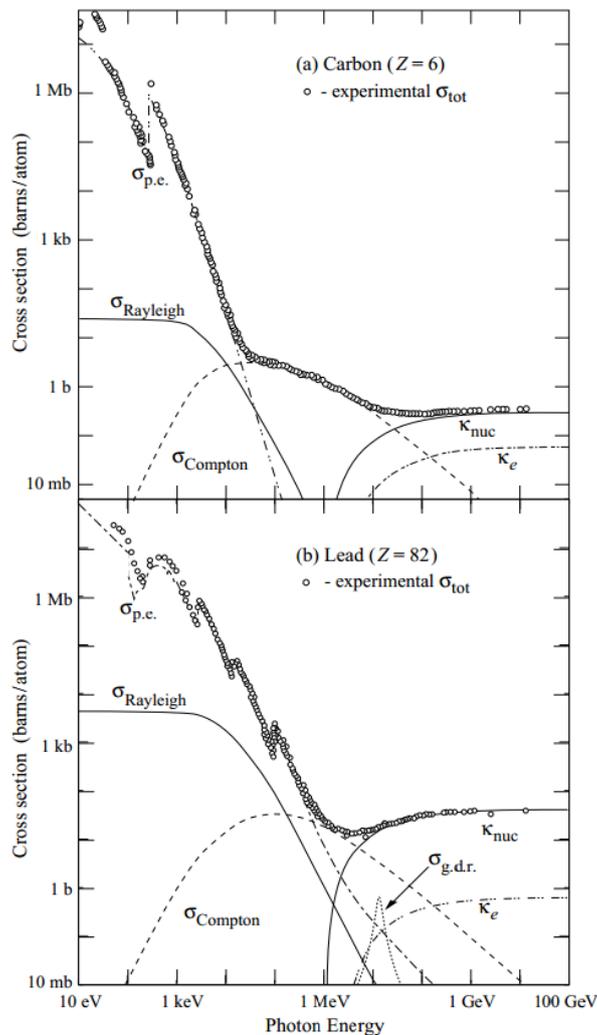


Figura 2-2 – Secção eficaz de interação em função da energia do fóton em carbono e chumbo [14].

(σ_{tot} - Secção eficaz total, $\sigma_{p.e}$ - Secção eficaz efeito fotoelectrico, $\sigma_{Rayleigh}$ - Secção eficaz espalhamento de Rayleigh, $\sigma_{Compton}$ - Secção eficaz efeito de Compton, $\sigma_{g.d.r.}$ - Secção eficaz interação fotonuclear, κ_{nuc} - Secção eficaz produção de pares (campo nuclear), κ_{e} - Secção eficaz produção de pares (campo electrónico)

O efeito fotoelétrico consiste na absorção de um fóton por um átomo seguido da ejeção de um dos seus elétrons. O elétron é ejetado com uma energia igual à diferença entre a energia do fóton absorvido e a sua energia de ligação [11]:

$$E = h\nu - E_{\text{ligação}} \quad (2-1)$$

Após a ejeção do elétron o átomo fica num estado excitado e só regressa ao estado fundamental após a emissão de raios-x com energia apenas da ordem das unidades ou dezenas de keV [13].

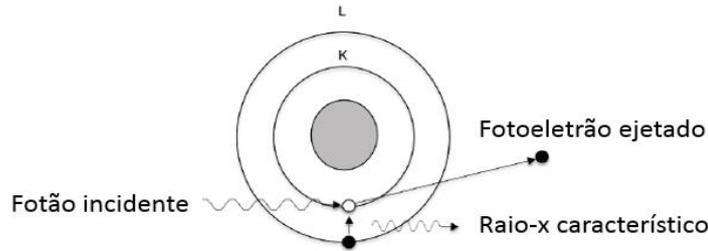


Figura 2-3 - Efeito fotoelétrico.

Efeito de *Compton* é o nome dado ao processo de colisão inelástica entre um fóton e um elétron, livre ou atômico, do material com que interage. Este processo é mais provável quando a energia do fóton é muito superior à energia de ligação dos elétrons atômicos o que a torna desprezável, podendo tratar-se estes elétrons também como elétrons livres.

Neste processo de interação o fóton altera a sua direção de movimento e transfere parte da sua energia para o elétron com que colide, respeitando a conservação da energia e momento linear do sistema.

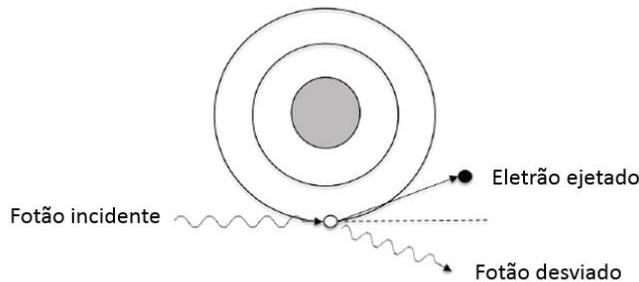


Figura 2-4 - Efeito de Compton.

A relação entre a energia do fóton emitido E_f e a energia do fóton incidente E_0 é dada pela equação (2-2) onde m_0 é a massa de repouso do elétron e θ o ângulo entre as direções do fóton incidente e o fóton emitido [12].

$$E_f = \frac{E_0}{1 + \frac{E_0}{m_0 c^2} (1 - \cos(\theta))} \quad (2-2)$$

Analisando a equação (2-2) verifica-se a máxima deposição de energia do fóton no material, ou seja, que a energia do fóton emitido é mínima, quando $\theta = 180^\circ$. Desta forma, a máxima energia que um fóton pode depositar no material por efeito de Compton T_{max} , conhecido como bordo de Compton é dada pela equação (2-3) [11].

$$T_{max} = \frac{2E_0^2}{m_0 c^2 + 2E_0} \quad (2-3)$$

A distribuição de energia absorvida pelos eletrões T pode ser obtida a partir da fórmula de Klein-Nishina e é dada pela equação (2-4) em que $s = T/E_0$ [11].

$$\frac{d\sigma}{dT} = \frac{\pi r_e^2}{\frac{E_0^2}{m_0 c^2}} \left(2 + \frac{s^2}{\frac{E_0}{m_0 c^2} (1 - s^2)} + \frac{s}{1 - s} \left(s - \frac{2m_0 c^2}{E_0} \right) \right) \quad (2-4)$$

Esta distribuição pode ser observada na Figura 2-5.

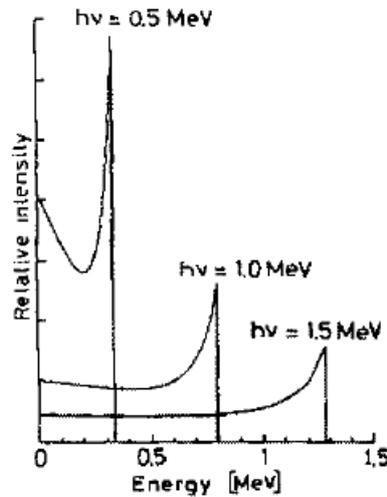


Figura 2-5 - Distribuição da energia depositada por efeito de Compton. À queda abrupta na distribuição é chamado bordo de Compton [11].

A produção de pares envolve a transformação de um fóton num par eletrão-positrão. De forma haver conservação do momento linear e de energia este processo só pode ocorrer na presença de um terceiro corpo, geralmente o núcleo e quando o fóton tem no mínimo energia equivalente à massa das duas partículas criadas, ou seja, 1022 MeV no total [11]. Este tipo de interação não é geralmente significativo em imagiologia médica uma vez que é normalmente utilizada radiação com energia inferior.

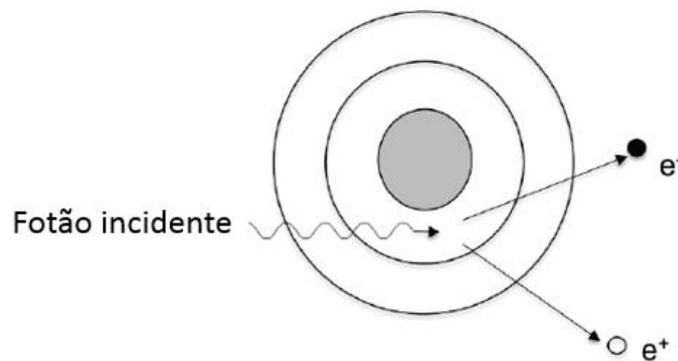


Figura 2-6 - Produção de pares.

2.1.3 Deteção de radiação gama

Existem duas grandes formas de detetar radiação gama. A deteção pode ser feita em detetores de ionização gasosos, líquidos ou de estado sólido em que a radiação de alta energia é directamente convertida num sinal eléctrico ou em detetores de cintilação onde a radiação gama é convertida em radiação visível depois detetada por fotodetetores.

Será feita uma breve referência aos diferentes tipos de detetores mas será dado destaque aos detetores de cintilação, uma vez que é este o tipo utilizado em câmaras *Anger*.

Os detetores gasosos de radiação detetam radiação recolhendo as cargas livres criadas num gás quando um fóton deposita nele energia levando à formação de um par electrão-ião. A quantidade de ionizações do gás é proporcional à energia depositada no detetor pela radiação. Neste tipo de detetores é aplicada uma diferença de potencial entre dois pontos do gás. Quando um fóton provoca a ionização de um átomo ou molécula desse gás, o electrão livre e ião criados são acelerados em direcções opostas até serem recolhidos pelo ânodo e pelo cátodo, respetivamente. O valor da tensão aplicada entre o cátodo e o ânodo define o modo de funcionamento do detetor. A Figura 2-7 representa a amplitude do pulso medido na saída do detetor em função da tensão aplicada [12].

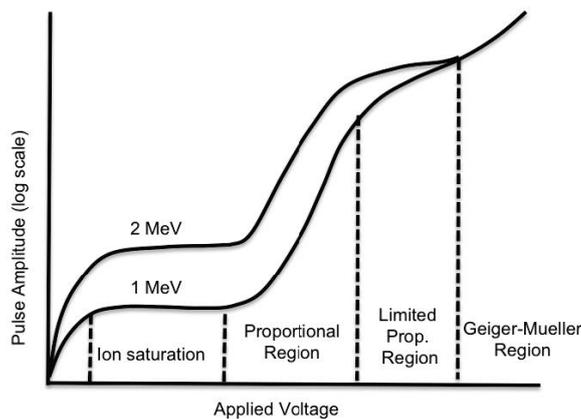


Figura 2-7 - Modos de operação de um detetor gasoso de radiação.

Para baixas tensões de polarização, como o campo eléctrico aplicado tem baixa intensidade, as cargas geradas pela interação da radiação com o gás acabam maioritariamente por se recombinar e por isso o sinal recolhido não reflete a quantidade de ionizações que ocorreu. Quando a tensão é aumentada, a quantidade de recombinações diminui e o sinal recolhido satura num ponto equivalente à recolha de todas as cargas geradas por ionização. Neste modo, denominado câmara de ionização, o sinal gerado é proporcional á energia depositada no gás.

Se a tensão for aumentada para além do limite do modo de operação em câmara de ionização, entra-se num modo denominado câmara proporcional. Neste modo, o campo eléctrico intenso faz com que os electrões criados no processo de ionização sejam fortemente acelerados e tenham energia suficiente para provocar ionização secundária e gerar mais cargas quando colidem com outros átomos ou moléculas do gás. Este processo repete-se com as cargas formadas e o número de electrões cresce exponencialmente num processo denominado avalanche. Neste modo de funcionamento a carga recolhida, embora bastante amplificada, continua proporcional à carga gerada por ionização primária, ou seja, proporcional à energia depositada pela radiação gama no gás. Neste modo, quanto maior for a tensão aplicada maior é o número de ionizações secundárias e por isso maior é o sinal recolhido para a mesma energia depositada. Esta proporcionalidade, entre tensão de polarização e ganho, perde-se

quando a quantidade de ionizações secundárias faz com que as cargas positivas criadas (iões pesados que demoram bastante tempo a ser recolhidos) atenuam o campo elétrico aplicado.

Continuando a aumentar a tensão entra-se no modo de funcionamento *Geiger-Muller*. Neste modo, devido à intensidade do campo elétrico aplicado no gás, várias avalanches podem ser criadas em simultâneo e o sinal recolhido satura independentemente da quantidade de energia depositada no detetor. Neste modo não existe qualquer proporcionalidade entre o sinal recolhido e a energia depositada pelo que apenas pode ser utilizado para detetar a ocorrência ou não de um evento. Nos gases, a energia necessária para criar um par ião eletrão situa-se entre 25 e 35 eV [15].

A deteção de radiação gama pode também ser feita de acordo com os mesmos princípios em meios líquidos. Os líquidos têm densidades maiores e por isso um maior poder de paragem da radiação. No entanto, as cargas criadas nos líquidos têm menor mobilidade o que faz com que se recombinem mais facilmente e com que o detetor tenha um tempo de resposta mais lento. Nos líquidos a energia necessária para provocar uma ionização situa-se entre 16 e 50 eV [15].

A deteção de radiação gama pode ainda ser feita em detetores de estado sólido, mais especificamente em semicondutores. O princípio de operação deste tipo de detetores é também semelhante ao mecanismo descrito para os detetores gasosos. Neste caso, a interação com a matéria vai provocar a criação de um par eletrão-lacuna na estrutura cristalina do semicondutor ao excitar um eletrão da banda de valência para a banda de condução. Se este fenómeno ocorrer na zona de depleção de uma junção p-n, onde o campo elétrico é muito elevado, as cargas criadas vão ser aceleradas em direções opostas desencadeando, caso o campo elétrico seja suficientemente forte, fenómenos de multiplicação. A vantagem destes detetores é que a energia necessária para gerar um par eletrão lacuna é muito inferior a energia necessária para ionizar um gás ou um sólido e desta forma a quantidade de cargas móveis gerada para a mesma energia depositada é bastante maior, traduzindo-se também num sinal de maior amplitude. São necessário 3 a 18 eV de energia para provocar a criação de um par eletrão-lacuna num detetor de estado sólido [15]. No entanto, embora o poder de paragem destes detetores seja muito superior ao do gás, pois têm densidades muito maiores, a zona de depleção, zona em que é feita a deteção, tem dimensões muito reduzidas o que cria algumas limitações à deteção de radiação gama. O facto de a zona de depleção ser muito pequena tem a vantagem de tornar este tipo de detetores bastante rápidos [11]. Os díodos de silício são utilizados para deteção de partículas pesadas mas o facto de a sua zona de depleção ser muito estreita não os torna adequados para a deteção de fótons gama. Uma técnica para aumentar a largura da zona de depleção e por isso o volume de deteção deste tipo de díodos é dopar o silício com lítio. Esta modificação torna estes dispositivos adequados para a deteção de radiação gama de baixa energia e raios-x [12]. Os detetores de germânio de alta pureza têm a vantagem de ter uma zona de depleção de alguns centímetros quando polarizados inversamente [12] o que os torna adequados a fazer a deteção de radiação gama. Apesar da elevada resolução de energia que oferecem têm de ser operados a temperatura muito reduzida (77 K) [12] e por isso não são solução em muitas aplicações. Os detetores de CdTe são utilizados em imagiologia uma vez que o seu elevado número atómico maximiza a probabilidade dos fótons interagirem por efeito fotoelétrico.

2.2 Detetores de Cintilação

Os detetores de cintilação exploram a propriedade que alguns materiais têm de emitir fótons visíveis quando atingidos por radiação de alta energia, os cintiladores. Quando acoplados a um fotodetector de alta sensibilidade é possível converter os fótons de cintilação num sinal elétrico que contém informação sobre a radiação incidente.

Este tipo de detetores de radiação têm uma pior resolução de energia do que os referidos anteriormente sobretudo devido à baixa eficiência de cintilação e baixa eficiência quântica dos fotodetectors. Ainda assim este é o tipo de detetores mais utilizado em imagiologia médica uma vez que têm um modo de funcionamento bastante estável e permitem obter maiores resoluções espaciais.

2.2.1 Arquitetura

Um detector de cintilação é constituído por um cintilador acoplado a um fotodetector seja diretamente ou através de guias de luz. Quando uma partícula atravessa o cintilador excita os seus átomos ou moléculas e estas, ao regressarem ao seu estado fundamental, emitem luz que é detetada pelo fotodetector. A arquitetura típica de um detector de cintilação está representada na Figura 2-8:

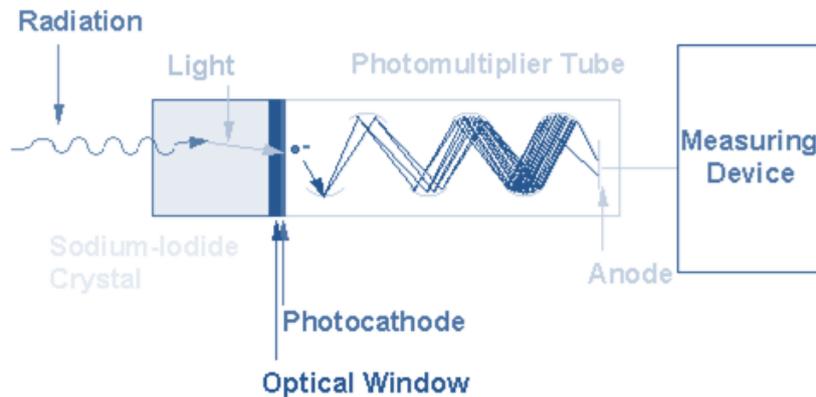


Figura 2-8 - Arquitetura de um detector de cintilação [16].

2.2.2 Cintiladores

Os cintiladores são o elemento dos detetores de cintilação que converte a radiação de alta energia, no caso particular de interesse, radiação gama, em luz visível.

Existem seis tipos de materiais utilizados como cintiladores: cristais orgânicos e inorgânicos, plásticos, vidros, líquidos orgânicos e gases. Os mais utilizados, particularmente em aplicações médicas, são os cristais inorgânicos pela sua alta densidade e número atômico e conseqüente elevado poder de paragem para radiação gama.

Neste tipo de cintiladores, quando num processo de interação entre a radiação gama e o material do cintilador a energia depositada é superior à energia de gap do material, um dos seus eletrões é excitado da banda de valência para a banda de condução.

Para estabilizar a estrutura cristalina o eletrão acaba por passar para um estado de energia mais baixo denominado centro de luminescência. Quando acontece a transição do eletrão entre este centro de luminescência e um outro com energia mais baixa é emitido um fóton visível. Estes centros de luminescência são estados de energia resultantes da presença de impurezas no cristal, denominadas ativadores [15]. Numa fase posterior o eletrão acaba por se recombinar com a lacuna.

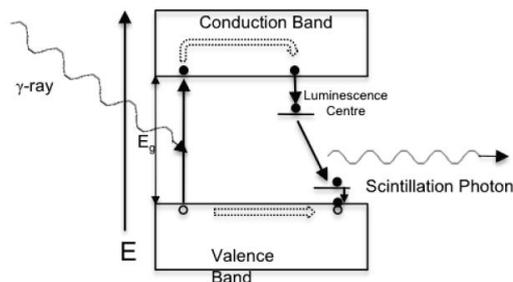


Figura 2-9 - Processo de cintilação [15].

Idealmente um cintilador deve ter um elevado poder de paragem da radiação de alta energia, uma alta eficiência de cintilação, apresentar uma relação linear entre a energia nele depositado e quantidade de fótons emitidos e um tempo de decaimento curto. Ainda assim, não existem cintiladores ideais e para cada aplicação, logo deve ser encontrado aquele que apresente o melhor compromisso entre as várias características.

O poder de paragem determina a quantidade de fótons gama que vão ser detetados. Um maior poder de paragem aumenta a quantidade de fótons que interagem com o cintilador e também a quantidade de energia que nele depositam. Esta característica é geralmente proporcional à densidade e número atômico do material de que é constituído o cintilador.

Os fótons de alta energia podem depositar toda a sua energia numa única interação, através de efeito fotoelétrico, dando origem a um espectro de cintilação com pico de intensidade único, ou em diferentes interações. Se a primeira interação do fóton com o cintilador for por efeito de *Compton*, depositando apenas uma fração da sua energia, este pode voltar a interagir repetidas vezes até depositar toda a sua energia por efeito de Compton ou efeito fotoelétrico, ou até sair do cintilador. Nestes casos são emitidos pulsos luminosos de cintilação de diferentes intensidades em instantes diferentes. A denominada *fotofraction* traduz a percentagem de eventos em que a energia é depositada num só momento através de efeito fotoelétrico, os únicos eventos de interesse para espectroscopia e imagiologia.

O rendimento de cintilação reflete a quantidade de fótons emitida por unidade de energia depositada no cintilador e depende da estrutura interna do material cintilador.

A linearidade no processo de cintilação (número de fótons emitidos proporcional à energia depositada no cintilador) é uma característica importante pois só assim é possível obter informação de energia da partícula de alta energia a partir da intensidade de luz detetada pelo fotodetector. Esta propriedade dos cintiladores permite que este tipo de detetores seja também utilizado para espectroscopia.

O tempo de decaimento dos cintiladores é tipicamente bastante rápido o que faz com que o tempo morto dos detetores de cintilação seja baixo comparativamente com outros tipos. Esta característica permite obter uma boa resolução temporal e obter altas taxas de contagem. Na maioria dos cintiladores o processo de decaimento pode ser modelado por uma exponencial com duas componentes, como na expresso na equação (2-5) em que $\frac{dN}{dt}$ representa o número de fótons emitidos por unidade de tempo, A e B o peso de cada uma das componentes exponenciais do decaimento e τ_f e τ_s as duas constantes de decaimento [11].

$$\frac{dN}{dt} = A \exp\left(-\frac{t}{\tau_f}\right) + B \exp\left(-\frac{t}{\tau_s}\right) \quad (2-5)$$

As duas constantes de decaimento τ_f e τ_s são geralmente bastante diferentes e por isso são denominadas componente lenta e componente rápida. A amplitude relativa de cada componente varia de material para material mas é normalmente a componente rápida que domina. Em alguns cintiladores o peso de cada componente varia também consoante a partícula que nele deposita energia. Nestes casos a forma do pulso luminoso emitido permite o tipo de partícula detetado [11].

Outras características importantes são o comprimento de onda de cintilação, o coeficiente de atenuação para comprimentos de onda de cintilação e a espessura do cintilador. É fundamental que o comprimento de onda de cintilação esteja dentro da gama de deteção do fotodetector utilizado. O coeficiente de auto-absorção indica a intensidade com que o próprio cintilador atenua a radiação por ele emitida. Esta deve ser o mais baixo possível para maximizar a quantidade de luz que chega ao fotodetector. Uma característica importante do cintilador que não está diretamente ligada às propriedades do material, mas sim ao seu fator geométrico é a sua espessura. A espessura do cintilador deve ser um compromisso entre a probabilidade de interação com a radiação de alta energia (quanto

maior a espessura maior a probabilidade de interação), a atenuação da luz de cintilação (quanto maior a espessura maior a atenuação) e a resolução espacial a duas dimensões (quanto maior a espessura do cintilador menor a resolução a duas dimensões para aplicações em câmaras de cintilação).

Os cintiladores utilizados em aplicações de imagiologia médica devem ter uma boa eficiência de detecção de raios gama e em simultâneo uma boa resolução em energia de forma a permitir rejeitar os eventos em que os raios gama detetados perderam energia e informação de posição por efeito de Compton. Alguns dos cintiladores mais utilizados estão caracterizados na

Tabela 2-2.

Tabela 2-2 – Características dos cintiladores [17].

Propriedades	Nal(Tl)	Csi(Tl)	CdWO ₄	BGO	LSO	LYSO
Densidade (g/cm ³)	3,67	4,51	8,0	7,13	7,40	7,10
Solubilidade em H ₂ O (g/100g@25°C)	185	85,5	0,5	-	-	-
Higroscopia	Sim	Fraca	Não	Não	Não	Não
Saída de Luz Relativa (fotões/keV)	38	54	13	9	27	32
Comprimento Máximo de Emissão	415	565	475	480	420	420
Índice de Refração	1,85	1,8	2,2-2,3	2,15	1,82	1,81
Tempo de Decaimento Primário	250ns	1us	14us	300ns	40ns	40ns

2.2.3 Fotodetetores

Num detetor de cintilação o fotodetector tem a função de converter o sinal luminoso emitido pelo cintilador num sinal elétrico mensurável que pode depois ser condicionado, medido, digitalizado e processado.

Os fotodetetores utilizados em detetores de cintilação têm de ter uma grande amplificação uma vez que a quantidade de luz produzida pelos cintiladores é pequena. É importante que apresentem uma boa linearidade de modo a preservar a informação de energia e rápidos para preservar a informação temporal (apenas crítica em algumas aplicações).

É importante que haja um bom acoplamento ótico entre cintilador de forma a ser maximizada a quantidade de fotões transmitida nas interfaces óticas e assim maximizar a eficiência de detecção e resolução em energia.

2.2.3.1 PMT

Até ao presente, o fotodetector mais utilizado em detetores de cintilação é o fotomultiplicador (PMT).

Os PMTs absorvem os fotões visíveis por efeito fotoelétrico no seu cátodo convertendo-os em eletrões. Estes eletrões são acelerados por um campo elétrico e multiplicados em colisões e emissões secundárias sucessivas em placas metálicas, denominadas de dínodos, formando um sinal de carga mensurável no ânodo. Todos estes componentes estão dentro de um encapsulamento de vidro ou metal em vácuo de forma a evitar a colisão entre eletrões e outras partículas.

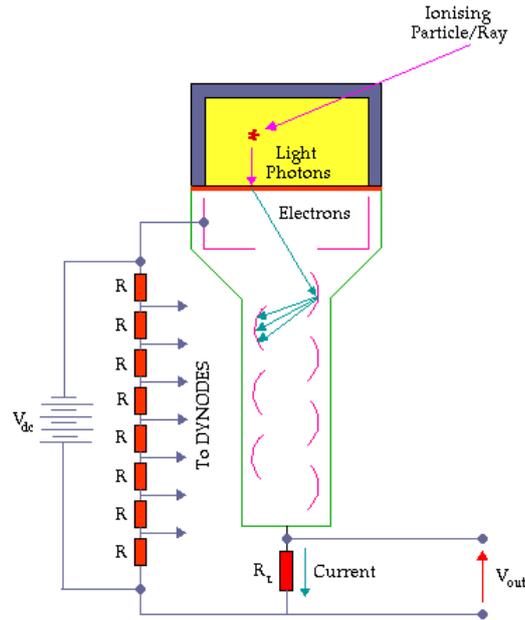


Figura 2-10 –Esquema de um fotomultiplicador [18].

Para que aconteça multiplicação dos eletrões emitidos no ânodo e se obtenha um ganho elevado o campo elétrico entre dínodos tem de ser forte e para tal tem de ser aplicada uma diferença de potencial entre eles na ordem dos 200 V [11]. Esta tensão é aplicada em escada nos diferentes dínodos. É utilizado um divisor de tensão para gerar a tensão a aplicar a cada dínodo. Tipicamente, um *PMT* com 10 a 14 estágios de multiplicação pode ter um ganho na ordem de 10^7 .

A eficiência quântica destes dispositivos, número de eletrões ejetados do cátodo por fóton que nele incide, varia com o comprimento de onda da luz incidente e varia entre os 10 a 30% (no pico de sensibilidade). Desta forma, num detetor de cintilação é importante, que o comprimento de onda do pico de emissão do cintilador esteja próximo do pico de sensibilidade do fotomultiplicador.

Embora os fotomultiplicadores sejam utilizados em muitas aplicações, apresentam algumas desvantagens. São dispositivos tipicamente de grandes dimensões, frágeis e instáveis uma vez que funcionam em vácuo e que requererem uma fonte de alta tensão estável. Uma vez que o ganho dos *PMTs* varia com a tensão de polarização se esta sofrer flutuações o ganho não vai permanecer constante distorcendo os sinais. O facto de não poderem ser utilizados em ambientes com campos magnéticos (uma vez que os campos magnéticos desviam os eletrões das suas trajetórias entre os dínodos) limitam também a sua utilização em determinados ambientes.

2.2.3.2 SiPM

Os fotomultiplicadores de silício (também denominados, dependendo do fabricante, por *SiPM*, *GAPD*, *SSPM*, *MRS APD*, *AMPD*, *MPPC*, etc. [19]) são dispositivos desenvolvidos nos últimos anos e que, pelas suas características, são uma alternativa aos típicos *PMTs* em sistemas de imagiologia nuclear. Estes são dispositivos compactos, robustos e funcionam a tensões de polarização relativamente baixas e podem operar em ambientes com campos magnéticos e campos elétricos externos. Apresentam um ganho da ordem de grandeza dos *PMTs* e em alguns casos maior eficiência quântica. Por estas vantagens têm vindo a ser utilizados para desenvolver camaras gama de pequena dimensão [20] ou em sistema de imagiologia PET/MR [21].

Um fotodíodo é um díodo de junção p-n cuja zona de depleção está exposta à luz. A resposta deste dispositivo varia com a tensão de polarização inversa que lhe é aplicada. Quando um fóton com energia suficiente incide na zona de depleção do fotodíodo é criado um par eletrão-lacuna que é acelerado pelo campo elétrico aí existente em direções opostas dando origem a uma corrente [15]. Neste modo de funcionamento o fotodíodo mede o fluxo de fótons incidentes, mas não introduz qualquer ganho. A corrente apenas é mantida enquanto incidirem fótons na zona de depleção. Até um certo nível, o aumento da tensão de polarização inversa faz com que a área da zona de depleção aumente.

Se a tensão de polarização inversa for aumentada acima de um determinado nível, V_{apd} , o modo de operação deste dispositivo é alterado e este passa a denominar-se por fotodíodo de avalanche. Devido ao campo elétrico elevado as cargas geradas pela absorção do fóton vão ser aceleradas e adquirir energia suficiente para gerar novos pares eletrão-lacuna quando colidem com átomos da estrutura cristalina. Este processo repete-se consecutivamente com as cargas geradas num processo denominado avalanche representado na Figura 2-11. Neste modo de funcionamento as cargas geradas no processo de absorção do fóton são multiplicadas e a corrente produzida é proporcional à energia depositada na zona de depleção [15].

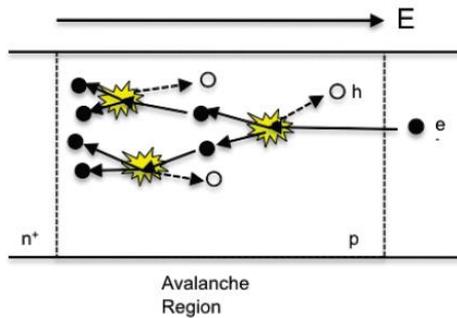


Figura 2-11 - Multiplicação de cargas num fotodíodo de avalanche [22].

Quando a junção p-n é polarizada inversamente acima da tensão de *breakdown*, V_{bd} , a relação linear entre energia depositada pelo fóton e a carga gerada no processo de avalanche é perdida. Este facto acontece uma vez que, devido ao campo elétrico muito elevado presente a zona de depleção, são geradas avalanches a uma taxa exponencial. Este processo está ilustrado na Figura 2-12. Os fotodíodos operados em modo *Geiger* com uma tensão de polarização 10 a 20% acima da tensão de *breakdown* (tensão na ordem do 50 V) atinge um ganho na ordem dos 10^6 [23].

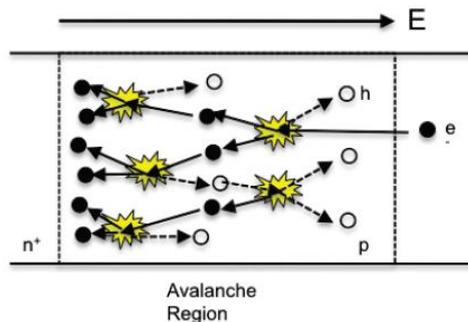


Figura 2-12 - Avalanche num fotodíodo operado em modo Geiger [22].

Neste modo de operação, o número de eletrões gerados não é proporcional ao número de fótons incidente uma vez que um único fóton incidente provoca a saturação do sinal de saída do fotodíodo. Desta forma, um fotodíodo operado em modo *Geiger* é um detetor digital ou contador de fótons únicos.

Os fotomultiplicadores de silício são uma micro-matriz de fotodíodos operados em modo *Geiger*. Dada a pequena dimensão de cada um dos fotodíodos ou *micro-pixeis*, é muito provável que, durante

um pulso luminoso, apenas um fóton incide em cada *micro-pixel*. Desta forma, somando o sinal gerado em cada um dos *micro-pixéis* obtém-se um sinal quase contínuo proporcional ao número de fótons incidentes no *SiPM*. O sinal de saída de um *SiPM* é então a soma dos sinais de todos os seus fotodíodos operados em modo *Geiger* ou *micro-pixéis*.

Tipicamente os *SiPMs* têm uma densidade de 100 a 1600 *micro-pixéis* por mm^2 [24]. Os *micro-pixéis* têm dimensões numa gama de $25 \mu m * 25 \mu m$ a $100 \mu m * 100 \mu m$ [24]. A eficiência de deteção destes dispositivos pode atingir os 40% [24]. A eficiência de deteção de um *SiPM* é o produto de três fatores: eficiência quântica, probabilidade de avalanche e eficiência geométrica [25]. A eficiência quântica está dividida em eficiência quântica intrínseca (fração de fótons incidentes que geram a formação de um par elétron-lacuna) e eficiência quântica extrínseca (fração de fótons que incide na zona de depleção). A probabilidade de avalanche é a fração pares elétron-lacuna formados que provocam uma avalanche. Este fator aumenta diretamente com a tensão de polarização inversa aplicada. A eficiência geométrica traduz a fração de área do *SiPM* que pode detetar fótons. Dado que um *SiPM* é uma micro-matriz de pequenos fotodetetores a área de separação entre cada uma das células não tem qualquer função de deteção e por isso é uma área morta. Como os fótons aí incidentes não são detetados, estas áreas contribuem para a redução da eficiência de deteção do dispositivo.

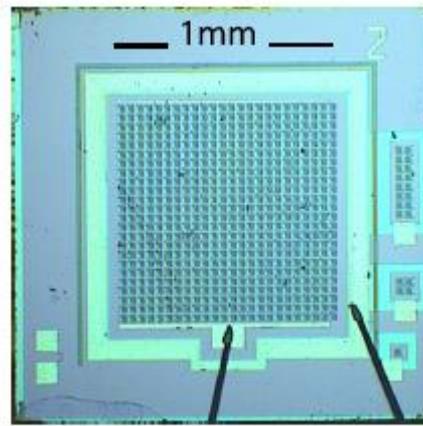


Figura 2-13 - Fotografia microscópica de um *SiPM* constituído por 24 x 24 díodos. [26]

Depois da absorção de um fóton e desencadeada uma avalanche o sinal do fotodíodo fica saturado até que o processo de ionização secundária deixe de ocorrer e a avalanche seja terminada. Para que tal aconteça é necessário provocar o arrefecimento dos eletrões. Este arrefecimento pode ser feito de forma passiva ou ativa.

No modo passivo é colocado uma resistência de grande valor em série com o díodo. Este modo de arrefecimento vai condicionar a forma do sinal de saída do *SiPM*.

Quando não existe corrente no fotodíodo a diferença de potencial na junção é igual à tensão de polarização aplicada. Quando é gerada uma avalanche a capacidade do díodo vai ser descarregada pela resistência do díodo com uma constante $\tau_D = C_D * R_S$. Esta corrente vai aumentar até ao valor máximo de $I_{max} = \frac{V_{bias} - V_{bd}}{R_Q + R_S}$ [25]. Para valores elevados de R_Q esta corrente pode chegar aos $20 \mu A$ [25]. Nesse momento a queda de tensão provocada pela resistência de arrefecimento (R_Q) faz com que a tensão nos terminais do díodo desça abaixo da tensão de *breakdown*, o que faz com que já não haja um campo elétrico suficiente forte para manter a avalanche [25].

De seguida, a capacidade da junção volta a ser carregada até à tensão de polarização. Este processo tem uma constante temporal $\tau_Q = C_D * R_Q$. Tipicamente o tempo de recuperação é muito superior ao tempo de descarga [25].

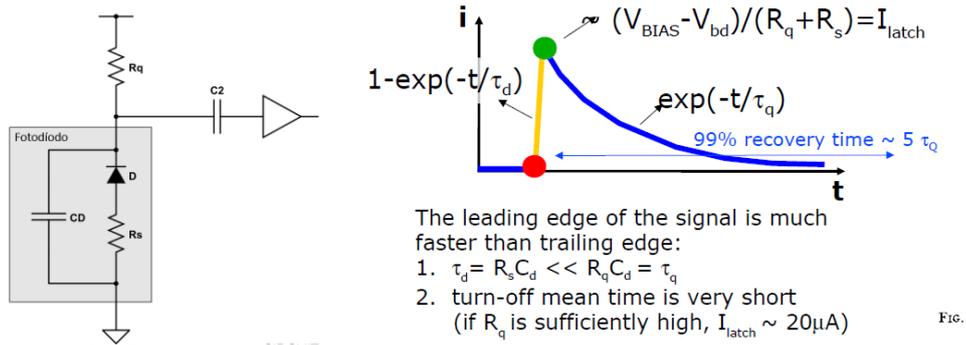


Figura 2-14 – Circuito de leitura e arrefecimento passivo e sinal de um SiPM [25].

No arrefecimento ativo é utilizado um circuito eletrónico que deteta a avalanche e reduz a tensão de polarização do díodo abaixo da tensão de *breakdown*, fazendo com que deixe de haver condições para manter a avalanche.

É geralmente utilizado o sistema passivo devido ao seu custo e tamanho mais reduzido. A implementação de um sistema passivo pode ser observada na Figura 2-15.

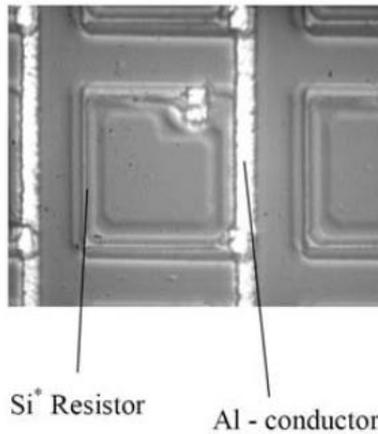


Figura 2-15 - Pormenor de um micro-pixel de um SiMP com arrefecimento passivo [27].

O ganho de cada *micro-pixel* é quantificado pela equação (2-6) [23], onde C_d é a capacidade da junção do fotodíodo e q_e a carga do eletrão. Esta equação é válida para tensões de polarização até 5 V acima da tensão de *breakdown* [23].

$$G = (V_{polarização} - V_{breakdown}) \left(\frac{C_d}{q_e} \right) \quad (2-6)$$

Uma vez que o sinal do *SiPM* é igual à soma do sinal de todas as *micro-pixeis* e que cada um deles só deteta um fóton de cada vez, este é também o ganho do *SiPM*.

O ruído dos fotomultiplicadores de silício podem ser globalmente divididos em três tipos: contagens no escuro, *afterpulsing* e *cross-talk* ótico.

As contagens no escuro são sinais gerados sem que haja a incidência de nenhum fóton no *SiPM*. Estes sinais são consequência da geração térmica de pares eletrão-lacuna na zona de depleção dos fotodíodos. Quando um par de cargas móveis é gerada nessa zona existe uma grande probabilidade de ser iniciada uma avalanche e conseqüentemente um sinal idêntico à deteção de um fóton. Este tipo de ruído aumenta com a tensão de polarização. A taxa típica de contagens no escuro de um *SiPM* pode ser da ordem dos *KHz* ou *MHz* por mm^2 [28].

O *afterpulsing* é o aparecimento de sinais alguns instantes após a detecção de um evento. Este fenómeno acontece quando algumas impurezas do semiconductor captam um eletrão de uma avalanche e o libertam algum tempo depois despoletando nova avalanche, produzindo um novo sinal [25].

No processo de avalanche são emitidos fotões. Quando estes fotões são absorvidos nos *micro-pixeis* vizinhos acontece o denominado *cross-talk* ótico. Os sinais gerados nos *micro-pixeis* vizinhos como consequência da absorção destes fotões, não correspondem a nenhum evento e vão apenas multiplicar o sinal que deveria ser produzido na detecção do fotão inicial. É por isso uma fonte de ruído. A probabilidade deste fenómeno acontecer aumenta com a tensão de polarização pois os eletrões são mais acelerados durante a avalanche e por isso é mais provável a emissão de fotões [25]. Para minimizar este fenómeno é colocado um material opaco entre os *micro-pixeis*.

A gama dinâmica, do ponto de vista da taxa de contagens, está limitada pelo número de *micro-pixeis* do *SiPM*. Uma vez que cada *micro-pixel* apenas pode detetar um fotão, se o número de fotões incidente for superior ao número de *micro-pixeis* o *SiPM* satura. Uma das desvantagens dos *SiPMs* é que vão perdendo a linearidade à medida que a razão entre o número de fotões incidentes e o número de *micro-pixeis* aumenta. Isto acontece devido a flutuações estatísticas e ao aumento da probabilidade de dois fotões atingirem o mesmo *micro-pixel* com o aumento da taxa de fotões incidente.

Recentemente tem vindo a ser desenvolvida uma nova forma de operar os *SiPM*. Ao invés de funcionar como um dispositivo analógico é operado em modo completamente digital. Neste modo em vez de ser lido o sinal quási-analógico da soma de todos os *micro-pixeis* é feita a leitura digital de cada um deles. A intensidade de luz incidente no *SiPM* é determinada pelo sistema de aquisição contabilizando o número de *micro-pixeis* ativos em cada instante. Este modo de operação apresenta vantagens ao nível da velocidade e possibilidade de correção de ruído mas tem ainda um custo muito elevado para que a sua utilização seja comum [29].

2.3 Câmaras de Cintilação

Nas técnicas de imagiologia médica um dos principais objetivos é obter uma imagem da distribuição espacial dos isótopos radioativos no interior do corpo em estudo. Para conseguir uma projeção de toda esta distribuição é necessário registar com grande resolução espacial os fotões por eles emitidos segundo uma determinada direção, tipicamente a direção normal ao detetor.

Os detetores até agora apresentados não permitem, por si só, obter uma resolução espacial dos eventos detetados compatível com esta aplicação. Para cumprir este objetivo foi desenvolvida a câmara de cintilação, um dispositivo que utiliza os princípios dos detetores de cintilação mas que difere do mesmo por conseguir determinar a posição em que ocorre o evento de cintilação.

Na Figura 2-16 está ilustrada a arquitetura de uma câmara de cintilação:

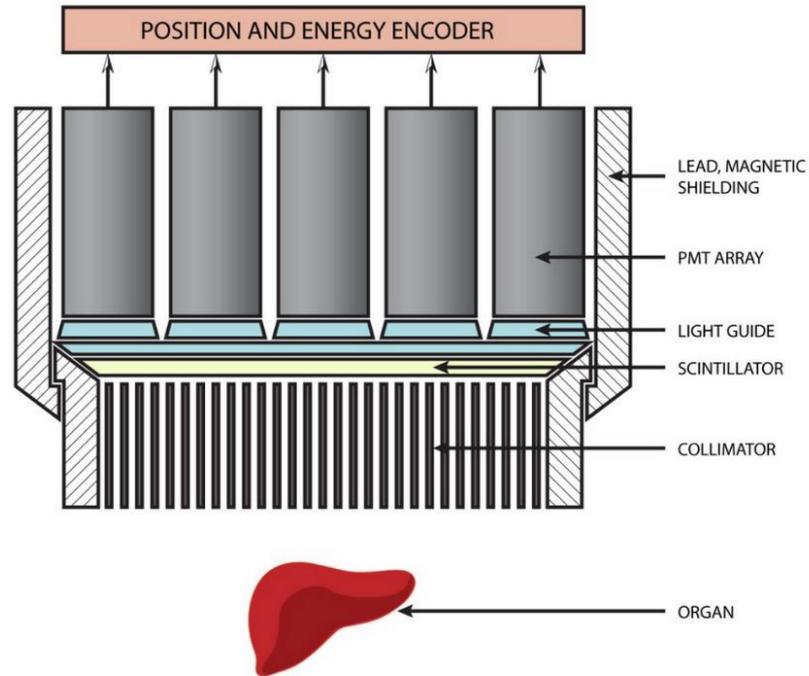


Figura 2-16 - Arquitetura de uma câmara de cintilação [30].

A câmara de cintilação tem duas grandes diferenças face ao detector de cintilação. A primeira é a utilização de um colimador para definir a direção dos fótons gama que se pretende detetar e a segunda é que a deteção da luz de cintilação é feita não apenas por um fotodetector mas por uma matriz deles.

A distribuição do sinal detetado por cada fotodetector permite determinar a posição espacial da interação do fóton gama com o cintilador. A soma dos sinais detetados em todos os fotodetectores fornece uma medida da energia depositada no cintilador em cada evento.

Uma vez que os fótons gama não podem ser focados com lentes, estes sistemas de imagiologia utilizam colimadores para apenas deixar chegar ao detetor fótons com determinadas direções. O colimador é tipicamente um bloco de chumbo com furos orientados numa determinada direção. Embora este seja um método ineficiente pois grande parte da radiação incidente no detetor é filtrada, é fundamental para permitir a formação da imagem.

Os colimadores mais utilizados são os colimadores paralelos (embora possam ser utilizados colimadores divergentes, convergentes ou em cone para obter imagens ampliadas de regiões pequenas). Com o colimador paralelo apenas os fótons gama que viajam perpendicularmente ao cristal conseguem atingi-lo, enquanto nos restantes os fótons são absorvidos pelo colimador. As câmaras de cintilação mais sofisticadas têm colimadores que permitem que os fótons gama de um ponto possam atravessar vários buracos. Neste caso a utilização de *software* inteligente especificamente desenhado e um arranjo inteligente dos buracos na folha de chumbo permitem obter uma reconstrução da imagem com maior detalhe.

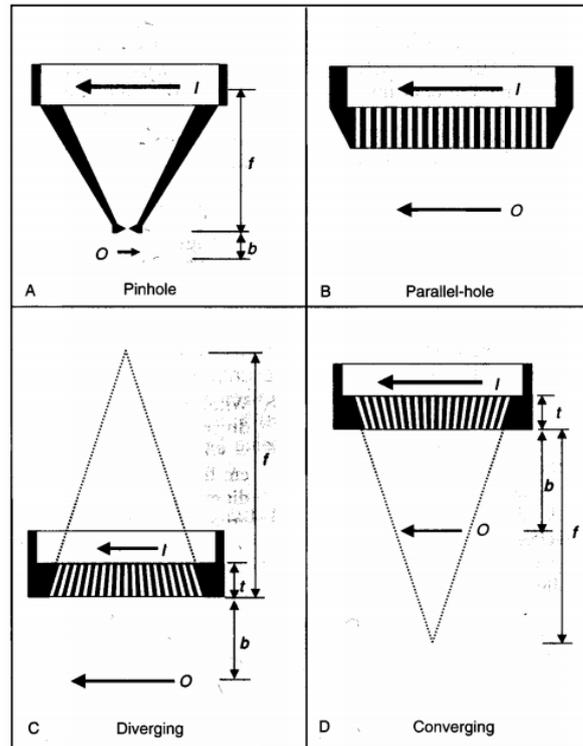


Figura 2-17 - Tipos de colimadores utilizados em câmaras de cintilação [13].

Para que seja possível detetar a posição de cada evento é utilizado um cintilador de grandes dimensões, geralmente monolítico, acoplado (seja diretamente ou utilizando uma guia de luz) a uma matriz de fotodetetores. Quando um fóton gama interage com o cintilador é emitida luz em todas as direções. A quantidade de luz detetada por cada fotodetetor, e conseqüentemente o sinal por ele gerado, está inversamente relacionada com a sua distância ao ponto de cintilação. Este facto permite utilizar a distribuição dos sinais de todos os fotodetetores para determinar a posição do evento. Algumas das técnicas utilizadas para o fazer serão abordadas nas secções seguintes.

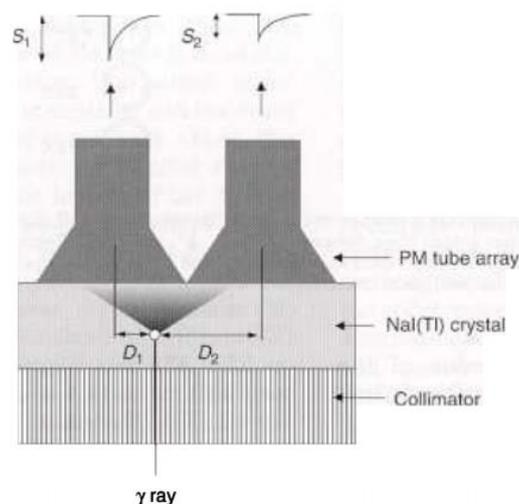


Figura 2-18 - Distribuição do sinal pelos fotodetetores [13].

Têm vindo a ser desenvolvidas câmaras de cintilação que utilizam uma matriz de cristais cintiladores de pequenas dimensões separados por superfícies refletoras em vez de um cristal monolítico de grandes dimensões. A matriz de cristais está acoplada a um fotodetetor sensível à posição. Quando um fóton gama interage com um dos cristais a matriz os fótons de cintilação produzidos

propagam-se ao longo desse cristal por reflexões múltiplas nas paredes refletoras até atingirem o fotodetector. Os cristais individuais têm, por isso, a função de focar toda a luz produzida num ponto do fotodetector [1]. Esta técnica permite assim obter uma maior resolução espacial mas tem um custo muito superior.

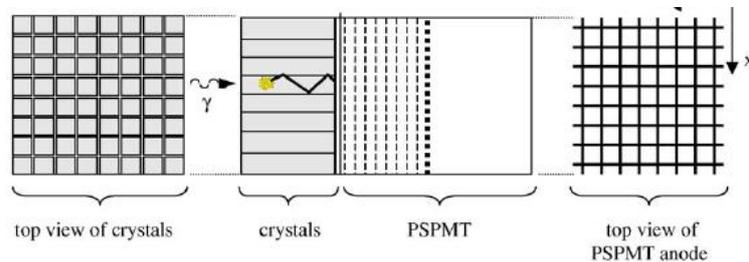


Figura 2-19 - Matriz de cristais acoplados a um fotomultiplicador sensível a posição [1].

Há quatro tipos de eventos que podem ser detetados pela câmara de cintilação, dos quais apenas um tipo contém informação válida [13]. Na Figura 2-20 estão representados estes quatro tipos de eventos.

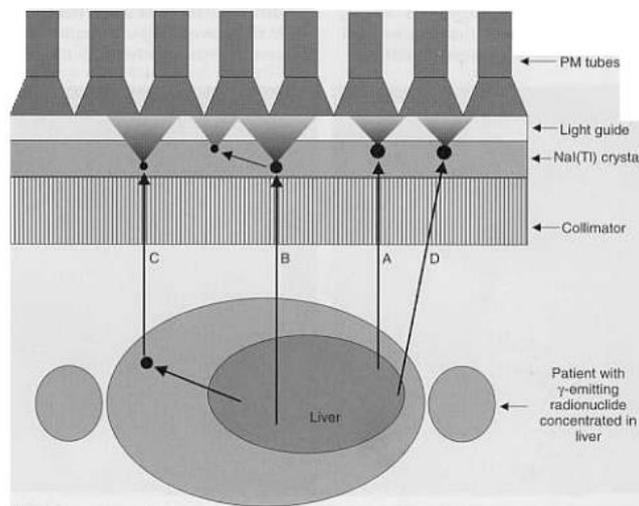


Figura 2-20-Tipos de eventos detetados por uma câmara de cintilação [13].

O evento A representa um evento válido em que o fóton gama é emitido na direção dos buracos do colimador e interage com o cintilador por efeito fotoelétrico depositando num ponto único toda a sua energia. Os eventos B, C e D representam eventos inválidos que contribuem para a construção da imagem com ruído e menor contraste. O fóton emitido no evento B tem uma direção paralela aos buracos do colimador mas interage com o cintilador por efeito de Compton depositando apenas parte da sua energia. O fóton desviado na primeira interação pode interagir novamente depositando energia e provocando cintilação num ponto sem qualquer significado para a imagem. No caso do evento C, o fóton gama incidente no detetector na direção dos buracos do colimador é produto de um desvio por efeito de Compton do fóton originalmente emitido pelo isótopo radioativo num dos eletrões do corpo do paciente. Desta forma o ponto de cintilação detetado não corresponde à projeção do ponto onde se encontra a fonte gama, mas sim do ponto em que ocorreu o espalhamento por efeito de Compton, mais uma vez um ponto sem qualquer significado para a imagem. Por último, o evento D, corresponde à deteção de um fóton que embora não tenha sido emitido na direção perpendicular ao colimador o conseguiu atravessar.

Os eventos do tipo C e B (apenas no caso em que o fóton escapa do cintilador antes de depositar toda a sua energia) depositam no cintilador uma energia inferior à energia do fóton emitido pela fonte (uma vez que esta energia é depositada de forma faseada em vários locais) [13]. Desta forma, uma boa

resolução de energia é fundamental para os filtrar e assim reduzir o ruído e aumentar o contraste e definição da imagem é necessário ter uma boa resolução de energia.

A função de resposta à luz (*light response function* em inglês – *LRF*) de um fotodetector representa a dependência entre a resposta do fotodetector e a distância e direção da posição do evento ao centro do volume sensível deste. Normalmente a *LRF* é calculada diretamente através da utilização de uma fonte radioativa colimada móvel ou calculada a partir da geometria do detetor, seja analiticamente ou com recurso a simulações computacionais [31]. Esta função de resposta característica, $F(r, \theta)$ é normalizada a eventos de energia unitária. Para determinado evento com energia E , o sinal de resposta do fotodetector será $V = E \cdot F(r, \theta)$. Para simplificação, é geralmente considerado que o fotodetetores apresentam simetria radial e por isso a sua *LRF* apenas depende de r , como representado na Figura 2-21.

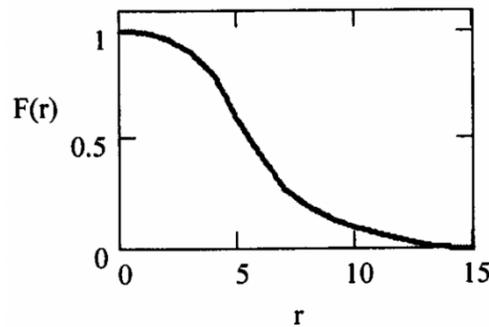


Figura 2-21- Função de resposta à luz (*LRF*) normalizada [31].

2.3.1 Algoritmos de Reconstrução

Como já referido, a distribuição dos sinais gerados pelos fotodetetores como consequência de um evento de cintilação permite reconstruir a energia depositada na posição onde esse evento ocorreu. Assim, a reconstrução do evento é na verdade a estimação da energia e a posição do evento dado um conjunto de sinais de resposta dos fotodetetores.

Para um evento na posição r que origina N fótons, a probabilidade do fotodetector i detetar n_i fótons é aproximada suficientemente bem pela distribuição de *Poisson* (equação (2-7)), onde $\mu_i = NF_i(r, \theta)$ é a estimativa do número de fótons detetados pelo fotodetector i de N iniciais [10].

$$P_i(n_i) = \frac{\mu_i^{n_i} e^{-\mu_i}}{n_i!} \quad (2-7)$$

O método mais utilizado para a reconstrução de eventos é uma versão adaptado do algoritmo de centro de gravidade proposto por *Anger* em 1958 [4]. Este método, também conhecido pelo método do centro de gravidade ou centróide, determina a posição do evento calculando a média das coordenadas de cada fotodetector com pesos iguais á amplitude do sinal do respetivo fotodetector. A soma da amplitude de todos os fotodetetores é uma medida da energia evento. Desta forma as coordenadas (X, Y) e energia (E) do evento são obtidas pelas equações (2-8) a (2-10) em que x_i, y_i são as coordenadas do centro de cada fotodetector e U_i a amplitude do sinal detetado por cada fotomultiplicador.

$$X = \frac{\sum_{i=1}^N x_i U_i}{\sum_{i=1}^N U_i} \quad (2-8)$$

$$Y = \frac{\sum_{i=1}^N y_i U_i}{\sum_{i=1}^N U_i} \quad (2-9)$$

$$E = \sum_{i=1}^N U_i \quad (2-10)$$

A implementação deste algoritmo pode ser feita analogicamente utilizando cadeias resistivas ou num computador quando o sinal de cada fotodetector é digitalizado. Este algoritmo continua a ser utilizado pela sua simplicidade e robustez, mas embora permita obter bons resultados na zona central do detetor, a imagem fica distorcida próximo dos limites. Isto acontece uma vez que este algoritmo não tem em conta a profundidade do local onde ocorreu o evento e assume que a *LRFs* dos foto detores é linear. Especialmente para cintiladores espessos, interações na mesma localização bidimensional (x_i, y_i) mas a profundidades diferentes poderão originar centróides diferentes [32]. Estes efeitos podem ser minimizados se for utilizado um mapa de calibração ponto a ponto entre a posição real do evento e a posição reconstruída pelo método do centróide. Invertendo este mapa de calibração é possível estimar a posição do evento sem a distorção implícita do método do centróide. Outras das desvantagens deste algoritmo é o facto de não permitir distinguir eventos múltiplos e não fornecer qualquer indicação acerca da concordância entre a distribuição de luz medida e a esperada.

Em alternativa ao método de centróide descrito anteriormente, existem algoritmos de reconstrução estatística por máxima verosimilhança (em inglês *maximum likelihood – ML*) e abordagens adaptadas que permitem obter resultados muito robustos e a possibilidade de determinar eventos válidos. No entanto este tipo de algoritmos exigem grande poder de computação [32] e exigem que se tenha informação sobre as *LRFs* dos detetores, seja ela medida ou estimada, algo nem sempre fácil de conseguir. Esta técnica consiste em encontrar a combinação de parâmetros que maximiza a probabilidade de obter o resultado medido experimentalmente. Para um evento na posição \mathbf{r} que emita N fótons, se for conhecido o número de fótons detetados em cada fotodetector, n_i , pode-se determinar o logaritmo dessa probabilidade utilizando a equação (2-11) em C depende apenas de n_i [10].

$$\ln L(\mathbf{r}, N) = \sum_i (n_i \ln(NF(\mathbf{r}, \theta)) - NF(\mathbf{r}, \theta)) + C \quad (2-11)$$

Conhecendo as *LRFs* dos fotodetetores a maximização da função da equação (2-11) permite encontrar as melhores estimativas de r e N . Convenientemente, podemos obter uma função do logaritmo que depende apenas da distância, se substituirmos N na equação (2-11) pela sua estimativa para um determinado \mathbf{r} dada por $\hat{N}(\mathbf{r}) = \frac{\sum_i n_i}{\sum_i F_i(\mathbf{r}, \theta)}$ [10].

Se a amplitude do sinal U_i tiver uma distribuição normal pode-se utilizar uma versão menos rígida do método de máxima verosimilhança, o método dos mínimos quadrados (*WLS* em inglês) [10]. Neste caso os parâmetros são estimados através da minimização da função (2-12), em que $U_{ei} = \mu_i q_{si} = NF(\mathbf{r}, \theta) q_{si}$ é a amplitude do sinal esperada no fotodetector e ω_i é um fator de ponderação [10].

$$\chi^2 = \sum_i \omega_i (U_{ei} - U_i)^2 \quad (2-12)$$

Assim, da mesma forma que no algoritmo de *ML*, a estimativa de \hat{N} e \hat{r} podem ser separadas (reduzindo a dimensionalidade do problema e acelerando o processo de computação) encontrando o mínimo global da equação em (2-13).

$$\chi^2(\mathbf{r}, N) = \sum_i \omega_i(\mathbf{r}, N) (NF_i(\mathbf{r}, \theta) q_{si} - U_i)^2 \quad (2-13)$$

Sob o pressuposto de que a amplitude do sinal medida no fotodetector é exata e que a variação da amplitude esperada é devida apenas a flutuações estatísticas os dois algoritmos *ML* e *WLS* são equivalentes. No entanto, em situações reais a amplitude medida é diferente do valor real devido ao ruído eletrónico e a variação da amplitude esperada também é diferente da distribuição de *Poisson*.

Comparando os dois métodos, o dos mínimos quadrados é mais flexível ao lidar com este tipo de problemas. Além disso, o segundo método permite reduzir o fator de ponderação de fotodetetores para os quais não se conhece ou a informação sobre a função de resposta *RLF* é menor [10] [33].

2.4 Sistemas de aquisição de dados para câmaras de cintilação com SiPMs

Um sistema de aquisição de dados pode ser globalmente dividido em quatro grandes componentes, o sensor ou transdutor, o condicionador de sinal, o bloco de digitalização e o *software* de processamento, visualização e armazenamento de dados.

O transdutor converte em sinais elétricos as grandezas que se pretendem medir. No caso em estudo o transdutor é a câmara de cintilação, ou seja o conjunto do cintilador e dos fotodetores. Estes elementos têm a função de converter a informação de energia e posição de interação da radiação gama em sinais elétricos.

O condicionamento de sinal tem como função otimizar a relação sinal-ruído e tornar o sinal compatível com a entrada da unidade de digitalização. Neste processo é fundamental preservar a informação que se pretende medir. Nesse sentido, em aplicações em que se pretende medir mais do que uma característica do sinal pode ser necessário utilizar mais de uma via de condicionamento, cada uma otimizada para preservar um tipo de informação

Para realizar a leitura de sinais de fotodetores, em particular de *SiPMs*, são normalmente utilizadas duas vias de condicionamento. A via de condicionamento rápido utilizada para gerar um sinal de *trigger* que sinaliza a deteção de um evento, cujo principal requisito é ter uma resposta rápida de modo a que o sinal de *trigger* gerado tenha o mínimo atraso face à ocorrência do evento. A via de condicionamento lento otimiza a relação-sinal ruído para leitura da amplitude do sinal.

A digitalização dos sinais condicionados é fundamental para que as leituras possam ser transferidas para um sistema processamento digital. Os sinais digitalizados são enviados para o computador onde podem ser processados, analisados, visualizados ou registados. Para conciliar a taxa de aquisição, geralmente limitada pela taxa de digitalização, e a taxa de transferência e/ou processamento de dados no *software*, normalmente diferentes, há, em determinadas aplicações, a necessidade de utilizar um *buffer* de dados intermédio.

O *software* tem a função de controlar o sistema e processar e armazenar os dados recolhidos. É a interface entre o utilizador e o sistema, e deve permitindo-lhe alterar os parâmetros de configuração e operação do mesmo.

No caso particular das câmaras de cintilação o condicionamento, digitalização e processamento de sinais podem ter duas arquiteturas bastante distintas. Nos dispositivos mais antigos, a implementação do algoritmo de reconstrução de centro de gravidade é feita analogicamente recorrendo a uma rede resistiva de condicionamento. Este condicionamento gera apenas três sinais que contêm informação sobre as duas coordenadas e a energia do evento. Apenas os valores da amplitude destes três sinais são digitalizados e enviados para o sistema de visualização que se limita a contruir uma imagem com os eventos válidos [13]. As câmaras de cintilação mais recentes operam em modo digital, ou seja, é feita a digitalização da amplitude dos sinais de todos os fotodetores e todo o processamento e implementação de algoritmos de reconstrução é feita no computador [13]. Embora esta arquitetura exija um maior número de unidades digitalizadoras, permite obter melhor resolução espacial e de energia eliminando toda a distorção e ruído provocado pela implementação analógica do algoritmo do centro de gravidade e permitindo a utilização de algoritmos de reconstrução estatística que requerem um elevado poder de cálculo.

A arquitetura típica de um sistema de aquisição para câmaras de cintilação está representada na Figura 2-22.

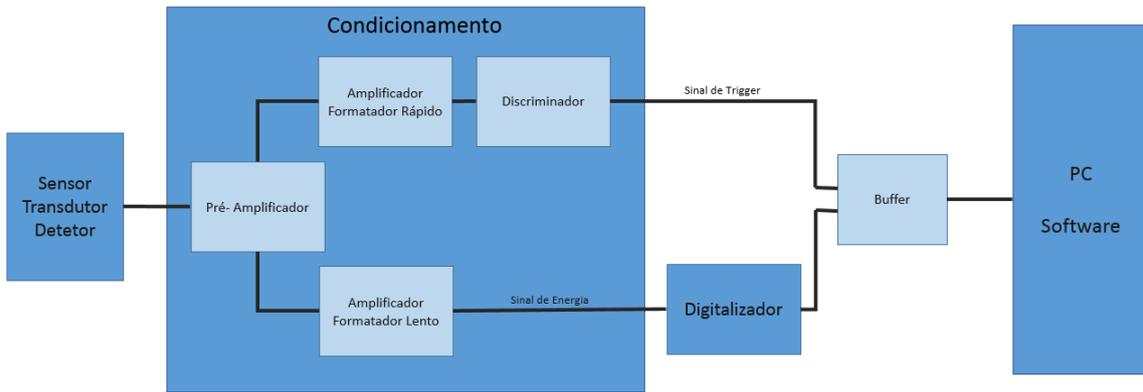


Figura 2-22 - Arquitetura de um sistema de aquisição para câmaras de cintilação.

De seguida será descrita a função e abordados alguns pormenores sobre cada bloco de uma cadeia típica de condicionamento de sinal de um detetor de radiação

- Pré-amplificador

O pré amplificador tem a função de amplificar os sinais fracos do detetor. Devem ser colocado o mais próximo possível do detetor de forma a que a relação sinal ruído possa ser aumentada antes da introdução no sistema de interferências. Este elemento tem também a função de fazer a adaptação de impedâncias entre o detetor e o restante sistema eletrónico de condicionamento [11]. Existem três tipos de pré-amplificadores classificados de acordo com o tipo de sinais a que são sensíveis: pré-amplificadores de tensão, de corrente e de carga. A saída do pré-amplificador é, tipicamente, um sinal de tensão. Os pré-amplificadores de carga são os que apresentam tipicamente menor ruído e têm melhor desempenho para sinais curtos, como é o caso dos sinais dos *SiPMs* [34].

- Amplificador e/ou formatador

O amplificador tem a função de introduzir ganho no sistema amplificando o sinal do pré-amplificador e de o formatar conferindo-lhe uma forma aquedada para o processamento posterior. Independentemente do ramo de condicionamento em que o amplificador estiver inserido, o amplificador deve preservar a informação de interesse.

No caso do ramo de formatação rápida é importante preservar a informação temporal e por isso o amplificador deve ter uma resposta bastante rápida. Nestes casos a formatação do sinal deve preservar o tempo de subida do sinal (tipicamente rápido) e por isso ter uma grande largura de banda.

No caso do ramo de condicionamento lento é fundamental manter a informação de energia do sinal, tipicamente medida pela amplitude do pulso, e como tal o amplificador deve ser linear mantendo uma relação de proporcionalidade entre a amplitude do pulso formatado e a amplitude do pulso proveniente do detetor. Nestes casos a formatação do sinal tem como objetivo limitar a duração do sinal para evitar sobreposições a taxas de contagem elevadas e otimizar a relação sinal ruído. Otimizar a relação sinal ruído implica limitar a largura de banda do sinal eliminando as frequências em que o ruído é mais forte. Esta limitação de largura de banda afeta a distribuição de frequências do sinal, alterando a sua forma.

A formatação do sinal é tipicamente feita utilizando duas técnicas, formatação por linha de atraso e diferenciação-integração *RC* [11].

A formatação *CRRC* é a técnica mais utilizada e consiste na passagem do sinal por um diferenciador *CR*, filtrando o ruído de baixa frequência, e um integrador *RC*, filtrando o ruído de alta frequência, otimizando assim a relação sinal ruído. Este tipo de formatador dá origem a

sinais unipolares. Na maioria dos casos a melhor relação sinal ruído é conseguida utilizando uma constante de derivação igual à constante de integração [11], denominada contante de formatação. Esta constante deve ter em atenção as características temporais do sinal do detetor e o espectro de ruído do sistema de forma a maximizar a relação entre a informação do sinal e ruído que é integrado.

Um circuito de formatação *CRRC* e o respetivo sinal de saída está representado na Figura 2-23.

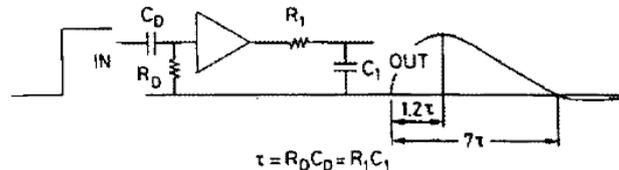


Figura 2-23 - Circuito de formatação *CRRC* [11].

Um dos problemas da formatação *CRRC* é o *undershoot* do sinal formatado. Este ocorre devido ao carácter finito das caudas dos sinais (não aconteceria caso esta cauda fosse uma exponencial infinita) e provoca um erro no sentido negativo na amplitude do sinal do evento seguinte. O acumular deste efeito provoca uma deriva da linha de base do sinal. Este problema pode ser corrigido através da técnica denominada *pole-zero cancellation* colocando uma resistência em paralelo com o condensador do estágio de diferenciação [11]. O efeito desta técnica pode ser observada na Figura 2-24.

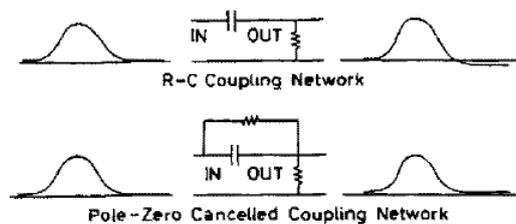


Figura 2-24 - *Pole-zero cancellation* [11].

A técnica de *pole-zero cancellation* pode não ser suficiente para eliminar o *undershoot* se existir um novo elemento diferenciador depois do circuito de *pole-zero cancellation*. Isto pode ocorrer, por exemplo quando o condensador de acoplamento de saída do amplificador forma um circuito *CR* com a impedância de entrada do estágio de condicionamento seguinte. Uma solução para baixas contagem pode passar por aumentar a capacidade de saída do amplificador fazendo com que a contante temporal deste último circuito *RC* seja muito grande comparada com a contante temporal do sinal. No caso de taxas de contagem elevadas a solução para eliminar o efeito negativo da deriva de linha de base provocado pelo *undershoot* pode ser a utilização de um circuito de restauro de linha de base que curto-circuita à terra o condensador de acoplamento de saída depois de detetado um sinal.

Outra forma de contornar este problema é utilizar um formador com dupla diferenciação do tipo *CR-RC-CR* [12]. A adição de mais um elemento de diferenciação faz com que o pulso formatado seja bipolar com a área positiva aproximadamente igual à área negativa. Ao passar pelo condensador de acoplamento um pulso com estas características não deixam nenhuma carga residual evitando assim a deriva de linha de base. Desta forma a utilização de pulsos bipolares oferece melhor resolução com eventos de alta frequência mas os pulsos unipolares garantem uma melhor relação sinal ruído para eventos de baixa frequência [11].

Uma outra técnica de formatação utilizada em amplificadores rápidos é a formatação por linha de atraso. A reflexão do sinal numa linha de atraso de comprimento bem definido colocada em paralelo com a saída provoca a interferência destrutiva da cauda do pulso permite reduzir a sua largura não alterando o seu tempo de subida (importante para condicionamento

rápido). A relação sinal ruído dos sinais formados por este método é bastante inferior à conseguida pela formatação *RC* e por isso é principalmente utilizada para prevenir a sobreposição de sinais.

- Discriminador

O discriminador é um dispositivo que responde com um sinal lógico a sinais de entrada com amplitude superior a um nível de discriminação definido. Estes dispositivos são utilizados para gerar sinais de *trigger* digitais que assinalam a deteção de um evento. Estes sinais mantêm a informação temporal do evento mas não contêm qualquer informação acerca da energia ou amplitude do sinal proveniente do detetor. Os discriminadores são geralmente utilizados no ramo de formatação rápida do sinal para que o sinal de *trigger* tenha o mínimo atraso face ao evento.

- Digitalização

O módulo de digitalização tem a função de converter num valor digital a característica do sinal que quantifica a energia do evento detetado, tipicamente o valor analógico da amplitude do sinal formatado.

Para digitalizar o valor máximo do sinal formatado é necessário manter o valor analógico constante durante o período de tempo que o conversor analógico-digital (*ADC*) necessita para fazer a conversão. Para isso o valor de pico tem de ser armazenado numa memória analógica, tipicamente um condensador de baixa capacidade. Para realizar esta função são normalmente utilizadas unidades *track and hold* ou unidades seguidoras de pico. A primeira unidade permite guardar numa memória analógica o valor do sinal de entrada quando há uma transição no sinal de controlo. A segunda guarda automaticamente o valor máximo do sinal de entrada até ser reiniciada.

A digitalização do sinal é feita por um conversor analógico-digital ou *ADC*. Estes dispositivos convertem um valor de tensão analógico num valor digital. Existem vários tipos de *ADC* que são classificados de acordo com a técnica utilizada para fazer a conversão. Dois destes tipos de *ADCs* são os *ADCs* de rampa ou *ADCs Wilkinson*, os *ADCs* de aproximações sucessivas e os *ADCs flash* ou *ADCs* paralelos. Nos *ADC* de rampa o sinal de entrada é utilizado para carregar um condensador. De seguida é medido o tempo que o condensador leva a ser descarregado a uma taxa constante. Num *ADC* de aproximações sucessivas, tal como o nome indica a tensão de entrada é sucessivamente comparada com valores de referência até ser encontrado o valor de referência que mais se aproxima. O *ADC* paralelo faz a comparação do valor de entrada com todos as tensões de referência em simultâneo tendo assim um tempo de conversão bastante rápido. Os *ADCs Wilkinson* são tipicamente os mais lentos mas os mais lineares, sendo por isso os mais indicados para aplicações de espectroscopia [11].

Quando é necessário implementar módulos de condicionamento e digitalização em sistemas com muitos canais torna-se difícil utilizar componentes ou elementos discretos como por exemplo módulos NIM para realizar todas as funções acima descritas. Para contornar esta dificuldade são desenvolvidos *ASICs* (*Application Specific Integrated Circuit*), ou seja, circuitos integrados desenvolvidos especificamente para uma aplicação, que neste caso, permitem fazer a interface analógica e todo o condicionamento e, em alguns casos também digitalização, dos sinais de múltiplos detetores num único *chip*.

Para fazer o controlo do *ASIC* e a interface entre ele e computador é normalmente utilizada um *Field Programmable Gate Array* (*FPGA*). Os *FPGAs* são dispositivos amplamente utilizados em processamento digital que permitem ao utilizador fazer a programação de portas lógicas organizando-as de forma a realizar as operações pretendidas. Estes dispositivos permitem ao utilizador implementar funções de *hardware* apenas programando o seu *firmware*. A grande vantagem dos *FPGAs* é a fiabilidade e velocidade do *hardware* com a facilidade e versatilidade de adaptação do *software*.

2.4.1 Requisitos

Um sistema de aquisição deve ter em atenção alguns aspetos fundamentais. Entre eles estão os seguintes:

- Taxa de aquisição
- Gama dinâmica
- Resolução de energia
- Resolução temporal
- Ruído
- Eficiência de deteção
- Consumo elétrico
- Custo

Para cada aplicação é fundamental estabelecer-se quais as mais importantes de forma a encontrar um compromisso entre elas que vá de encontro aos requisitos específicos da aplicação.

Neste sentido foram definidos os requisitos do sistema de aquisição a desenvolver neste projeto.

Foi necessário desenvolver um sistema que pudesse ser utilizado com uma matriz de *SiPMs* a utilizar no protótipo de mini-câmara gama mas que também fosse compatível com os *PMTs* da câmara gama comercial que se pretende estudar no futuro. Esta opção teve como objetivo reduzir o custo do sistema, o tempo de análise, implementação e desenvolvimento.

Para que o sistema apenas seja utilizado e analisado na sua aplicação com uma matriz de fotomultiplicadores de silício os requisitos determinados à partida tiveram em conta as duas aplicações. Estes requisitos estão indicados na

Tabela 2-3.

Tabela 2-3- Requisitos do sistema de aquisição desenvolvido

Parâmetro	Mini-câmara gama de SiPM	Câmara gama comercial de PMTs
Número de Canais	16 canais numa primeira fase e 64 numa fase posterior	37 canais numa primeira fase e 96 numa fase posterior
Polaridade de entrada	Negativa (para sinais do ânodo dos <i>PMT</i> da câmara gama e sinais dos <i>SiPMs</i> utilizados)	Negativa (para sinais do ânodo dos <i>PMT</i> da câmara gama e sinais dos <i>SiPMs</i> utilizados)
Tempo de formatação	Deve estar ajustado ao tempo de decaimento do cintilador utilizado LYSO – 40 ns	Nal – 250 ns
Gama dinâmica	1 a 200 fotoelétrões	
Taxa de aquisição	Mínimo 100 Hz e ótimo 1 kHz	
Outras características importantes	Leitura digital e interface com o computador Modo de trigger (preferencialmente <i>auto-trigger</i>) Disponibilidade, tempo de desenvolvimento e suporte	

2.4.2 Soluções disponíveis

No sentido de satisfazer os requisitos apresentados anteriormente foram analisadas algumas das soluções existentes no mercado. Para atingir o objetivo de rápido desenvolvimento, baixo custo e alto nível de integração, direcionou-se a análise para soluções baseadas em *ASICs*.

Capítulo 2

Existem vários *ASICs* desenvolvidos especificamente para fazer a interface analógica, leitura e aquisição de sinais de fotomultiplicadores de silício. Nesta secção é feita uma revisão de algumas das soluções disponíveis de momento, direcionando a atenção para aquelas que possibilitam aquisição multicanal e desta forma podem ser utilizados como elementos de um sistema de aquisição de uma câmara de cintilação.

Nas Tabela 2-4 e Tabela 2-5 estão resumidas as características de 9 *ASICs* dedicados à leitura de *SiPM* desenvolvidos para aplicações na área da física das altas energias e física médica.

Tabela 2-4- ASICs disponíveis no mercado (1)

ASIC	Fabricante	Aplicação	Medições	Canais	Entrada	Pré-amplificador	Gama dinâmica	Medição de carga	Discriminação	Tempo	Saída	Ref.
FLC-SiPM	IN2P3/LAL, Orsay	ILC HCAL	Carga	18	Entrada de Corrente; Entrada polarizada com tensão ajustável individualmente (DAC 8 bits, 5V)	Ganho variável (4bits, 0,7 a 10V/pC)		Shaper CRRC2 variável (12 a 180ns)	-	-	Analógica multiplexada (Track and Hold)	[35]
MAROC	IN2P3/LAL, Orsay	ATLAS Lumi	Carga, trigger	64	Entrada de Corrente; Polaridade Negativa	Ganho Variável (8bits)	30 pC	Shaper CRRC variável (30 a 210ns)	<i>Shaper</i> rápido; nível de discriminação ajustável com DAQ de 10 bit; 100% de eficiência para pulsos de 15fC	-	Analógica multiplexada (Track and Hold); Digital 12bits (carga); 64 saídas de trigger	[36] [37] [38]
SPIROC	IN2P3/LAL, Orsay	ILC HCAL	Carga, trigger e tempo	36	Entrada de Corrente; Polaridade Positiva; Entrada polarizada com tensão ajustável individualmente (DAC 8 bits, 0,5-4,5V)	2 pré-amplificadores (alto ganho e baixo ganho)	250pC	Shaper CRRC2 variável (25 a 175ns)	Shaper rápido (15ns); nível de discriminação ajustável com DAQ de 10 bit; Faz auto-trigger da aquisição de carga	Rampa TDC 300 ns/5μ	Analógica Multiplexada; Digital (Carga e tempo)	[39] [40] [41] [42]
NINO	CERN	ALICE ToF	Carga e trigger	8	Entrada diferencial		250pC	Largura do pulso de saída proporcional à carga do sinal	Nível de discriminação ajustável entre 10 e 100 fC	-	Analógica	[43] [44] [45] [46] [47] [48]
PETA	University of Heidelberg	PET	Carga, trigger e tempo	40	Entrada diferencial	Ganho em tensão de aproximadamente 20		Integrador com correção de offset	Nível de discriminação ajustável.	Clock e contador (16 bits);	1 Saída de trigger 1 Saída digital de carga e tempo	[49] [50] [51] [52]

Capítulo 2

Tabela 2-5 - ASICs disponíveis no mercado (2)

ASIC	Fabricante	Aplicação	Medições	Canais	Entrada	Pré-amplificador	Gama dinâmica	Medição de carga	Discriminação	Tempo	Saída	Ref.
BASIC	Politecnico di Bari, Università di Pisa	PET	Carga e trigger	32	Entrada de corrente		70 pC	Integrador com ganho variável (Tensão proporcional à carga na entrada)			1 Saída de trigger	[53]
												[54]
												[55]
												[56]
												[57]
[58]												
SPIDER	University of Siena, University of Pisa e INFN	SPIDER RICH	Carga, trigger e tempo	64	Entrada de Corrente; Entrada polarizada com tensão ajustável individualmente		12 pC	Shaper lento (100-200ns)	Shaper rápido (50ns)	Contador com resolução de 40 ps	1 Saída de trigger	[59]
											1 Saída analógica de tempo	[60]
PETIROC	Weeroc	ToF	Carga, trigger e tempo	16	Entrada de tensão; Polaridade positiva; Entrada polarizada com tensão ajustável individualmente		600pC	Shaper de ganho variavel		13ps de resolução para fotoeletrões únicos e 7ps para 3 fotoeletrões	16 Saídas de trigger	[61]
											16 Saídas analógicas	[62]
CITIROC	Weeroc	Single Photon detection	Carga e trigger	32	Entrada de tensão; Polaridade positiva; Entrada polarizada com tensão ajustável individualmente		400pC	Shaper de ganho variavel	Discriminação de 1/3 de pe; nível de discriminação ajustável	-	32 Saídas de trigger	[62]
											32 Saídas analógicas	[63]
											1 Saída analógica multiplexada	

Os ASICs podem ser categorizados segundo o tipo de medição que permitem efetuar. Todos os dispositivos revistos permitem fazer a medição dos sinais da entrada e detetar eventos gerando sinais de trigger. Alguns deles permitem ainda caracterizar os eventos temporalmente, algo importante para alguns tipos de aplicação como por exemplo o PET com medição de tempo de voo. No caso deste projeto este não é um requisito.

Alguns dos ASICs revistos têm a característica de poderem variar a tensão de polarização em cada uma das suas entradas. Isto permite fazer ajustes na tensão de polarização de cada SiPM a ele ligado, corrigindo assim não uniformidades de ganho entre os SiPMs ligados ao sistema. Nestes ASICs um DAC soma uma tensão DC no ânodo dos fotodíodos constituintes do SiPM.

A maioria dos sistemas analisados utiliza pré-amplificadores de carga, alguns precedidos por um condensador de acoplamento o que os torna dispositivos sensíveis a tensão. Alguns dos pré-amplificadores utilizados têm ganho variável ajustável pelo utilizador. Para além de ser uma outra forma de compensar a não uniformidade de ganhos dos SiPM dá a possibilidade de ajustar o ganho de toda a cadeia de amplificação permitindo assim ajustar a gama dinâmica do sistema permitindo que o sistema seja utilizado com uma vasta gama de fotodetetores.

Todos os ASICs são caracterizados por possuírem duas vias de formatação para cada sinal, uma rápida e uma lenta, após o estágio de pré-amplificação.

O sinal formatado por *shaper* rápido é discriminado para gerar sinais de *trigger* que sinalizam a deteção de um evento. Em alguns dos ASICs o nível de discriminação pode ser ajustado de forma a que possa ser escolhido o número mínimo de fotoelétrões detetados a considerar como evento. É possível fazer a discriminação de fotoelétrões únicos em alguns dos dispositivos. O ASIC pode disponibilizar um sinal de *trigger* por canal, permitindo assim detetar em qual dos canais aconteceu um evento ou apenas uma saída disjuntiva que permite detetar a ocorrência de um evento mas não o canal em que ocorreu.

Para realizar a medição de carga o sinal é formatado por um *shaper* lento com constantes de integração tipicamente entre os 20 e 200 ns. À exceção do NINO, é gerado um sinal cuja amplitude é proporcional à carga do sinal de entrada. Para fazer a medição da amplitude do sinal formatado são utilizadas memórias analógicas (unidades *Track and Hold*) ou seguidores de pico. No primeiro caso a sincronização do instante em que deve ser guardada na memória analógica o valor do sinal formatado pode ser feita internamente através do sinal de *trigger* e uma unidade de atraso variável, ou através de um sinal externo. No caso do NINO a carga do sinal de entrada é proporcional à largura do sinal de saída.

Uma característica que distingue os diferentes ASICs é a inclusão de um ADC e disponibilização dos valores medidos em formato digital ou a existência apenas de saídas analógicas, por canal ou multiplexada, do sinal formatado ou memórias analógicas. A disponibilização dos sinais em formato digital é obviamente uma vantagem e simplifica em larga escala o processo de leitura dos dados adquiridos.

Os dois últimos ASICs apresentados, o *Petiroc* e *Citiroc*, são produtos muito recentes que estão neste momento a ser apresentados (Setembro de 2013) e por isso a informação disponível sobre eles é ainda limitada. Ainda assim considerou-se importante referi-los por serem os dispositivos mais atuais nesta área. São dois ASICs desenvolvidos e comercializados pela empresa *Weeroc*.

O *Petiroc* está otimizado para a leitura de 16 canais em aplicações de medição de tempo de voo, em particular PET. Combina uma unidade de *trigger* muito rápida e pouco *jitter* com um módulo de medição de carga com grande precisão. Combina um amplificador com acoplamento DC, filtragem rápida e um discriminador com baixo *jitter* para medição temporal com resolução de 7 ps para sinais de 3 fotoelétrões e 13 ps para fotoelétrões únicos. A medição de carga é feita utilizando um *shaper* de ganho variável.

O *Citiroc* é um ASIC desenvolvido para fazer a leitura de 32 SiPM sem medição de tempo de voo. Este ASIC discrimina eventos com carga correspondente a 1/3 de fotoelétrão, disponibilizando 32 sinais

de *trigger* individuais, e ainda faz a medição de carga com um bom nível de rejeição de ruído. É utilizado um pré-amplificador de acoplamento AC e baixo ruído com ganho variável. Para discriminar eventos e gerar sinais de *trigger*, o CITIROC tem um *shaper* rápido e dois discriminadores por canal com ajuste individual, por canal, do nível de discriminação. Isto permite por exemplo utilizar um discriminador com um nível de discriminação bastante baixo para detetar os primeiros fotoelétrões e o segundo discriminador com um nível superior para validar o evento. Esta técnica de duplo *trigger* permite rejeitar uma quantidade significativa de eventos resultantes de ruído escuro.

Ambos os chips permitem o ajuste individual da tensão de polarização dos SiPM e apresentam uma linearidade de 1% na medição de carga de sinais até 600 pC.

2.4.3 Motivação para o desenvolvimento

Todas as soluções encontradas e disponíveis comercialmente são *ASICs* que permitem fazer a interface analógica, amplificação, formatação e em alguns casos digitalização de sinais de uma matriz de *SiPMs* mas que não podem ser entendidos como sistema de aquisição de dados, no seu sentido mais lato.

Estes dispositivos desempenham as funções de mais baixo nível de um sistema de aquisição. É por isso necessário incorporá-los num sistema que inclua as funções de controlo da aquisição, registo, análise e armazenamento de dados e que permita uma fácil interação por parte do utilizador. Nesse sentido, tendo como ponto de partida um *ASIC*, era necessário desenvolver um sistema de aquisição completo, portátil, versátil de fácil instalação e utilização em diferentes ambientes. Um sistema que englobasse todas as componentes de *hardware* e *software* necessário à utilização de todas as suas funcionalidades de forma *plug and play* requerendo o mínimo de componentes externos.

Capítulo 3

Caracterização do ASIC MAROC3

3 Caracterização do ASIC MAROC3

Nesta secção é feita a descrição do ASIC utilizado como unidade de interface analógica, condicionamento e digitalização de sinal do sistema de aquisição desenvolvido. O *hardware* do sistema desenvolvido é baseado no *ASIC MAROC3* e na sua placa de testes, ambos desenvolvidos pela Omega³. O *MAROC3* foi escolhido para este sistema de aquisição por ser um *ASIC* que incorpora num único chip as funcionalidades de interface analógica, pré-amplificação, formatação, discriminação e digitalização do sinal para os 64 canais com uma versatilidade e custo bastante vantajoso. O facto de ter 64 canais de entrada com polaridade negativa e poder ser utilizado para adquirir sinais de *PMTs* e *SiPMTs* foram alguns dos fatores que influenciaram a escolha. O facto de permitir variar o tempo de formatação entre 30 e 210 ns garante que é possível integrar a totalidade do sinal resultante da cintilação num cristal *LYSO* e uma grande percentagem sinal resultante da cintilação num cristal de NaI. A inclusão de um *ADC* no próprio *ASIC* foi também uma vantagem clara sobre alguns outros dispositivos pois permite que a leitura dos dados seja feita de uma forma muito mais simples, em formato digital.

É apresentada, ao longo do capítulo, uma compilação entre informações recolhidas na documentação e folhas de especificações do *MAROC3*, com as conclusões de um esforço continuado de análise e estudo experimental. Este processo foi fundamental para conhecer e compreender por completo a sua arquitetura e modo de funcionamento, algo absolutamente necessário para desenvolver os restantes elementos do sistema de aquisição

O *MAROC3* é a terceira versão de um *ASIC* desenvolvido pela *OMEGA* especialmente para fazer a leitura de sinais de fotomultiplicadores da experiência *ATLAS* no *LHC*. O seu nome, *MAROC*, é um acrónimo de “*Multi Anode ReadOut Chip*”.

O *MAROC3* permite discriminar sinais de *PMTs* de 64 canais distintos, gerar sinais de *trigger* correspondentes a cada uma das entradas individualmente e ainda fazer a leitura analógica, através de uma saída multiplexada, ou digital, utilizando um *ADC* interno, da carga de cada um dos 64 sinais.

Para responder aos requisitos das experiências *ATLAS*, o *MAROC3* tem uma eficiência de *trigger* de 100% para sinais maiores que 50 fC (que corresponde a cerca de 1/3 de fotoelétrão no caso de um *PMT* a funcionar com um ganho de 10^6), ruído inferior a 2 fC, *crosstalk* entre canais consecutivos inferior a 1% e linearidade de 2% na medição da carga até 4500 fC. No caso de o sinal ser atenuado no pré-amplificador de ganho variável o *MAROC3* garante linearidade de 4% na medição de carga até um sinal de entrada de 30 pC [37].

Este *ASIC* foi desenvolvido para ler sinais diretamente do ânodo dos fotomultiplicadores e por isso sinais de polaridade negativa. Desta forma só pode ser utilizado para medir sinais de carga de *SiPMTs* a funcionar em polaridade negativa.

A arquitetura do *MAROC3* está, globalmente, dividida em três módulos, um de entrada de pré-amplificação, e dois módulos paralelos de formatação e condicionamento do sinal, módulo de leitura de carga e módulo de *trigger*. A arquitetura e diagrama funcional do *MAROC3* pode ser observada na Figura 3-1.

³ A Omega é um centro de desenvolvimento de microeletrónica para física (física nuclear, física de partículas e astrofísica) e imagiologia médica do CNRS-IN2P3 (Instituto Nacional de física nuclear e física de partículas) em Paris.

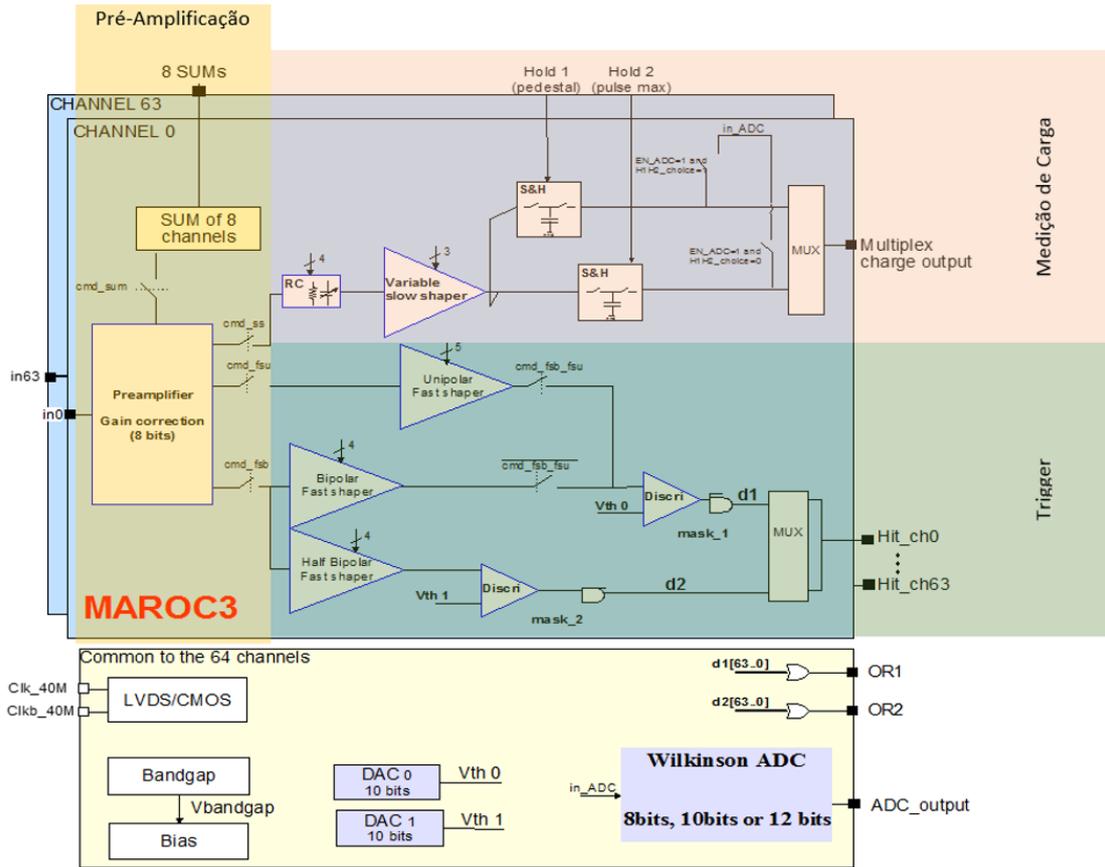


Figura 3-1 - Arquitetura e diagrama funcional do MAROC3.

O estágio de entrada e pré-amplificação do MAROC é composto por 64 pré-amplificadores (“Super Common Base”) de baixa impedância (50 – 100Ω), baixo *offset* e baixa corrente de polarização (5μA) para minimizar o *cross-talk*. O ganho dos 64 pré-amplificadores é ajustável individualmente até um fator de 4 com uma precisão de 8 bits permitindo assim fazer a compensação da não uniformidade de ganhos dos detetores e ajustar a gama dinâmica. O módulo de entrada permite também somar analogicamente sinais pré-amplificados de todos ou alguns canais de cada grupo de 8 canais consecutivos, disponibilizando o sinal resultante em 8 saídas analógicas [64].

Os 64 sinais de saída do estágio de pré-amplificação são depois injetados nos dois módulos seguintes de formatação.

O módulo de *trigger* é um módulo de formatação rápida e discriminação de sinal constituído por 3 *shapers* rápidos com constantes temporais ajustáveis e dois discriminadores cujos níveis de discriminação podem ser ajustado através de dois DACs de 10 bits (comum a todos os canais).

Este módulo tem como saída 64 canais de *trigger* correspondentes a cada uma das entradas. O discriminador utilizado para gerar estes 64 sinais de *trigger* pode ser escolhido. Para além destes sinais existem também duas saídas disjuntivas (“OR”) dos 64 sinais de cada um dos discriminadores

Para fazer a leitura de carga dos 64 sinais de entrada, as saídas dos pré-amplificadores são ligadas ao módulo de formatação lenta. Este módulo é constituído por 64 *shapers* lentos do tipo CRRC com tempo de formatação ajustável entre 30 e 210 ns. Estes *shapers* produzem um sinal com amplitude proporcional à carga dos sinais na entrada permitindo medir sinais de carga até 30pC [38]. Os sinais formatados são injetados num bloco com duas unidades “Track and Hold”. Ajustando os sinais de controlo destes blocos, sinais “Hold” gerados externamente, é possível guardar numa memória analógica os valores do pico e do pedestal do sinal, em cada uma das unidades. As tensões são armazenadas em

condensadores de 2pF e podem ser medidas através de uma saída analógica multiplexada das duas saídas das unidades “Track and Hold” de cada um dos 64 canais. Esta saída multiplexada permite medidas analógicas a todos estes 128 sinais (64 canais x 2 unidades “Track and Hold”) podem também ser digitalizados por um ADC Wilkinson de 12 bits integrado no MAROC.

O MAROC tem um consumo energético de apenas 220mW, ou seja, cerca de 3,5mW por canal e é alimentado por uma tensão de 3,5 V. Algumas unidades são alimentadas de forma pulsada para reduzir o consumo de energia [64].

Todo a configuração do ASIC é feita através de 829 parâmetros carregados em série no “Slow Control register” através de um dos portos.

Existe ainda um registo de leitura (“Read Register”) que controla as duas saídas analógicas do MAROC. Este permite escolher qual o canal de saída, qual o sinal de carga (entre as duas unidades “Track and Hold”) ligado à saída analógica lenta e qual o sinal rápido (entre os sinais dos 3 fast shapers) é ligado à saída analógica rápida [64].

Na Tabela 3-1 estão resumidas as principais características do ASIC MAROC3.

Tabela 3-1 - Principais características do MAROC3 (adaptado de [64])

Tecnologia de fabrico	AMS SiGe 0,35µm	
Área do Chip	16mm ² (4mm * 3,9mm)	
Package	CQFP240	
Consumo elétrico	220mW (3,5mW/canal)	
Tensão de alimentação	3,5 V	
Entradas	Nº de canais	64
	Polaridade de entrada	Negativa
	Gama dinâmica	2fC a 30pC
Saídas	Trigger	64 triggers ($V_{hi} = 1,5V$ e $V_l = 0,7$)
	Carga	1 Analógica Multiplexada 1 Digital 12 bits
Pré-amplificador	Ganho variável	8 bits (0 a 4x)
Slow Shaper	Ganho	55 mV/pC (ganho=64;shapping=150ns)
	Ruído	0,58 mV

3.1.1 Módulo de pré amplificação

O estágio de pré-amplificação do MAROC3 é composto por um pré-amplificador do tipo “Super Common Base” seguido de espelhos de corrente ajustáveis que permitem variar o ganho de cada canal. No final do estágio existem espelhos de corrente NMOS e interruptores digitais que permitem injetar ou não o sinal pré-amplificado na unidade de soma ou nos módulos de formatação.

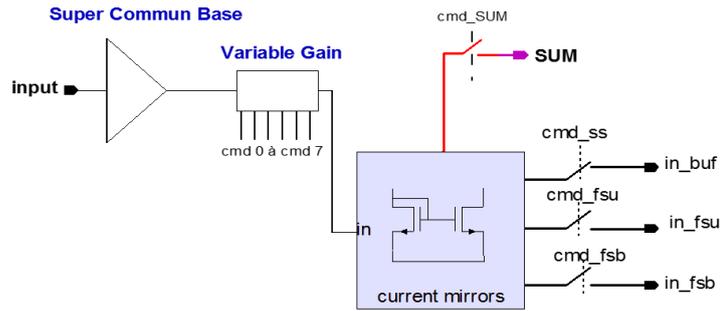


Figura 3-2 - Módulo de pré-amplificação do MAROC3 [64]

O pré-amplificador utilizado no MAROC3 é um *Super Common Base* (Figura 3-3) que permite ter uma baixa impedância de entrada (50 – 100Ω), um baixo offset e uma baixa corrente de polarização (5μA) de forma a minimizar *cross-talk*.

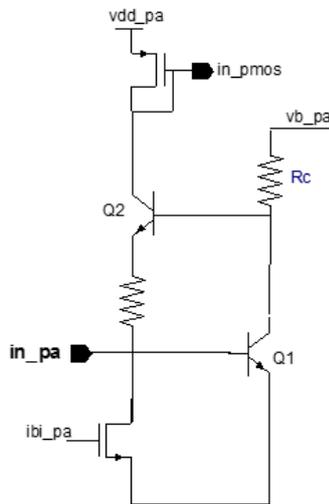


Figura 3-3 - Amplificador "Super Common Base" [64]

A corrente de saída do pré-amplificador é copiada por 8 espelhos de corrente de dimensão variável, ajustada por 8 parâmetros do registo de controlo (Figura 3-4). Os 8 bits de controlo ativam cada um dos espelhos de corrente e permitem ajustar o ganho em corrente numa gama linear de 0 a 255 com precisão de 1%. Esta variação corresponde a uma variação do ganho em corrente entre 0 e 3,984 ($=1/64 + 1/32 \dots + 1/2 + 1 + 2$), sendo o valor de 64 no registo de controlo corresponde a um ganho unitário e 0 a uma inibição do sinal.

A possibilidade de poder variar o ganho de pré-amplificação de cada sinal é muito importante pois permite facilmente ajustar a gama dinâmica e corrigir não uniformidades entre os vários fotodetetores utilizados.

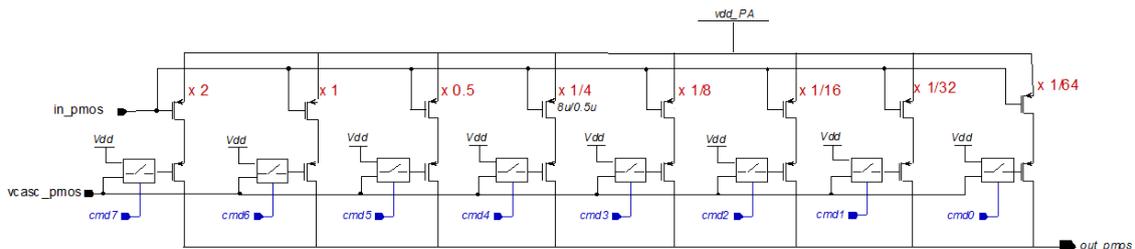


Figura 3-4 - Espelho de corrente de dimensão variável [64]

O MAROC3 tem ainda a possibilidade de fazer a soma analógica dos sinais pré-amplificados em grupos de oito canais consecutivos. Em cada grupo de 8 canais consecutivos (0-7,8-15,...) é possível escolher quais os canais a serem somados. Esta unidade de soma tem 8 saídas analógicas correspondentes a cada conjunto de 8 canais consecutivos.

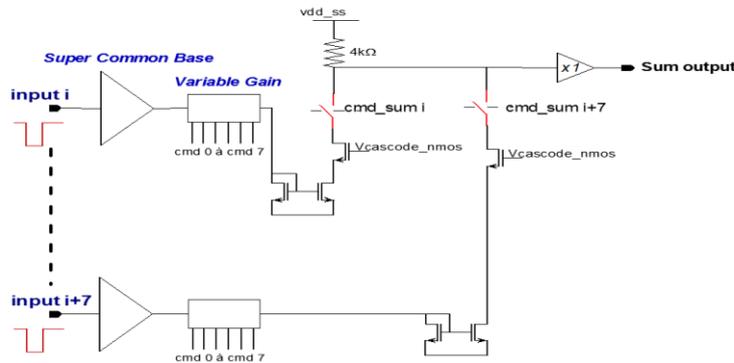


Figura 3-5 - Unidade de soma de sinais [64]

Este módulo disponibiliza ainda uma entrada de teste (*Ctest*) cujo sinal pode ser injetado nos canais de entrada escolhidos pelo utilizador no registo de controlo. O sinal é acoplado a cada um dos canais através de um condensador de 2 pF [65]. Verificou-se experimentalmente que existe um condensador de acoplamento para cada um dos canais de entrada.

3.1.2 Módulo de trigger

O MAROC3 é capaz de gerar sinais de *trigger* a partir de cada um dos 64 sinais de entrada. Para isso utiliza três circuitos de formatação rápida de sinais, os *Fast Shapers* e dois discriminadores com níveis de discriminação independentes, ajustáveis por dois DACs. Os *shapers* e os discriminadores estão repetidos em todos os canais mas os DACs são partilhados entre todos, o que significa que os níveis de discriminação utilizados são iguais para todos os canais.

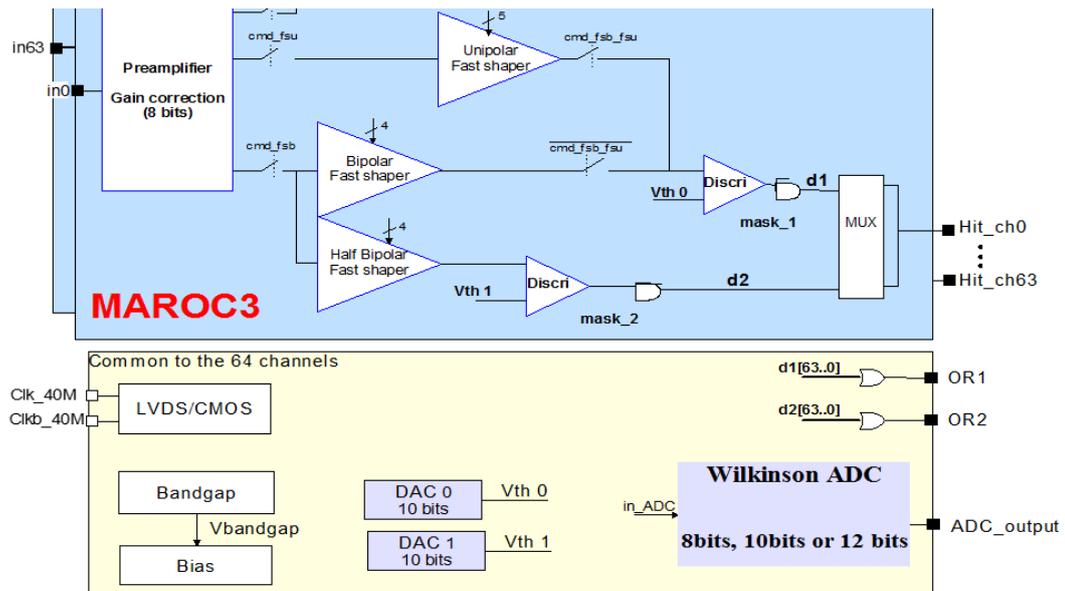


Figura 3-6 - Módulo de trigger do MAROC3 (adaptado de [64])

Os três *fast shapers* disponíveis são do tipo *CRRC* e em qualquer um deles é possível ajustar a capacidade e resistência da malha de realimentação alterando parâmetros do registo de controlo. O tempo de integração pode ser ajustado entre 1 e 40 ns.

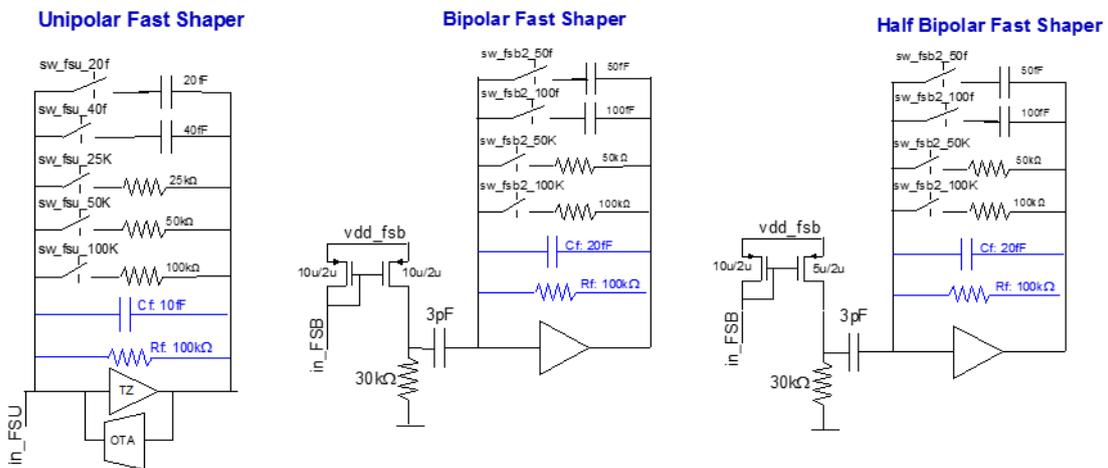
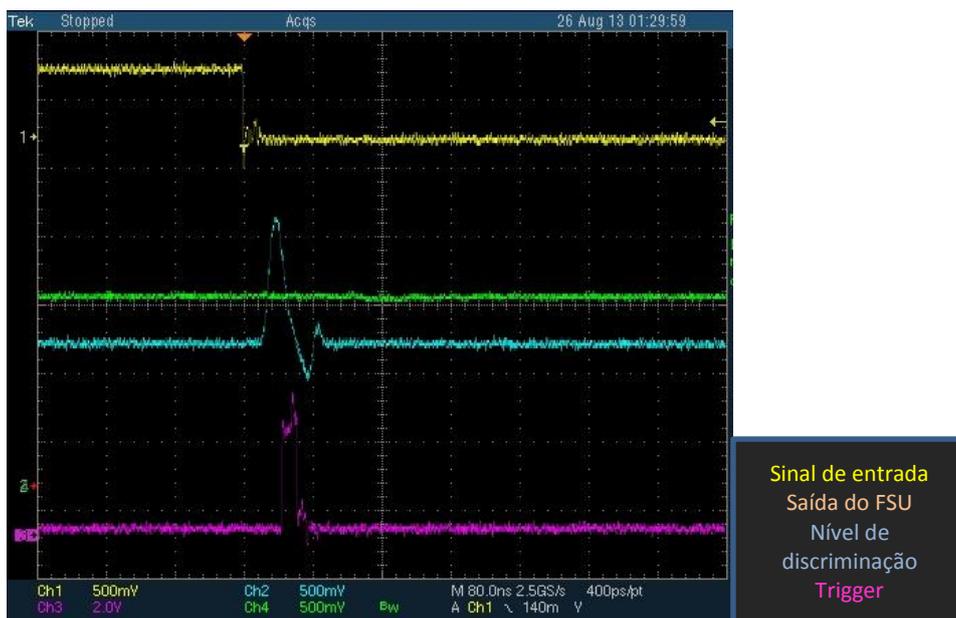


Figura 3-7 - Shapers rápidos [64].

Dois dos *Fast Shapers*, um unipolar (*Unipolar Fast Shaper* “FSU”) e outro bipolar (*Bipolar Fast Shaper* “FSB1”) têm um ganho elevado e são utilizados para fazer *trigger* de sinais pequenos de fótons únicos, garantindo 100% de eficiência de *trigger* para sinais de entrada na ordem dos 10 fC. A saída de um destes *fast shapers*, em alternativa, pode ser ligada à entrada do discriminador 0, com voltagem de referência dada pelo DAC0. O terceiro *Fast shaper* é bipolar (*Half Gain Bipolar Fast Shaper* “FSB2”), tem um ganho inferior para fazer *trigger* de sinais de maior carga e a sua saída está ligada ao discriminador 1 [64].

Quando é utilizado o discriminador unipolar o *trigger* é gerado quando o sinal formatado tem uma tensão superior (é mais positivo) do nível de discriminação. No caso de ser utilizado um dos *shapers* bipolares o sinal de *trigger* é gerado quando o sinal formatado tem uma tensão inferior (é mais negativo) do que o nível de discriminação.

Na Figura 3-8, Figura 3-9 e Figura 3-10 podemos observar os sinais de saída dos *shapers* rápidos, o valor de discriminação e o sinal de *trigger* produzido quando injetado um sinal de 2pC.



Sinal de entrada
Saída do FSU
Nível de discriminação
Trigger

Figura 3-8 - Formas de onda FSU.

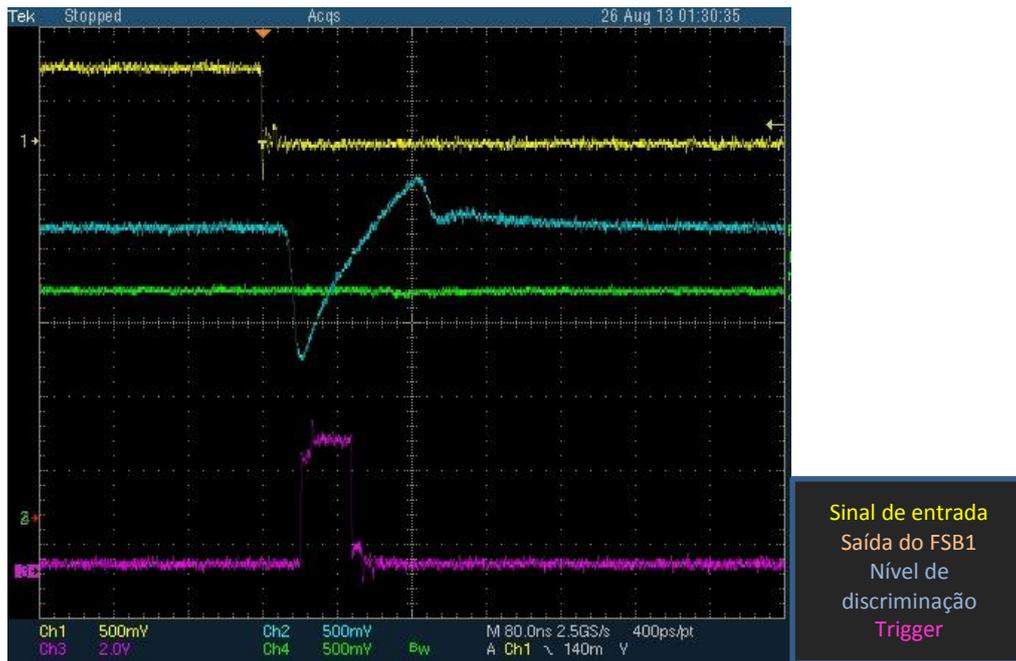


Figura 3-9 - Formas de onda FSB1.

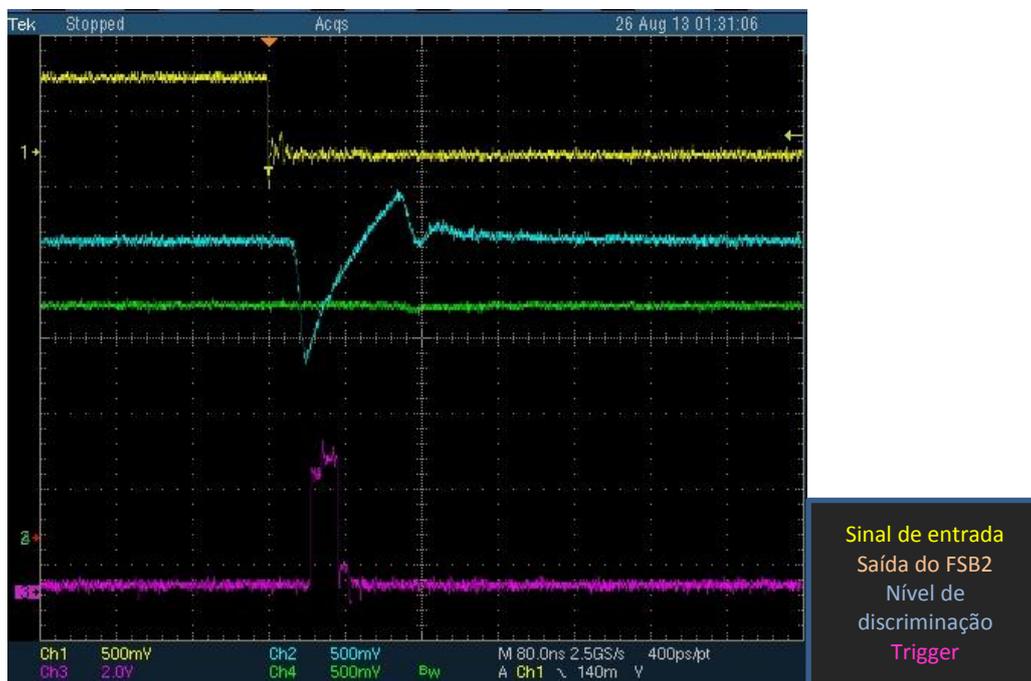


Figura 3-10 - Formas de onda FSB2

As saídas dos 2 discriminadores dos 64 canais estão multiplexadas sendo que o MAROC disponibiliza apenas 64 canais de *trigger*, podendo o utilizador escolher qual o discriminador que pretende utilizar alterando um parâmetro do registo de controlo. Estão também disponíveis duas saídas disjuntivas dos 64 canais de cada um dos discriminadores (*OR1* e *OR2*). É também possível inibir a saída de *trigger* de um ou mais canais utilizando duas máscaras (uma para cada discriminador) controladas por

parâmetros do registo de controlo. Esta é uma funcionalidade bastante útil quando pretendemos fazer *trigger* a partir de um único canal ou ignorar um ou mais canais inativos ou ruidosos.

Como já foi referido, o nível de discriminação dos discriminadores é gerado por dois *DACs* de 10 *bit*. Os dois *DACs* utilizados são idênticos e o seu esquemático pode ser observado na Figura 3-11.

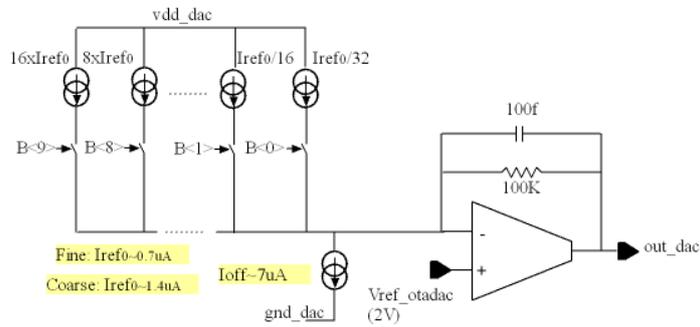


Figura 3-11 – DAC [64].

No *DAC0* é possível utilizar uma corrente de referência com metade da intensidade, alterando o parâmetro “*small dac*” no registo de controlo. Isto permite aumentar a sua resolução, diminuindo a gama dinâmica.

O valor de cada um dos *DACs* pode ser ajustado pelo utilizador em dois parâmetros do registo de controlo.

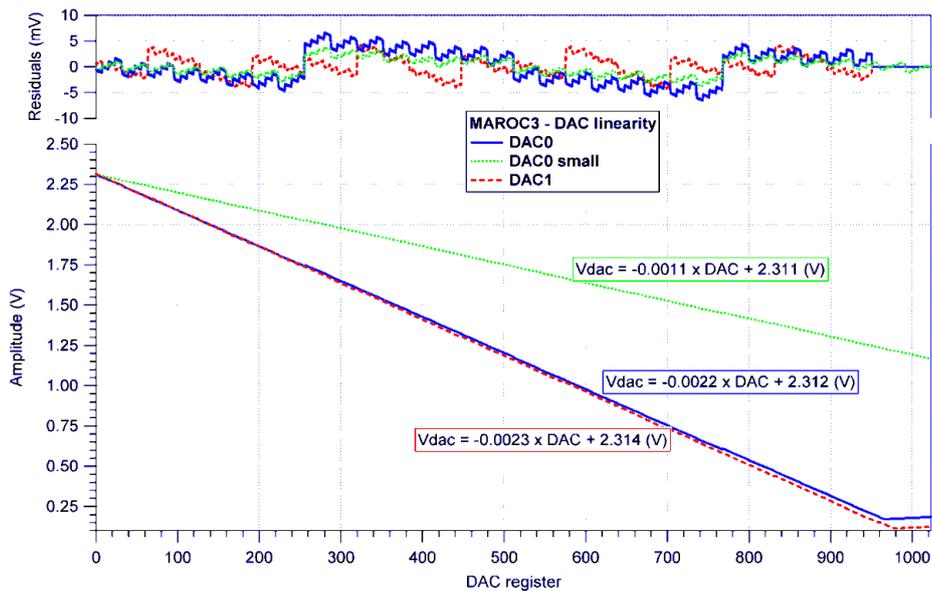


Figura 3-12 - Gama dinâmica dos DACs do MAROC3 [64]

3.1.3 Módulo de medição de carga

O módulo de medição de carga dos sinais recebe na sua entrada o sinal de corrente pré-amplificado através de um espelho de corrente e formata-o, gerando um sinal com amplitude em tensão proporcional à carga do sinal inicial. Este sinal pode depois ser medido na saída analógica ou digitalizado.

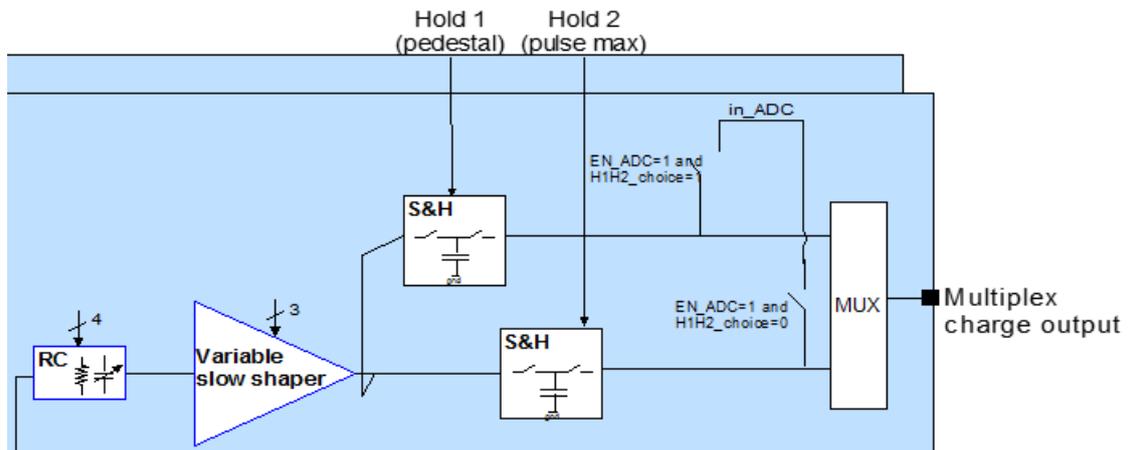


Figura 3-13 - Módulo de medição de carga (adaptado de [64])

O sinal é inicialmente injetado num *RC buffer* de capacidade variável ($0,25pF - 3.75pF$), permitindo filtrar as altas frequências e fazer um ajuste de ganho [64]. A resistência do filtro *RC* é fixa ($50k\Omega$) e portanto a constante temporal do sistema pode ser ajustada entre $12,5ns$ e $187ns$

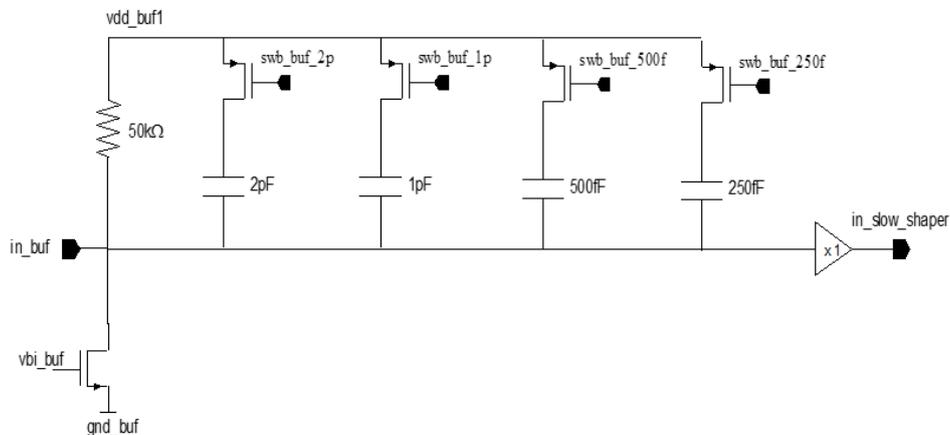


Figura 3-14 - RC Buffer [64]

A forma do sinal à saída do *RC buffer* estão representadas na Figura 3-15. Estas formas de onda foram simuladas para um sinal de entrada de $1pC$ uma vez que não é possível ter acesso a este sinal no ASIC [64].

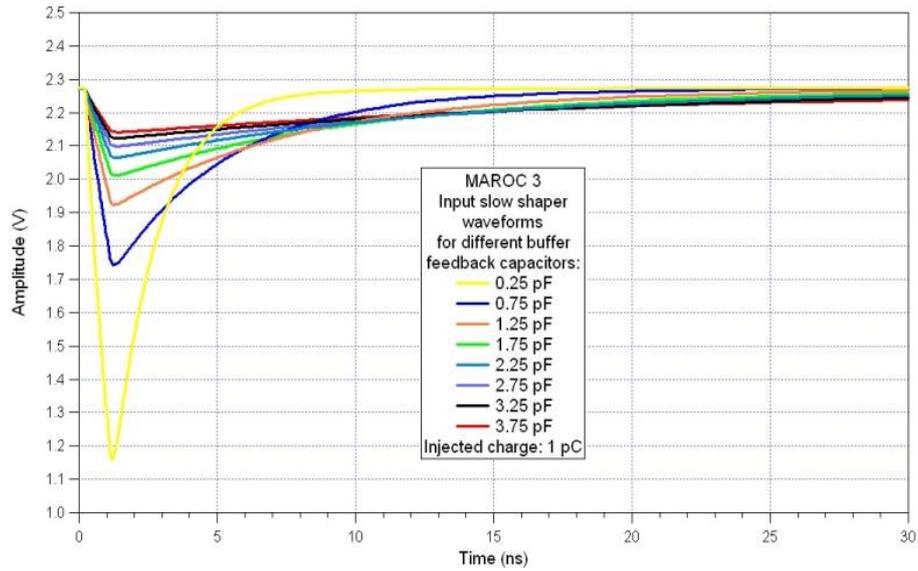


Figura 3-15 - Saída do RC Buffer [64]

De seguida, o sinal é formatado por um *Slow shaper* com capacitâncias ajustáveis de forma a aumentar a relação sinal-ruído. Este *Slow shaper* é do tipo *CRRC* em que constante temporal de diferenciação é igual à constante temporal de integração. O tempo de formatação pode ser ajustado entre 30 e 210 ns.

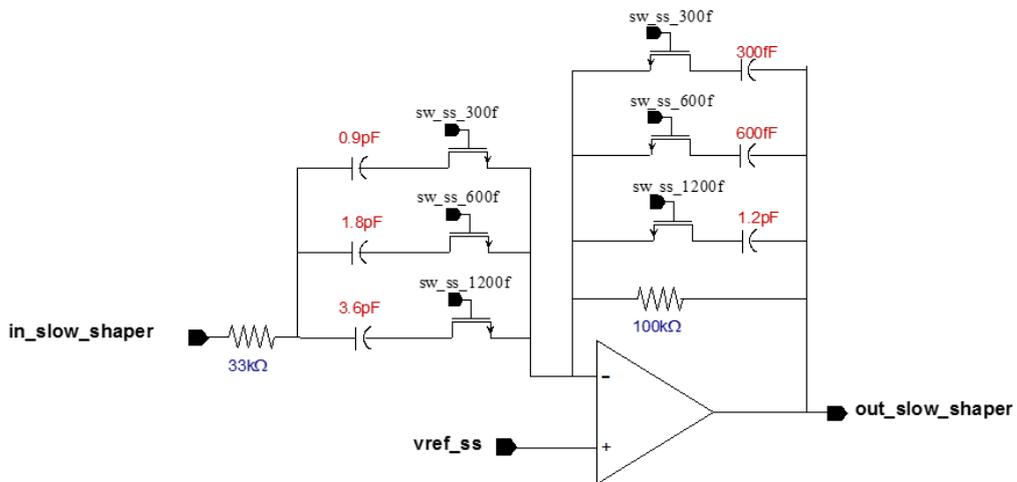


Figura 3-16 - Slow shaper [66]

O ajuste dos condensadores do *RC buffer* e do *Slow Shaper*, controlado através de parâmetros do registo de controlo, permite ajustar a forma do sinal.

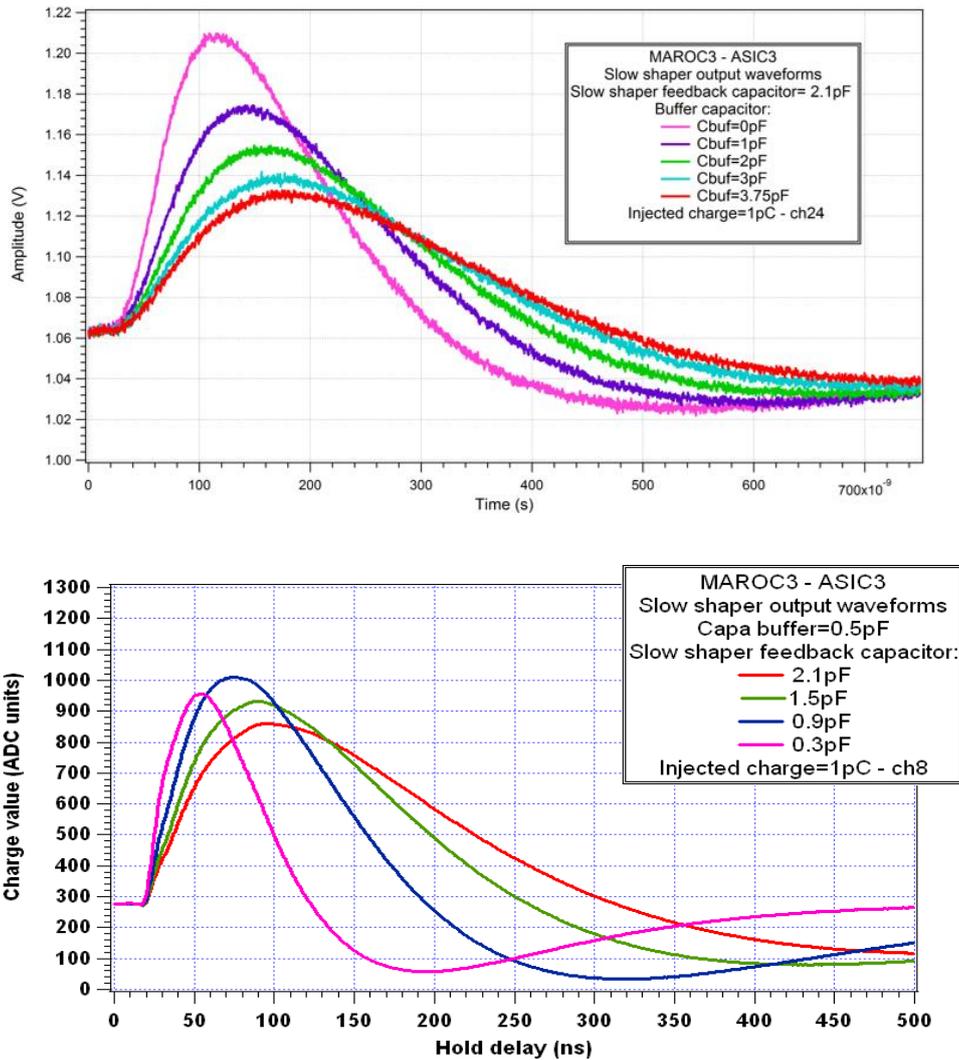


Figura 3-17 - Sinais de saída do slow shaper [64]

Depois do *Slow Shaper* existem duas unidades *Track and Hold*. Estas unidades registam numa memória analógica, um condensador de 2 pF , o valor da diferença de potencial do sinal formatado no momento da transição descendente do sinal *HOLD1/HOLD2*, mantendo-o guardado enquanto este sinal de controlo se encontra no estado *LOW*. Caso o sinal *HOLD* esteja no estado *HIGH* o módulo faz o *track* do sinal, ou seja, apresenta à sua saída o valor do sinal na entrada. Existe um atraso de 80 ns entre a transição descendente do sinal *hold* e o instante em que unidade *track and hold* regista o valor analógico. Os sinais de controlo têm de ser sinais *TTL* e são comuns a todos os 64 canais mas independentes entre as duas unidades *track and hold*.

A existência de duas unidades *track and hold* por canal possibilita fazer o registo do valor do pedestal e do pico do sinal formatado, utilizando dois sinais de controlo *HOLD* com atrasos distintos.

Para medir o pico do sinal formatado, o atraso necessário entre o sinal de *trigger* e o sinal *hold* depende das constantes do *slow shaper* (uma vez que estas vão fazer variar a forma do sinal) e do *fast shaper* e nível de discriminação escolhido (uma vez que vão determinar o atraso entre o sinal recebido e o *trigger*) (Figura 4-9).

A duração mínima do sinal de *hold* é determinada pelo tempo necessário para fazer a digitalização do sinal. No caso em que é utilizado o *ADC* interno com uma resolução de 12 bits o sinal *hold* deve ter uma duração superior a $102,4\text{ }\mu\text{s}$.

Capítulo 3

A saída das unidades *track and hold* pode ser medida na saída analógica do módulo de medição de carga. O canal e a unidade *track and hold* da qual se pretende medir o sinal de saída pode ser escolhida em parâmetros do registo de controlo.

A curva de calibração para sinais de entrada até 30 pC e desvios da linearidade do módulo de medição de carga configurado com uma capacidade de *buffer* de 0,3 pF e capacidade do *shaper* lento de 2,1 pF, estão representados nos gráficos da Figura 3-18.

Com o ganho do pré-amplificador configurado no valor 4 (0,063) é possível obter uma linearidade de 4% numa gama de sinais de entrada até 30 pC, mas apenas utilizando cerca de um quarto da gama do ADC (Figura 3-18, [64]).

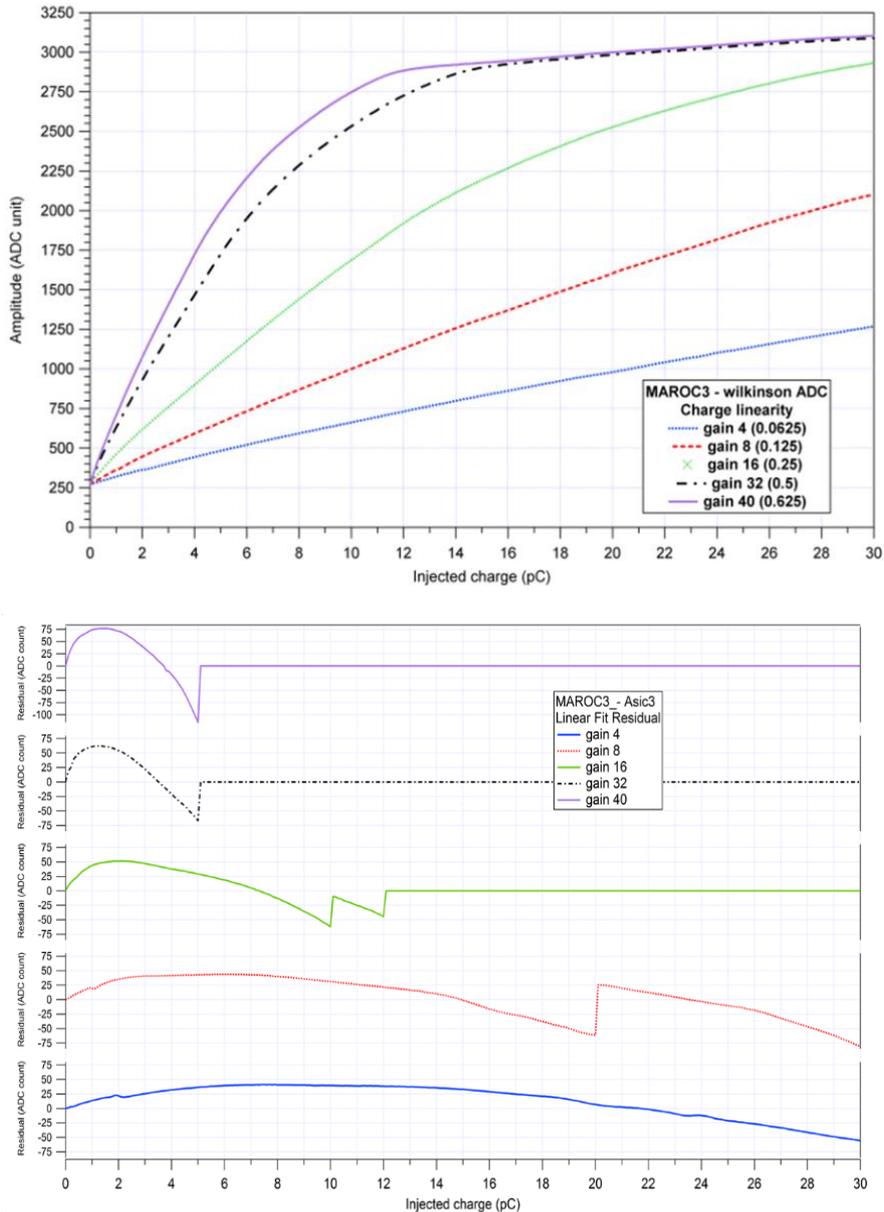


Figura 3-18 - Linearidade do módulo de medição de carga [64]

Representações das formas de onda e testes de linearidade mais exaustivos e detalhados podem ser consultados em [64].

3.1.4 ADC Wilkinson

A última unidade do módulo de medição de carga é um *ADC* que permite obter um valor digital da carga do sinal de entrada de cada um dos 64 canais. O *ADC* digitaliza o sinal de saída da unidade *Track and Hold* selecionada de todos os 64 canais. Dada a arquitetura do *ADC* utilizado, todos os canais são medidos em simultâneo e os valores digitais são disponibilizados em série num porto digital de saída.

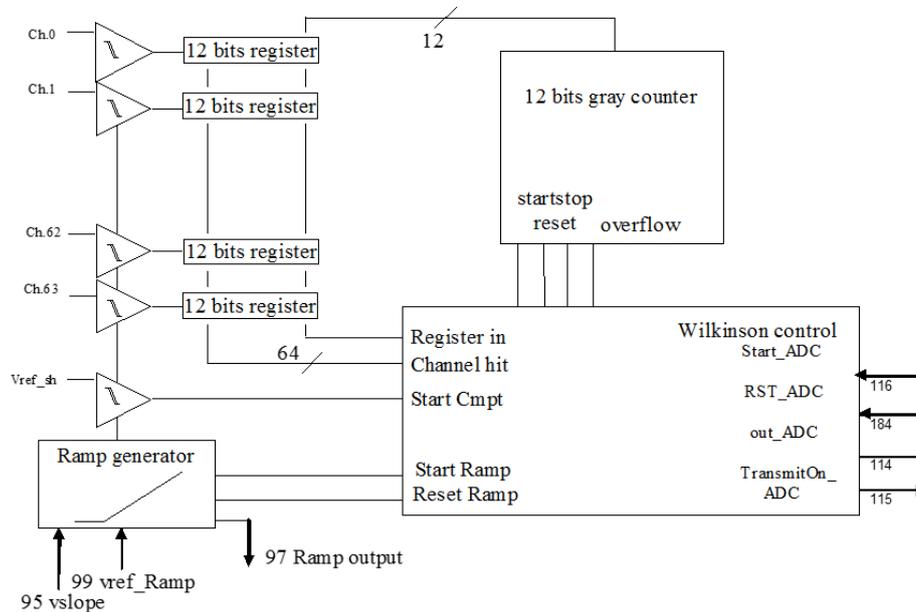


Figura 3-19 -ADC Wilkinson [64]

O *ADC* utilizado é um *ADC* de rampa com um relógio que funciona a uma frequência de 40 MHz. A conversão da diferença de potencial a digitalizar é feita medindo o tempo que o sinal de rampa, sinal crescente com declive bem definido, demora atingir amplitude do sinal a medir.

O *ADC* integrado no *MAROC* gera um único sinal de rampa utilizado para digitalizar todos os canais. Quando o sinal de rampa ultrapassa um nível de referência, voltagem de referência do *Slow shaper*, é iniciado um contador *Gray* de 12 bits a funcionar a uma frequência de relógio de 40 MHz, que assim inicia a contagem do tempo. Para digitalizações de 12 bits o *ADC* tem um ganho de 1 unidade de *ADC* por 4 μV [38].

Enquanto o gerador do sinal de rampa e o contador *Gray* são comuns a todos os canais, cada um dos 64 canais tem um comparador, que compara a diferença de potencial do sinal a digitalizar com o valor de diferença de potencial do sinal rampa, e um registo de 12 bits associado. Quando a rampa atinge a amplitude do sinal de um dos canais, o valor do contador *Gray* nesse instante é copiado e guardado no registo de 12 bits do respetivo canal. Quando a rampa não atinge o valor do sinal, ou seja, o sinal ultrapassa a gama dinâmica do *ADC*, o registo não guarda nenhum valor e por isso permanece com o valor 0. Os valores registados correspondem ao valor digital do sinal em código *Gray*.

Assim que a rampa atinge a amplitude do canal com maior sinal, e já todos os registos individuais têm um valor guardado, o processo de conversão termina e inicia-se de imediato a transmissão dos dados, ainda representados em código *Gray*. Isto significa que no caso de todos os canais terem um sinal de baixa amplitude o tempo de digitalização é mais curto. São sempre enviados 12 bits por canal (dimensão dos registos) independentemente da resolução utilizada na aquisição.

Esta arquitetura permite minimizar o número de elementos replicados em todos os canais (apenas um comparador e um registo de 12 bits), reduzindo o consumo energético e o espaço utilizado. Por outro lado este tipo de *ADC* tem um tempo de conversão tipicamente longo. Quanto maior for o sinal a digitalizar mais longo é o tempo demorado, pois mais é necessário esperar até que a rampa atinja o valor do sinal. Para uma conversão de N bits a uma frequência de relógio de F_{clk} é necessário um período de

Capítulo 3

conversão máximo de $\frac{2^N}{F_{clk}}$ s. Neste caso, uma digitalização de 12 bits, a digitalização demora até 102,4 μ s. É possível diminuir o tempo de digitalização máximo até 6,4 μ s, diminuindo a resolução do ADC para 10 ou 8 bits. Diminuindo a resolução do ADC, a rampa tem um declive maior de forma a não comprometer a gama dinâmica.

O ADC é controlado por dois sinais TTL (*RST_ADC* e *Start_ADC*) e tem dois sinais de transmissão dos valores digitalizados (*TransmitOn_ADC* e *out_ADC*). Mais detalhes sobre o controlo e leitura digital do ADC são apresentados na secção 5.4.

Capítulo 4

Desenvolvimento de
um sistema de
aquisição multicanal
baseado na placa de
testes do MAROC3

4 Desenvolvimento de um sistema de aquisição multicanal baseado na placa de testes do MAROC3

O sistema de aquisição desenvolvido baseia-se na arquitetura descrita na secção 2.4. As funções de interface analógica com os detetores, condicionamento dos sinais e digitalização são executadas, como descrito no capítulo anterior, pelo *ASIC MAROC3*. Para o controlar, fazer a leitura dos dados digitalizados e interface com o computador foi utilizada a placa de testes deste chip desenvolvida e comercializada pela Omega. A placa de testes não oferece a versatilidade, facilidade de uso e customização desejáveis para o sistema mas integra todos os elementos necessários para operar o *MAROC3* a um baixo custo. O desafio deste projeto foi fazer as alterações necessárias no sistema de teste de modo a aproveitar todas as suas mais-valias mas tornando-o num sistema de aquisição funcional que responda a todos os requisitos do projeto.

O *firmware* e *software* do sistema foram as componentes mais elaboradas durante este projeto. Enquanto o *hardware* incluído no sistema de testes tem uma configuração e desempenho satisfatória para a aplicação pretendida o mesmo não acontece com estas duas componentes do sistema. As versões de *firmware* e *software* que acompanham o sistema são bastantes limitativos, não fazem o aproveitamento das potencialidades do hardware disponível e sua usabilidade está muito distante de ser a melhor, seja para configuração ou aquisição. Foi portanto necessário redesenhar toda a arquitetura de configuração, controlo, aquisição, processamento e análise de dados. O *firmware* foi desenvolvido utilizando alguns blocos da versão de teste, alterando outros e criando alguns de raiz. O *software* de controlo, análise de dados e interface com o utilizador, foi desenvolvido de raiz em ambiente *Labview*. Este ambiente de programação foi escolhido pela facilidade e rapidez com que permite desenvolver interfaces com o utilizador para instrumentos virtuais, como é o caso deste sistema da aquisição de dados.

Pretende-se transmitir ao leitor, não só uma visão geral do sistema que lhe permita simplesmente utilizá-lo, mas também, conhecimentos fundamentais para que possa fazer alterações ou continuar o seu desenvolvimento.

O sistema de aquisição desenvolvido está esquematizado na Figura 4-1.

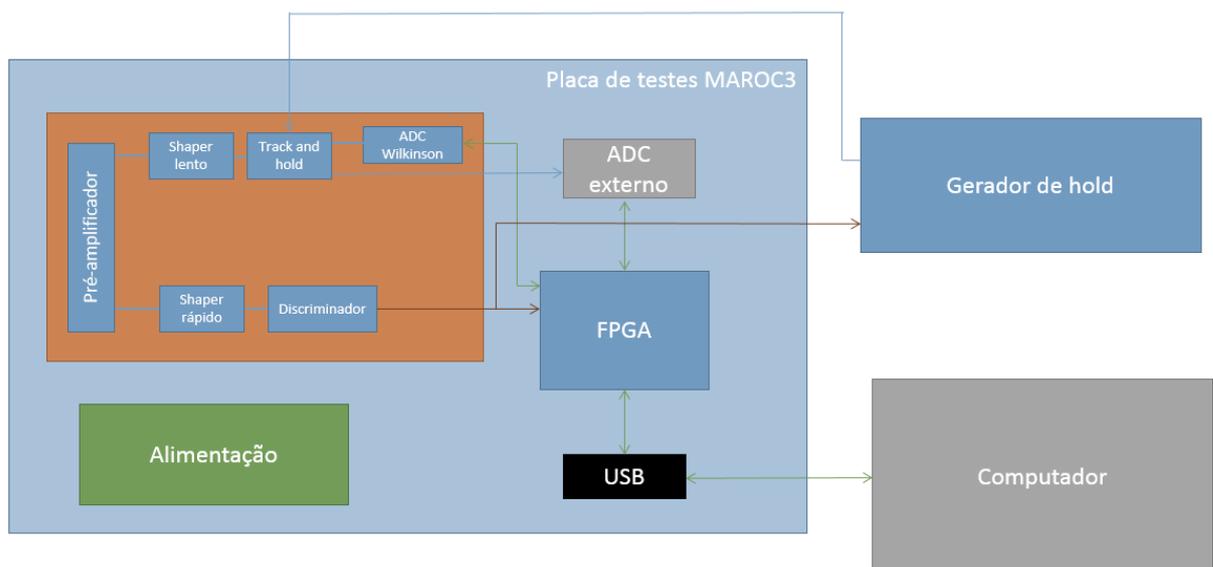


Figura 4-1 - Arquitetura do sistema de aquisição

Como é possível identificar, o sistema é composto pelos seguintes componentes:

- **Placa de Teste do MAROC3**
 - A placa de testes do *MAROC3* integra todas as unidades necessárias para o funcionamento (configuração, e controlo de aquisição) do *ASIC MAROC3*
 - **MAROC3**

Elemento central do sistema de aquisição desenvolvido. Este ASIC tem função de *front-end* analógico com 64 fotodetetores (*PMTs*, *MAPMTs*, *SiPMTs*). Faz a pré-amplificação, formatação e discriminação dos sinais recebidos dos fotodetetores e gera sinais de *trigger* individuais. Possibilita também fazer a medição digital (recorrendo a um *ADC* interno) ou analógica da carga dos sinais recolhidos em cada canal.
 - **ADC AD9220**

Permite fazer a digitalização da saída analógica do *MAROC3*. Este *ADC* não será explorado no sistema de aquisição desenvolvido por apresentar uma gama dinâmica mais reduzida e um ruído superior ao *ADC* interno. Este componente é incluído na placa de testes uma vez que em versões anteriores do *MAROC* não estava disponível um *ADC* interno.
 - **FPGA Altera Cyclone EP1C6Q240C6**

Responsável pela configuração, controlo e gestão de ciclos de aquisição do *MAROC3* e *ADC AD9220* bem como pela implementação do sistema de comunicação entre estas unidades e o computador. A *FPGA* realiza também a disjunção lógica dos 64 sinais de *trigger* provenientes do *MAROC3*, gerando um único sinal de *trigger* para todo o sistema.
 - **Controlador USB FTD245b**

Implementa a interface de comunicação *USB* com o computador.
 - **Módulo de Alimentação**

Responsável pela alimentação de todos os módulos da placa de teste.
- **Gerador de sinal Hold**

Esta unidade recebe o sinal de *trigger* e gera um sinal com atraso temporal e duração ajustável que é responsável por iniciar a medição de carga (analógica e digital) dos 64 canais.
- **Computador**

Software de interface com o utilizador que permite controlar o sistema e visualizar, analisar e armazenar os dados recolhidos.

4.1 Placa de teste do MAROC3

Tal com o nome indica, a Placa de testes do *MAROC3* foi desenvolvida pela OMEGA para testar o funcionamento e realizar alguns testes de desempenho do *ASIC MAROC3*. A placa inclui todos os componentes necessários para colocar o *MAROC3* em funcionamento permitindo controlá-lo e obter os resultados dos testes no computador, utilizando uma ligação *USB*.

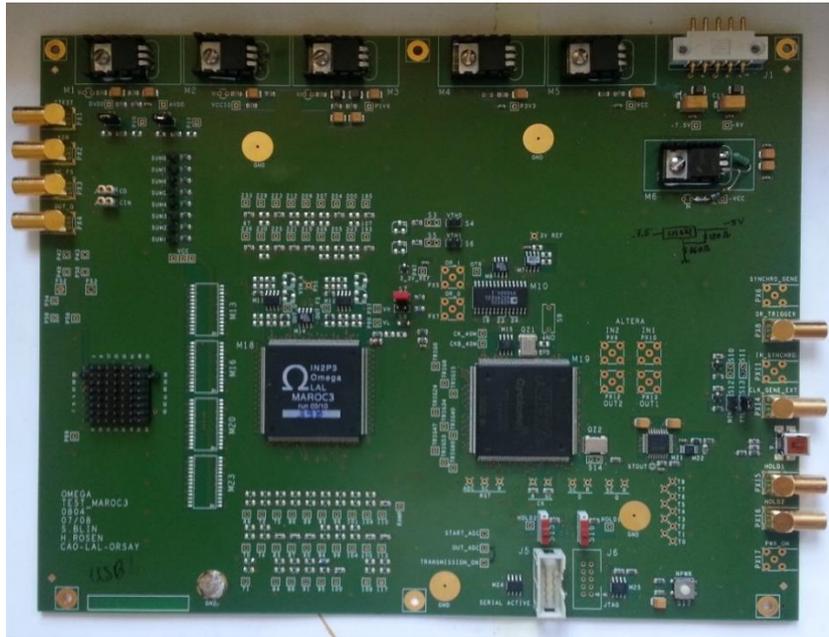


Figura 4-2 - Fotografia da placa de teste do MAROC3

A placa de testes inclui o ASIC MAROC3, um FPGA Altera Cyclone EP1C6Q240C6 que faz o controlo e gestão do sistema, um ADC AD9220, um controlador USB FTDI245b e um módulo de alimentação que fornece as tensões necessárias ao funcionamento de todos os componentes.

Na Figura 4-4 está representado um esquema funcional da placa de testes do MAROC3. Ao longo das próximas secções vai ser descrita a forma como os vários elementos aqui representados se relacionam.

A Figura 4-3 é um esquema das entradas, saídas e controlos da placa de testes do MAROC3.

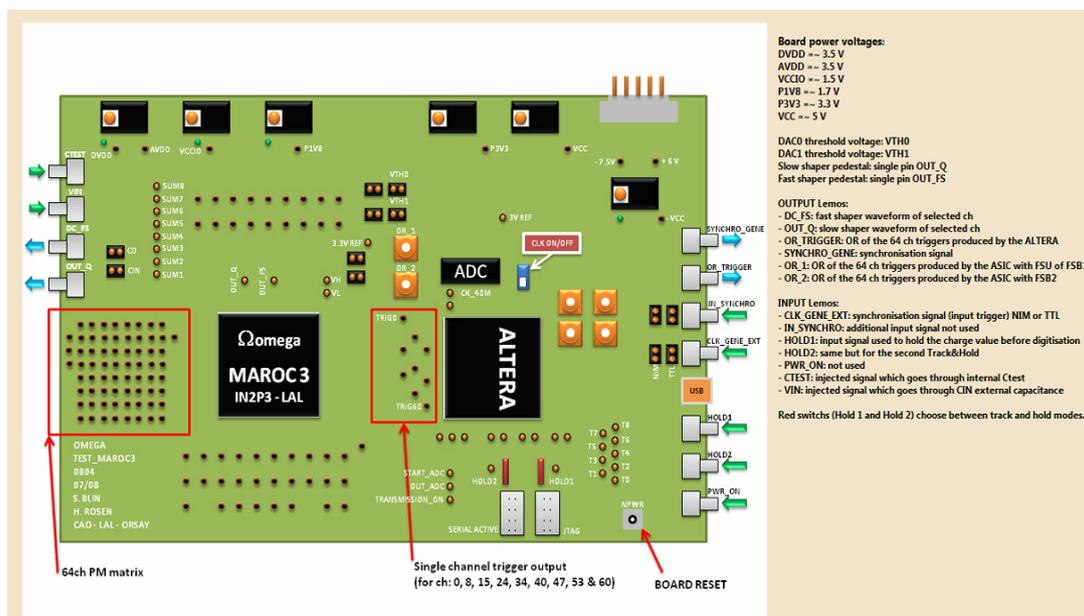


Figura 4-3 - Esquema da placa de testes MAROC [65].

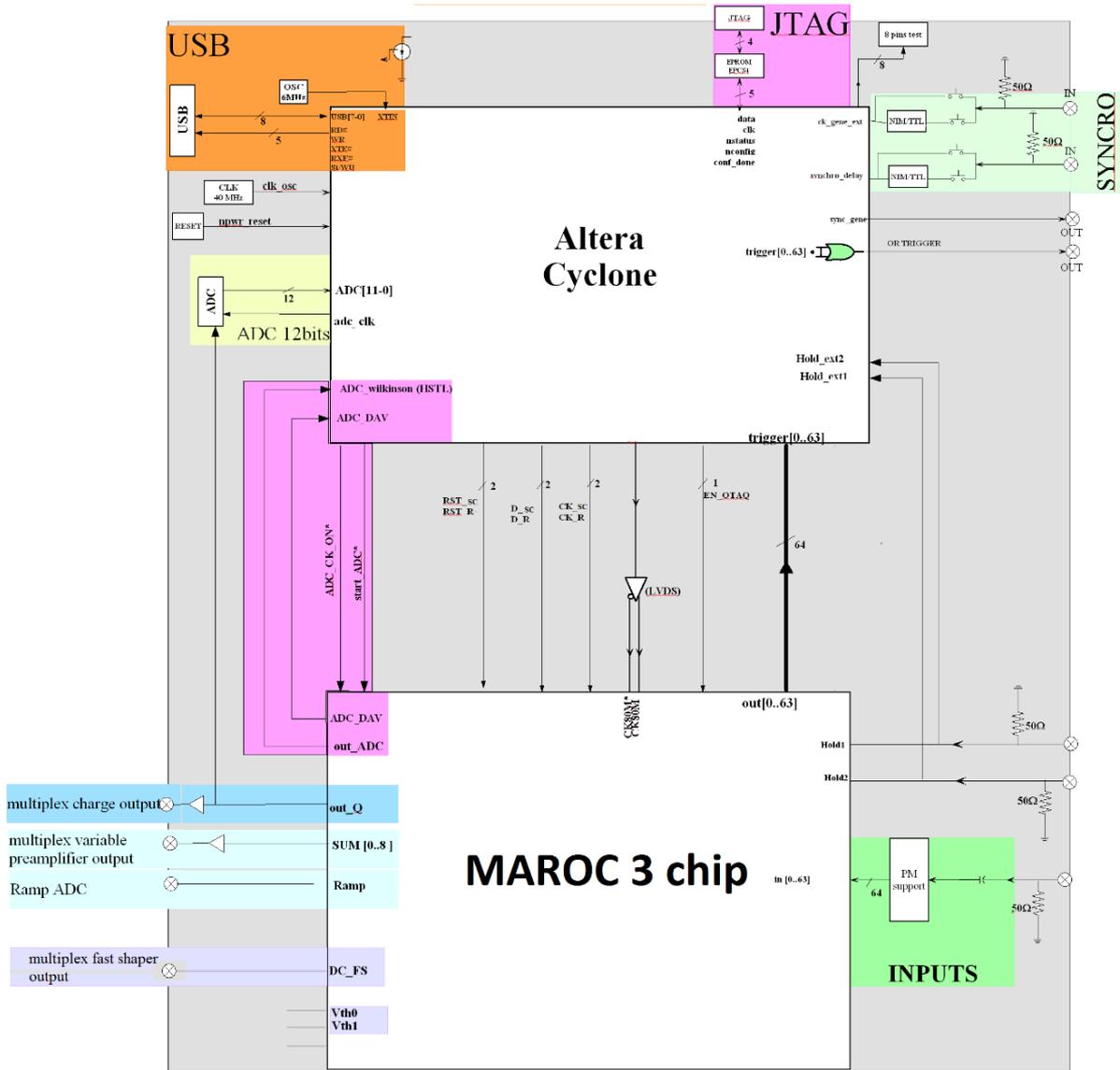


Figura 4-4 - Interação da FPGA com os restantes elementos do sistema de aquisição (adaptado de [65]).

De seguida, na Tabela 4-1, estão enumeradas as entradas e saídas da placa e a função de cada uma delas.

Tabela 4-1 - Entradas e saídas da placa de testes do MAORC3.

Nome	Tipo	Função
CTEST	Entrada LEMO	Entrada de teste cujo sinal pode ser injetado nos canais de entrada do <i>MAROC3</i> escolhidos pelo utilizador. O sinal aqui colocado atravessa um condensador interno do <i>MAROC3</i> de $2pF$ [65]. Entrada terminada a 50Ω .
VIN	Entrada LEMO	Entrada de testes não utilizada. Os sinais de testes colocados nesta entrada passaria por um condensador colocado pelo utilizador no <i>socket J3 CD</i> e depois seria injetado nas entradas do <i>MAROC3</i> utilizando multiplexadores analógicos <i>DG406</i> que podem ser colocados nos locais <i>M13, M16, M20 e M23</i> da placa de testes. A placa utilizada não tem estes multiplexadores e por isso o sinal colocado nesta entrada não pode ser conduzido até às entradas do <i>MAROC3</i> .
CLK_GENE_EXT	Entrada LEMO	Entrada de <i>trigger</i> externo para realização de testes de eficiência de <i>trigger</i> do <i>MAROC3</i> com gerador de pulsos. O tipo de sinais utilizados (<i>NIM/TTL</i>) pode ser escolhido no <i>jumpers S12 e S13</i> (em alternativa).
IN_SYNCHRO	Entrada LEMO	Entrada não utilizada.
HOLD1	Entrada LEMO	Sinal de controlo da unidade " <i>Track and hold</i> " 1 do <i>MAROC3</i> . Entrada TTL terminada a 50Ω . (1= <i>Track</i> , 0= <i>Hold</i>)
HOLD2	Entrada LEMO	Sinal de controlo da unidade " <i>track and hold</i> " 2 do <i>MAROC3</i> . Sinal que desencadeia o processo de aquisição na FPGA. Entrada TTL terminada a 50Ω . (1= <i>Track</i> , 0= <i>Hold</i>)
PWR_ON	Entrada LEMO	Entrada não utilizada
PMT inputs (64)	Entradas	Entrada dos 64 canais do sistema de aquisição
DC_FS	Saída LEMO	Saída do <i>shaper</i> rápido do canal escolhido pelo utilizador
OUT_Q	Saída LEMO	Sinal de saída do <i>shaper</i> lento do <i>MAROC3</i> da unidade " <i>Track and Hold</i> " e do canal escolhido pelo utilizador
OR_TRIGGER	Saída LEMO	Saída TTL disjuntiva dos 64 sinais de <i>trigger</i> gerados pelo <i>MAROC3</i> . Saída de 50Ω .
SYNCHRO_GENE	Saída LEMO	Saída não utilizada
OR_1	Saída LEMO	Saída TTL disjuntiva dos 64 canais do discriminador 0 do <i>MAROC3</i> . Não utilizada.
OR_2	Saída LEMO	Saída TTL disjuntiva dos 64 canais do discriminador 1 do <i>MAROC3</i> . Não utilizada.
SUM[1...8]	Saídas	Saída da soma de 8 canais consecutivos
TRIG(0,8,15,24,34,40,47,53,60)	Saídas	Sinal de <i>trigger</i> do canal correspondente
VTH0	Saídas	Nível de discriminação do discriminador 0 do <i>MAROC3</i> gerado por um <i>DAC</i> interno
VTH1	Saídas	Nível de discriminação do discriminador 1 do <i>MAROC3</i> gerado por um <i>DAC</i> interno
OUT_FS	Saídas	A mesma saída que <i>DC_FS</i>

Na tabela Tabela 4-2 está explicitada a função dos interruptores, botões e *jumpers* da placa de testes *MAROC3*.

Tabela 4-2 - Interruptores, botões e *jumpers* da placa de testes do *MAROC3*.

Nome	Tipo	Função
HOLD1	Interruptor	Permite escolher se o sinal <i>Hold1</i> (controlo da unidade “ <i>Track and Hold</i> ”1) enviado para o <i>MAROC3</i> é o sinal colocado na porta de entrada <i>HOLD1</i> ou se é mantido constantemente no estado 1, ou seja em modo <i>track</i> . Esta função pode ser útil quando se pretende visualizar a forma de onda completa, sem alterar os parâmetros do sinal de <i>hold</i> injetado.
HOLD2	Interruptor	Função idêntica ao anterior mas para o sinal <i>Hold2</i> .
NPWR	Botão	Permite reiniciar a <i>FPGA</i>
S7	Jumper	Permite escolher o nível digital <i>high</i> (VH) com que o <i>MAROC3</i> opera
S8	Jumper	S7=3,3V (escolhido por defeito) S8=1,7V
S12	Jumper	Utilização de sinais NIM na entrada <i>CLK_GENE_EXT</i>
S13	Jumper	Utilização de sinais TTL na entrada <i>CLK_GENE_EXT</i>
J2 CD	Socket	Não utilizado. <i>Socket</i> para condensadores da entrada de teste <i>VIN</i>
J3 CIN	Socket	

A placa de testes vem acompanhada por *firmware* para a *FPGA* e *software LabView* que permitem fazer alguns testes ao sistema. É possível configurar todos os parâmetros do *MAROC3*, testar a eficiência de *trigger* do *MAROC3*, utilizando um gerador de pulsos (configuração da Figura 4-5) e variando o nível de discriminação (Figura 4-6) e testar a linearidade do ganho do pré-amplificador (Figura 4-7).

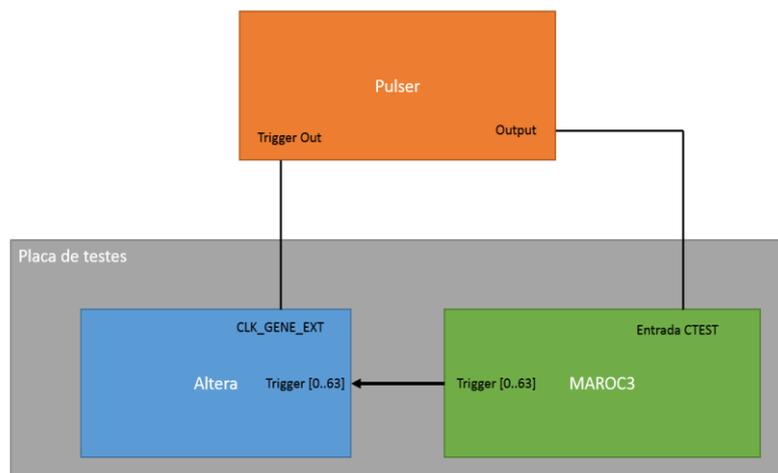


Figura 4-5 - Configuração de teste de eficiência de trigger.

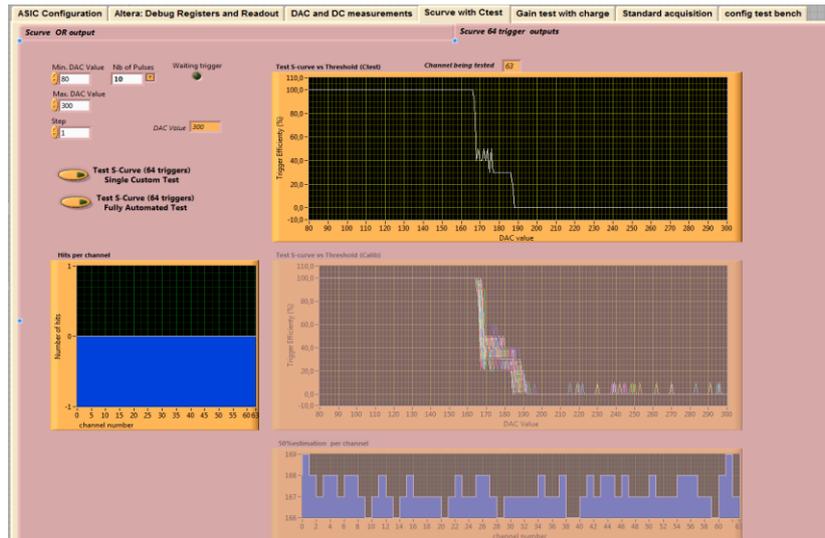


Figura 4-6 – Exemplo de teste de eficiência de trigger.

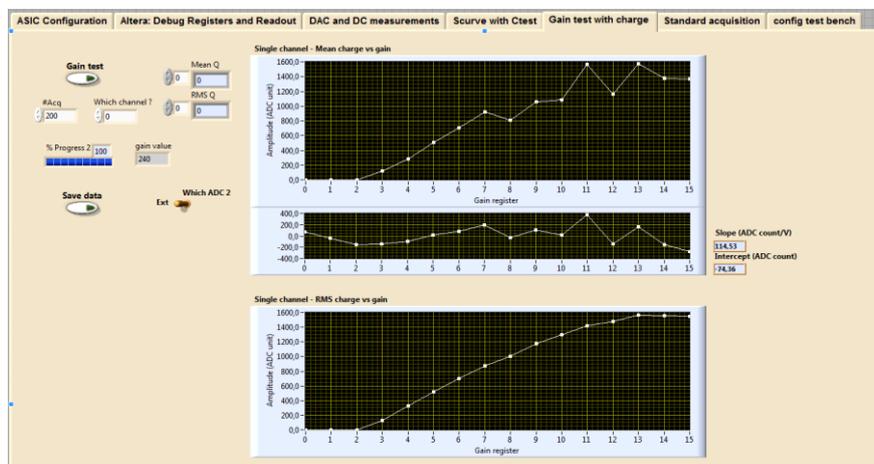


Figura 4-7 – Exemplo de teste de linearidade do ganho do pré-amplificador do MAROC3.

Embora a *firmware* e o *software* de testes estejam preparados para fazer aquisição de dados não estão de forma alguma otimizados para esta tarefa quer a nível de desempenho (taxa máxima de 16Hz), quer de usabilidade. Neste sentido foi necessário desenvolver um *software* de raiz e redesenhar o *firmware* do sistema para o adaptar a um sistema de aquisição de dados. Ainda assim, o facto de, quer o *hardware* da placa, quer o *firmware* da *FPGA* terem sido desenvolvidos para serem apenas um ambiente de testes, limita sempre o desempenho do sistema de aquisição desenvolvido.

4.1.1 FPGA

A *FPGA* incluída na placa de testes é uma *FPGA Altera Cyclone EP1C6Q240C6*, um modelo com 5980 elementos lógicos, 92 kbits de *RAM* e 185 portos, indicado para aplicações de controlo de *ASICs*. Este é um modelo bastante antigo e com algumas limitações a nível de recursos. No desenvolvimento do sistema, a pouca de memória disponível, foi uma limitação para o desempenho. Neste sistema a *FPGA* funciona a uma velocidade de relógio de 40 MHz.

Este elemento do sistema é responsável por controlar todo o sistema de aquisição e fazer a gestão da comunicação com o computador. A forma como a *FPGA* está ligada e interage com os restantes componentes do sistema de aquisição está esquematizada na Figura 4-4.

A *FPGA* altera os parâmetros de configuração no *MAROC3* (registo de controlo e de leitura), controla e recebe os resultados da digitalização do *ADC* interno e do *MAROC3* e do *ADC* externo. O sinal *hold 2* é utilizado para iniciar a digitalização.

As 64 saídas de *trigger* do *MAROC3* estão também ligadas à *FPGA* que realiza sobre elas a operação lógica “ou” cujo resultado disponibiliza ao utilizador numa das saídas. A *FPGA* tem também entradas para sinais de *trigger* externo (*NIM* ou *TTL*) utilizados para realizar os testes de eficiência de *trigger* do *MAROC3* (*trigger* externo comparado com os *triggers* provenientes do *MAROC3*).

A comunicação por *USB* é feita através do controlador *FTDI*, mas o protocolo de comunicação é gerido pela *FPGA*. Existem ainda também uma interface *JTAG* para programação.

Mais detalhes sobre o *firmware* e a forma como a *FPGA* controla todo o sistema pode ser encontrada na secção 5.2.

4.1.2 Módulo gerador de sinal de hold

O módulo gerador de sinais de *hold* estabelece o sincronismo entre o módulo de *trigger* e o módulo de medição de carga. Este módulo recebe o sinal de *trigger* quando é detetado um evento e gera um sinal *hold* com atraso e duração ajustável. Os sinais *hold*, ligados ao módulo de medição de carga, controlam as unidades *track and hold* guardando, na memória analógica a tensão do sinal formatado no momento da transição descendente. O sinal *hold* dá também início ao processo de digitalização do *ADC*. A função dos sinais *hold* está ilustrada nas Figura 4-8 e Figura 4-9.

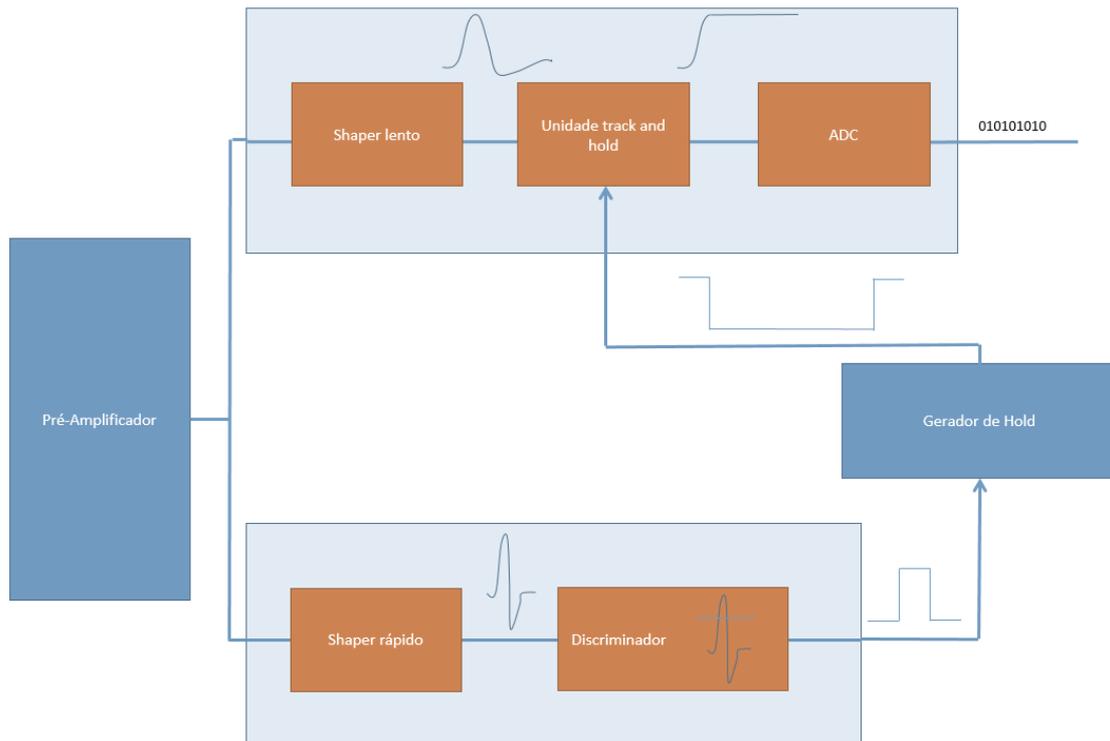


Figura 4-8 - Diagrama funcional do sistema de aquisição.

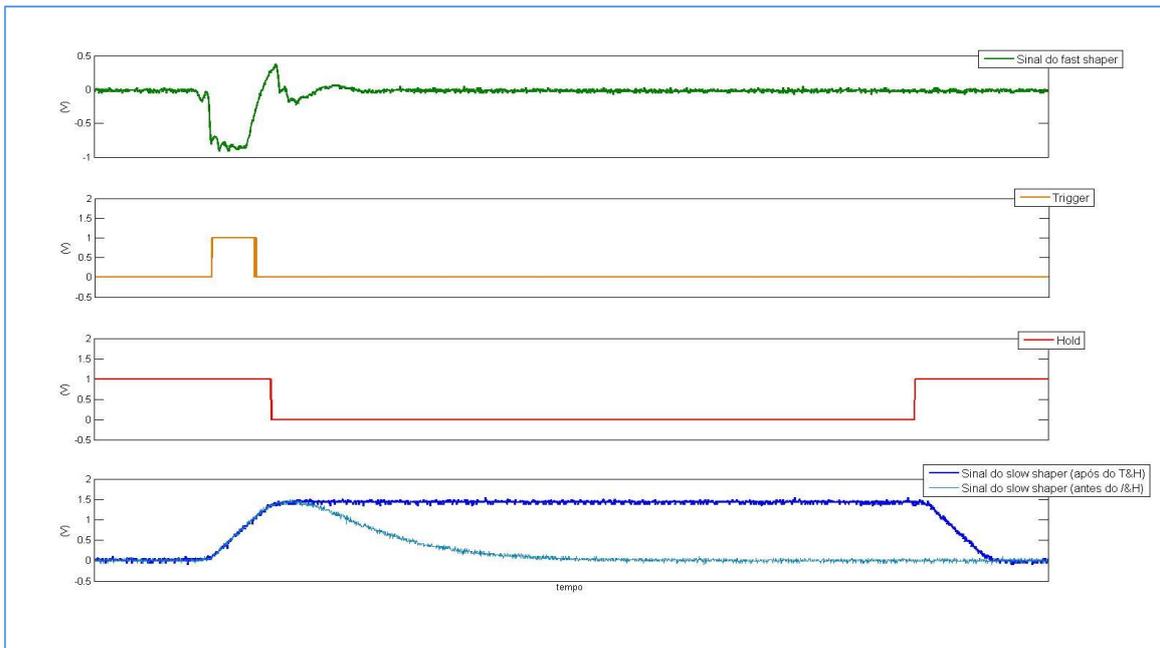


Figura 4-9 - Sinais gerados no processo de aquisição.

O atraso do sinal *hold* gerado em relação ao sinal de *trigger* deve ser ajustado para que o sinal guardado na memória analógica e digitalizado corresponda ao pico do sinal formatado. O valor do atraso necessário varia portanto de acordo com a forma do sinal formatado e deve ser ajustado sempre que for alterado o sinal de entrada ou as constantes de formatação. Tipicamente é necessário um atraso entre 50 e 200 ns. É necessário ter em atenção que os sinais de *hold* devem respeitar os níveis TTL, ter lógica invertida e uma duração mínima de 102,4 μ s quando são feitas digitalizações de 12 bits

No sistema desenvolvido os sinais *hold* podem ser gerados utilizando três módulos distintos.

- **Externo**

O módulo externo é um gerador de pulsos digital DG533 fabricado pela *Stanford Research Systems*. Entrada *trigger* externo do gerador deve ser ligada à saída de *trigger* do sistema de aquisição (modo *auto-trigger*) ou a outra fonte de *trigger* no caso de se pretender utilizar o modo de *trigger* externo. Quando recebe um sinal de *trigger*, o gerador vai gerar um pulso com um atraso mínimo de 80 ns e ajustável em passos de 5 ps. O sinal gerado deve ser ligado à entrada *HOLD2* do sistema de aquisição.

- **Interno**

O módulo interno foi desenvolvido utilizando componentes de lógica digital. Permite o ajuste do atraso e duração de dois sinais *hold* de forma manual (utilizando potenciômetros) ou automática (utilizando potenciômetros digitais)

O esquemático do módulo desenvolvido está representado na Figura 4-10.

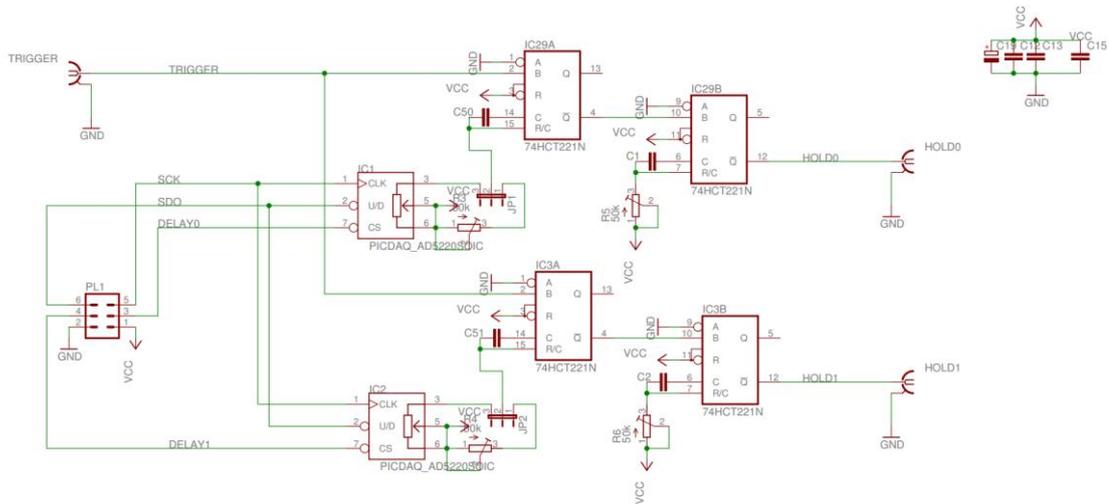


Figura 4-10 - Módulo gerador de hold interno.

- **FPGA**

Foi também desenvolvido um módulo gerador de *hold* incorporado na *FPGA*. Este módulo gera um sinal *hold1* sem qualquer atraso relativamente ao sinal de *trigger*, para permitir fazer a aquisição do valor do pedestal, e um sinal *hold2* com um atraso ajustável pelo utilizador em passos de 25 ns (*FPGA* funciona a um *clock* de 40 MHz). Mais detalhes sobre este módulo serão apresentados na secção 5.2.

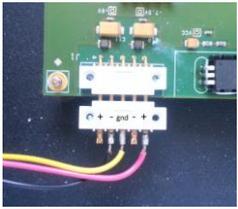
4.1.3 Módulo de alimentação

O módulo de alimentação da placa de testes permite alimentar todos os componentes do sistema de aquisição.

A placa de testes é alimentada com +6,0 V e - 7,5 V. As correntes consumidas estão na Tabela 4-3.

Tabela 4-3 - Alimentação da placa de testes MAROC3.

Tensão (V)	Corrente (mA)
+6,0	~350
-7,5	~50



Internamente o módulo fornece as seguintes tensões reguladas aos diversos componentes:

- DVDD: 3,5 V
- AVDD: 3,5 V
- VCCIO: 1,5 V
- P1V8: 1,7 V
- P3V3: 3,3 V
- VCC: 5 V

4.1.4 Solução de Hardware

Para facilitar a utilização do sistema de aquisição e melhorar a sua blindagem a ruídos eletromagnéticos exteriores todos os sistemas eletrónicos foram colocados dentro de uma caixa metálica. Foi assegurado que todos os componentes da caixa estavam ligados à terra, comum a todo o sistema, de modo a garantir a blindagem eletromagnética do sistema. A Figura 4-11 mostra o painel frontal do sistema.



Figura 4-11 - Painel frontal do sistema de aquisição.

Neste painel é possível ligar o cabo proveniente do detetor (Figura 4-12) a uma ficha *Centronix* de 36 pinos com os sinais dos 16 canais e também, se necessário, um 17º canal que pode ser o sinal de soma de todos os canais. Na zona da direita existem fichas 8 *LEMO*. Devidamente identificadas. A função de cada uma delas está descrita na

Tabela 4-4.

Tabela 4-4 - Ligações LEMO do painel frontal.

Ficha LEMO	Função
Ctest	Entrada de teste cujo sinal pode ser injetado nos canais de entrada do <i>MAROC3</i> escolhidos pelo utilizador. O sinal aqui colocado atravessa um condensador interno do <i>MAROC3</i> de 2 pF.
F_out	Saída analógica do <i>shaper</i> rápido do canal escolhido pelo utilizador
S_out	Saída analógica do <i>shaper</i> lento do <i>MAROC3</i> da unidade <i>Track and Hold</i> e canal escolhido pelo utilizador
Trigger	Saída de <i>trigger</i> do sistema (TTL; Saída a 50 Ω)
Hold1	Sinal de controlo da unidade <i>Track and hold 1</i> do <i>MAROC3</i> . Entrada TTL terminada a 50 Ω.
Hold2	Sinal de controlo da unidade <i>Track and hold 2</i> do <i>MAROC3</i> . Entrada TTL terminada a 50 Ω.



Figura 4-12 - Cabo de ligação do detector ao sistema de aquisição (Ficha Centronix - 17 fichas LEMO fêmeas).

O painel traseiro (Figura 4-13) permite ligar a alimentação do sistema e a ligação USB.



Figura 4-13 - Painel traseiro do sistema de aquisição.

O cabo de alimentação deve ser ligado a uma fonte de alimentação da forma indicada na Tabela 4-5.

Tabela 4-5 – Fontes de Alimentação.

Conector	Tensão (corrente consumida)
Preto	-7,5 V (50 mA)
Prateado	GND
Vermelho	+6,0 V (350 mA)

A Figura 4-14 mostra a forma como é feita a ligação dos sinais entre a ficha *Centronix* e a placa do sistema de aquisição. Foi utilizado um cabo plano com fios alternados entre sinal e terra para minimizar o *crosstalk* entre canais. Na entrada de cada canal foi colocado um condensador de acoplamento de $0,1 \mu F$ para impedir que a componente *DC* dos sinais de entrada interfiram com a polarização do pré-amplificador. É também visível, na Figura 4-14, a *PCB* produzida para colocar estes condensadores.

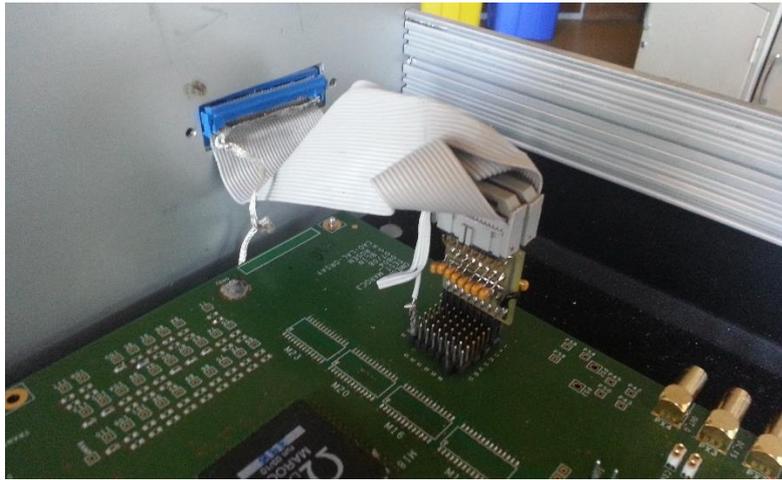


Figura 4-14 - Pormenor da ligação dos sinais de entrada

Esta solução de encapsulamento de *hardware* permite reduzir substancialmente o nível de interferências eletromagnéticas e tornar o sistema de aquisição num sistema portátil fácil de transportar e utilizar em diferentes locais.

Capítulo 5

Configuração, controlo e comunicação

5 Configuração, controlo e comunicação no sistema de aquisição desenvolvido

A configuração e o controlo do sistema de aquisição é um aspeto fundamental do seu funcionamento e a forma como é feita pode condicionar, em larga escala, o seu desempenho. A possibilidade de ligar ao computador é uma funcionalidade imprescindível, pois permite ao utilizador interagir com sistema de uma forma fácil e intuitiva recorrendo a interfaces gráficas. Não menos importante é a possibilidade de registar os dados recolhidos diretamente no computador para que posteriormente possam ser analisados digitalmente de acordo com as necessidades e objetivos.

No sistema de aquisição desenvolvido as funções de configuração e controlo estão repartidas entre os diferentes elementos representados na Figura 5-1. Os vários elementos comunicam entre si utilizando diferentes interfaces descritas neste capítulo.

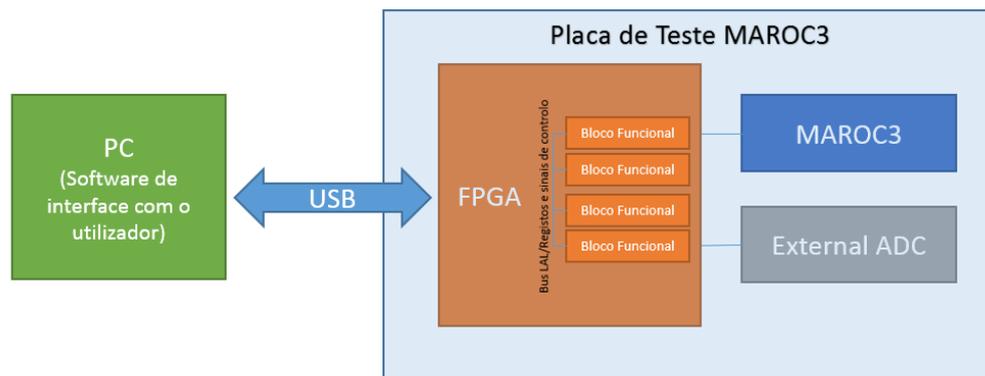


Figura 5-1 - Arquitetura de configuração, controlo e comunicação do sistema de aquisição.

A unidade central de controlo de todo o sistema é a *FPGA*. Esta contém registos que controlam os seus blocos funcionais. Cada um desses blocos funcionais tem uma função específica no processo de configuração do sistema ou do controlo de aquisição. Estes blocos têm as seguintes funções:

- configuram o *MAROC3* enviando-lhes os registos de configuração (registo de controlo e registo de leitura),
- controlam os processos de digitalização dos *ADC* (*ADC* interno do *MAROC3* e *ADC* externo)
- fazem a leitura e armazenamento temporário dos valores digitalizados. O programa da *FPGA* é o *firmware* do sistema de aquisição.

Por sua vez o *software* que corre no computador tem a função de, utilizando um protocolo sobre uma ligação *USB*, alterar os registos da *FPGA* e assim controlar a execução dos seus blocos funcionais. É também responsável por enviar para a *FPGA* os parâmetros de configuração que são por esta enviados para o *MAROC3*. O *software* executa também a tarefa de leitura da *FPGA* dos valores medidos, aí temporariamente armazenados.

O *software* que corre no computador é também a interface com o utilizador, permitindo-lhe escolher os parâmetros de configuração de todo o sistema, iniciar processos de aquisição e visualizar, analisar e armazenar os dados medidos, utilizando sempre um ambiente gráfico intuitivo.

Depois de analisadas em detalhe cada uma das unidades do sistema de configuração, controlo e comunicação do sistema de aquisição de dados serão descritas algumas rotinas para que seja perceptível a forma como as diversas funções são executadas.

É importante referir que, à exceção dos detalhes do protocolo de comunicação sobre *USB* utilizados, toda a informação apresentada nesta secção foi obtida através de um processo de análise do

firmware de testes da *FPGA* e do *software* da placa de testes *MAROC3*. Apenas depois desta primeira fase foi possível adaptar o *firmware* da *FPGA* e desenvolver o *software* do sistema de aquisição.

Os vários elementos do módulo de configuração, controlo e comunicação, são pormenorizados nas secções seguintes. Inicialmente é apresentada a arquitetura de comunicações entre os vários elementos e de seguida é feita uma abordagem aos elementos de configuração e controlo de baixo nível. No final é descrito o *software* de interface com o utilizador e as rotinas de controlo de mais alto nível.

5.1 Comunicação entre o hardware e o PC

No sistema de aquisição desenvolvido a ligação *USB* entre a placa de teste do *MAROC3* e o computador permite ao *software* alterar ou ler registos da *FPGA*.

A comunicação entre a *FPGA* e o computador é feita através de um controlador *FT245B*, fabricado pela *FTDI*, responsável pela implementação dos níveis mais baixos do protocolo de comunicação *USB* com o computador. A comunicação é gerida por um protocolo de comunicação sobre *USB* desenvolvido pelo *LAL*⁴, o *LALusb* [65] [67]. Este oferece ao programador um fácil mecanismo de encapsulamento de dados e de gestão de interrupções e de erros, permitindo um acesso direto a todos os registos de controlo e periféricos do sistema. A arquitetura global da interface completa de comunicação entre o *hardware* e o *software* no *PC* é apresentada na Figura 5-2.

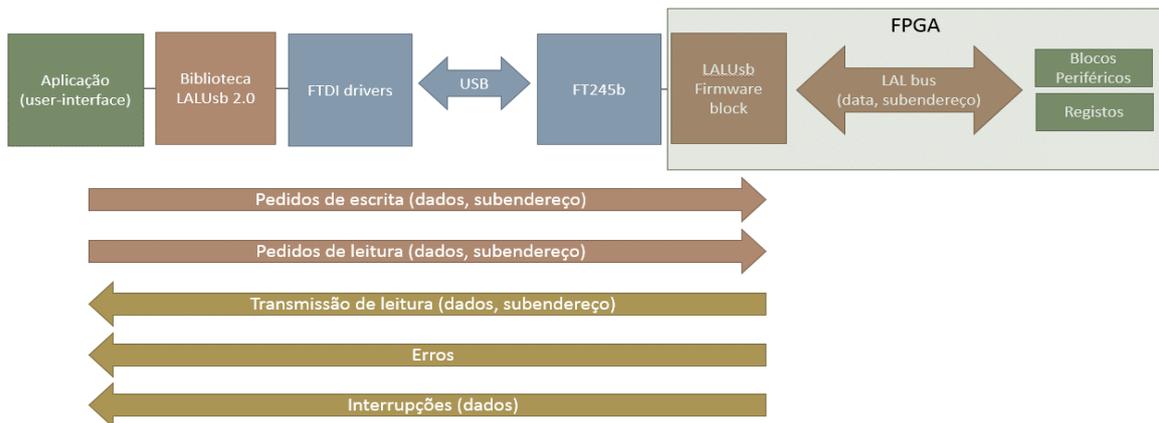


Figura 5-2 - Arquitetura completa da interface de comunicação ente o hardware e PC.

O controlador *FT245B* implementa todo o protocolo de comunicação *USB* libertando o utilizador da necessidade de programar *firmware* de baixo nível para esta interface. A possibilidade de utilização dos drivers da *FTDI* evita também a necessidade de desenvolver novos drivers *USB*. Cada dispositivo que usa este controlador é identificado no computador por duas *strings* (descrição e número de série) únicas que estão guardadas numa *EPROM*.

O controlador *FT245B* permite uma taxa de transferência de dados até 300 *kByte/s* utilizados os drivers *VCP (Virtual COM Port)* que emulam uma porta de comunicação série [68].

Como é possível observar no diagrama de arquitetura (Figura 5-3), o controlador *FT245B* é um simples *FIFO byte pipe* bi-direcional. O *FIFO* de entrada e de saída têm, respetivamente, 128 e 384 *byte*

⁴ O *Laboratoire de l'Accélérateur Linéaire (LAL)* é uma unidade de investigação mista do *IN2P3, CNRS (French National Centre for Scientific Research)* e Universidade de Paris-Sul. A sua atividade de investigação está centralizada na física de partículas, cosmologia e astrofísica.

de capacidade. O controlador disponibiliza um interface bastante simples para a *FPGA* composta apenas por um bus de 8 bits para os dados e quatro linhas de controlo.

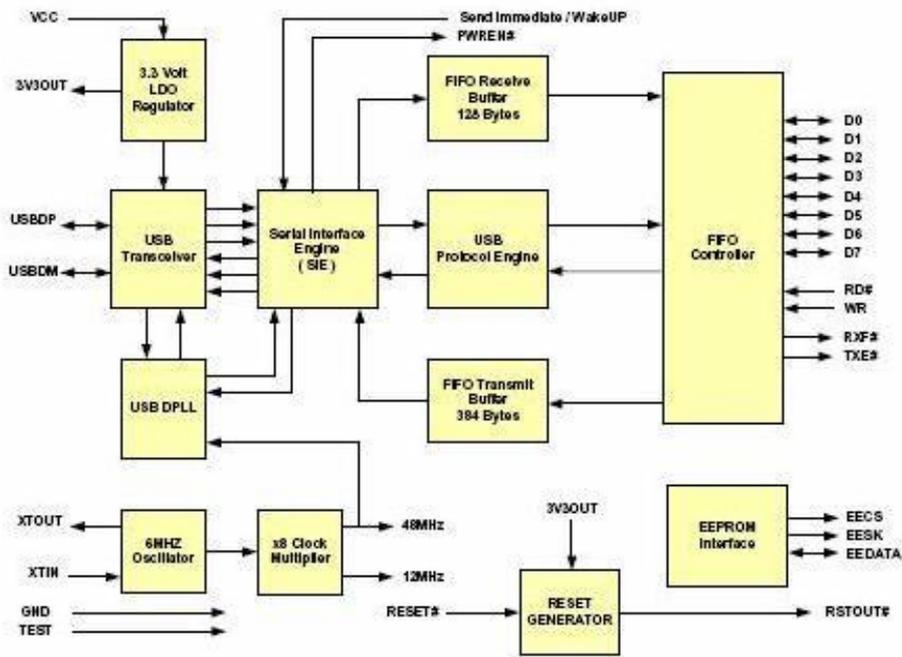


Figura 5-3 - Arquitetura do controlador FT245B [68]

Dada a simplicidade da interface *USB* utilizada e uma vez que o controlador *FT245B* se limita a colocar na saída, em paralelo, os *bytes* enviados pelo computador em série, sem qualquer significado em específico, é necessário utilizar uma camada de transporte que permita distinguir os diferentes *bytes* enviados encapsular os dados e fazer a gestão de interrupções e de erros.

O protocolo *LALusb* implementa estas funções. Este protocolo foi desenvolvido ao nível do *firmware* e do *software* de forma a permitir a comunicação *USB* de uma forma simples e *plug and play* entre a aplicação a correr num computador e o *hardware*, que apenas tem de integrar o bloco de decodificação de mensagens (*firmware*) na sua *FPGA*. É um protocolo que pode ser utilizado nos vários tipos de sistemas de aquisição, seja naqueles em que a comunicação é despoletada pelo computador ou pelo detetor, e que, pela sua simplicidade e transparência para o utilizador é utilizado em muitos sistemas na área da física nuclear e de altas energias.

O protocolo de encapsulamento desenvolvido pelo *LAL* permite enviar pacotes de dados e interrupções de forma simples e eficiente provocando o mínimo tempo morto de comunicação possível. O encapsulamento de dados tem a mesma estrutura para escrita, pedidos de leitura e envios de leitura. Podem ser escritos até 256 ou lidos até 6553 *bytes* em cada mensagem. A estrutura das mensagens é a seguinte (Tabela 5-1):

- Um *header byte*
- *Byte* de controlo com o número de *bytes* da mensagem (Nas mensagens de pedido de leitura é o *LSB* (*byte* menos significativo) do número de *bytes* pedidos) a transferir (menos um para permitir um máximo de 256)
- *Byte* de controlo que indica a direção (0 para escrita e 1 para pedidos de leitura ou transmissão de leitura) da comunicação e o subendereço a que se refere o *byte* transmitido
- *N bytes* de dados (Nas mensagens de pedido de leitura é o *MSB* (*byte* mais significativo) do número de *bytes* pedidos)
- Um *trailer byte*

Tabela 5-1 - Encapsulamento das mensagens [67].

Byte/bit	b7	b6	b5	b4	b3	b2	b1	b0
Header	1	0	1	0	1	0	1	0
Control 1	Nb of words – 1 (N – 1)							
Control 2	R/W* = 0	Subadd						
Data x N**	Data byte x N**							
Trailer	0	1	0	1	0	1	0	1

Do lado do dispositivo o protocolo verifica sempre se o primeiro byte de cada mensagem é um *header byte* e o último um *trailer byte*. Caso isso não aconteça, é enviada uma interrupção para o computador para assinalar o erro. O computador também pode enviar interrupções em caso de erro. A estrutura da mensagem de interrupção (Tabela 5-2) é idêntica à das mensagens de dados mas o primeiro *byte* de controlo (dimensão da mensagem) é igual a 0, o subendereço é 0x7F e o *bit* R/W igual a 0 (contrariamente a uma mensagem de transmissão de leitura). O *bit* 7 da palavra de dados indica o tipo de interrupção, é 0 para assinalar um erro de transmissão e 1 para uma interrupção gerada intencionalmente. Os restantes 6 *bits* de dados podem ser utilizados para identificar a interrupção.

Tabela 5-2 - Formato da mensagem de interrupção [67].

Octet/bit	b7	b6	b5	b4	b3	b2	b1	b0
Header	1	0	1	0	1	0	1	0
Control 1	0	0	0	0	0	0	0	0
Control 2	0	Subadd = 0x7F						
Data	Status byte							
Trailer	0	1	0	1	0	1	0	1

O *hardware* utilizado pela interface *USB* baseado no controlador *FTDI* é bastante simples e é apresentado na Figura 5-4.

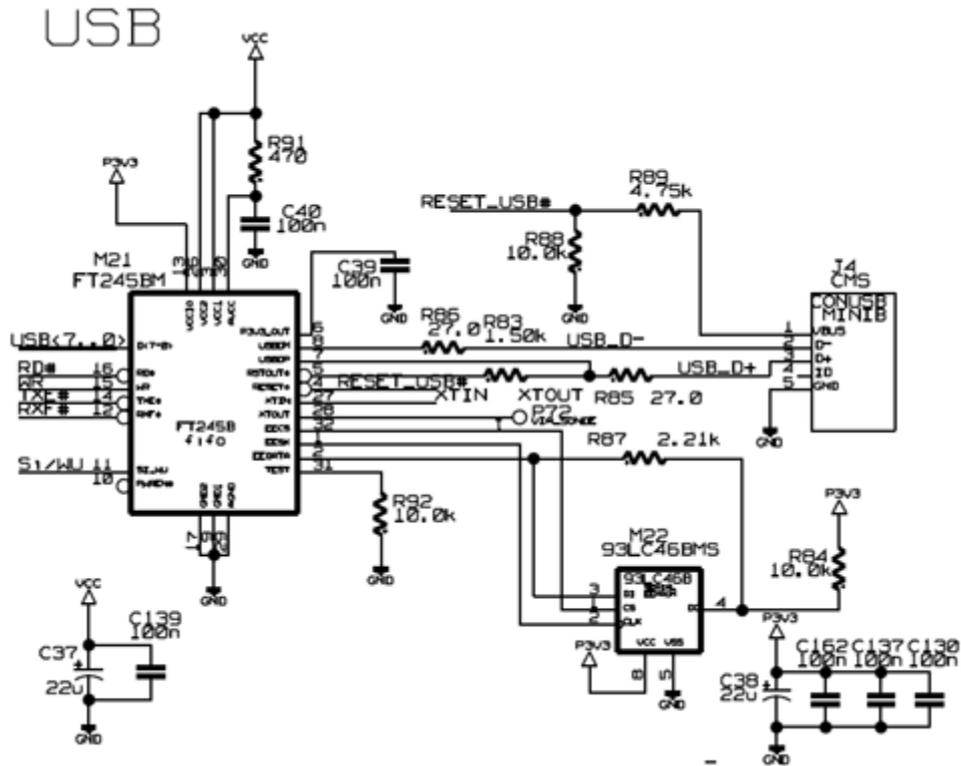


Figura 5-4 - Esquemático da interface USB da placa de teste MAROC3 [69].

Esta interface é ligada a uma *FPGA* que deverá ter programada o bloco de *firmware* do protocolo *LAL*, desenvolvido para *FPGAs* Altera. A arquitetura deste bloco está representada na Figura 5-5.

Este bloco faz a ligação ao bus paralelo e sinais de controlo do *FT245B* e cria um *bus LAL* de 8 bits paralelos de dados (*user_data[7..0]*), 7 bits paralelos de endereçamento (*subadd[0..6]*) e alguns sinais de controlo. Neste *bus* de comunicação podem ser ligados todos os periféricos internos da *FPGA*, incluindo registos de controlo.

O sinal *n_write* e *n_read* sinalizam, respetivamente, um ciclo de escrita ou leitura sincronizado pelo sinal *n_sync*. O sinal *n_wait* permite gerir a comunicação entre a interface e periféricos lentos. A escrita ou leitura é inibida quando este sinal é 0. Os periféricos devem colocar este sinal a 1 quando estão prontos para comunicar. O sinal *busy* informa os periféricos do estado do bloco de interface *USB*. Os sinais *red_req* e *interrupt* podem ser utilizados para gerar interrupções pelos periféricos.

FT245B side

FPGA user side

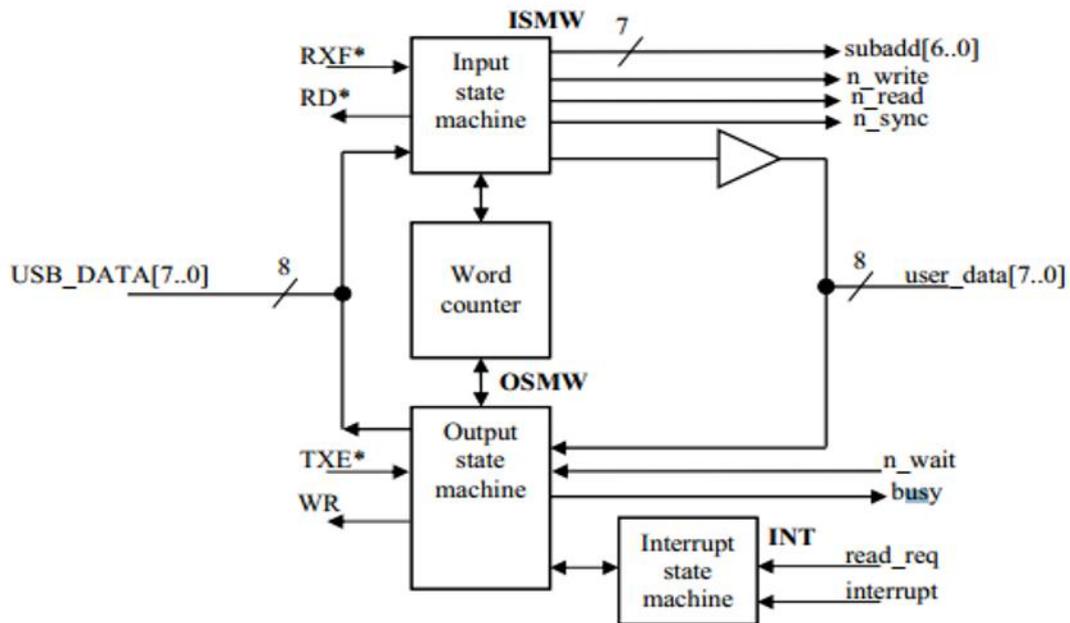


Figura 5-5 - Diagrama funcional do bloco de interface USB da FPGA (adaptado de [70]).

A implementação deste bloco na *FPGA Altera* presente na placa de teste do *MAROC3* é apresentada na Figura 5-6.

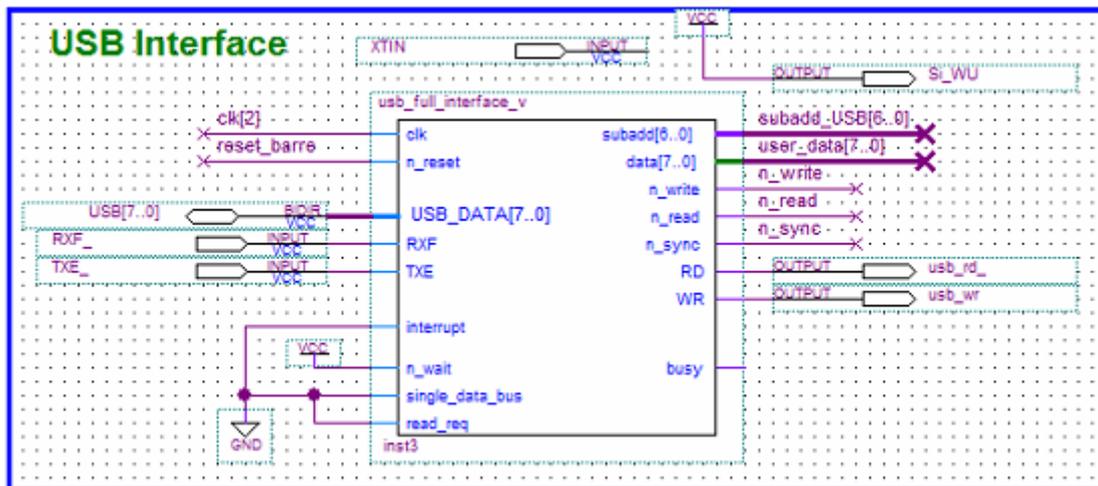


Figura 5-6 - Implementação da interface LALusb na FPGA Altera da placa de teste do MAROC3.

No caso da placa de testes do *MAROC3* e do sistema de aquisição desenvolvido, para simplificar a comunicação, qualquer leitura é sempre feita a pedido do *software* que corre no computador. Os eventos têm de ser guardados na *FPGA* e transmitidos a pedido do *software* no *PC*. Por este motivo, pode-se verificar que o sinal de interrupção (*interrupt*) está ligado à terra, não estando a ser utilizado.

Para facilitar a utilização do protocolo *LALusb* foi desenvolvida uma biblioteca que permite a qualquer utilizador interagir com dispositivos que utilizam o protocolo *LAL*, como é o caso da placa de teste do *MAROC*, em particular da *FPGA* nele incluída, sem conhecimentos detalhados sobre a codificação e decodificação da informação transferida pela interface *USB*. Esta biblioteca é uma camada intermédia entre o driver *FTDI* e a aplicação (Figura 5-2) e é disponibilizada em *C* e em *LabView*.

A biblioteca *LALUsb* permite que sejam ligados ao computador e endereçados até 16 dispositivos em simultâneo. Para cada dispositivo reconhecido pelo sistema operativo, identificado pelo mesmo por duas *strings* (descrição e número de série), a biblioteca atribui um *ID* único (endereço) que é utilizado por todas as funções para inicializar, configurar, comunicar ou reprogramar o dispositivo. Cada dispositivo pode ter 128 blocos ou registos identificados pelo subendereço.

Esta biblioteca permite fazer pedidos de escrita e pedidos de leitura, com a respetiva receção de dados, associados a um subendereço. Permite ainda gerir erros e interrupções gerados pelo *hardware*.

A informação sobre todas as funções da biblioteca pode ser consultada em [71]. Na Tabela 5-3 são apenas enumeradas e sucintamente descritas algumas das funções principais:

Tabela 5-3 - Principais funções da biblioteca *LALUsb 2.0*.

Função	Parâmetros	Descrição
USB_FindDevices	DeviceDescriptionStr	Procura dispositivos <i>USB</i> cujo nome corresponda ao parâmetro
OpenUsbDevice	Sernumstr	Inicia a ligação com o dispositivo com o número de série indicado no parâmetro. Devolve o <i>id</i> do dispositivo a que se conecta
USB_Init	Usbid	Inicializa o dispositivo e limpa o <i>FIFO</i> de receção e envio do mesmo
CloseUsbDevice	Usbid	Termina a ligação com o dispositivo escolhido
UsbWrt	id : ID do dispositivo sub-addr : subendereço do registo a ser escrito buffer : ponteiro para o bloco a ser escrito count : número de bytes a ser escrito	Escreve um bloco de dados no subendereço escolhido. Devolve o número de bytes escritos.
UsbRd	id : ID do dispositivo sub-addr : subendereço do registo a ser escrito buffer : ponteiro para um <i>array</i> onde são guardados os dados lidos count : número de <i>bytes</i> a ser escrito	Lê um bloco de dados no subendereço escolhido. Devolve o número de bytes lidos.

Resumidamente, todo o protocolo *LALUsb* permite ao programador e utilizador de *software* ter um acesso direto de forma simples aos registos de todos os periféricos da *FPGA* ligados a um bus *LAL* endereçável utilizando uma ligação *USB*.

Esta biblioteca pode ser utilizada no *LabView*. Para além das funções padrão importadas do ficheiro *dll*, existem ainda funções de mais alto nível para facilitar, neste ambiente de programação, a escrita/leitura de registos completos ou *bits* individuais.

A função *rd_wr_usb.vi* (Figura 5-7) permite ler ou escrever um registo completo associado a um subendereço escolhido. Para serem enviados o registo deve estar formatado sob a forma de lista de inteiros em que cada inteiro corresponde a um *byte*.

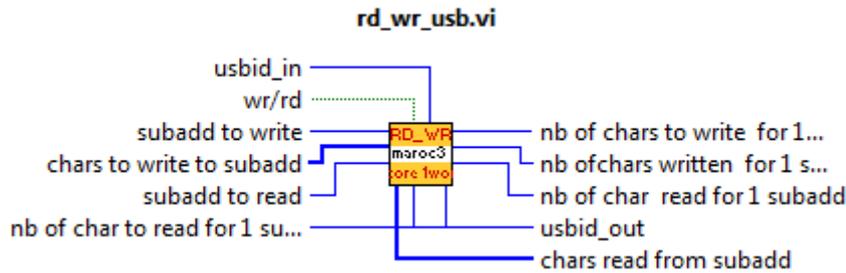


Figura 5-7 – Função *rd_wr_usb.vi*.

A função *core_USB_ALT_modifyReg_bit.vi* (Figura 5-8) permite alterar um único bit de um dos registos da FPGA.

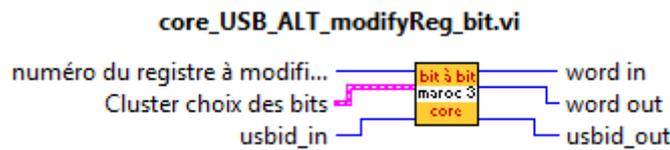


Figura 5-8 - Função *core_USB_ALT_modifyReg_bit.vi*.

Mais informações sobre o protocolo *LALusb* e a sua biblioteca, incluindo instalação e descrição detalhada de todas as funções podem ser consultados em [70] e [71].

5.2 FPGA

A *FPGA* está dividida em blocos funcionais que são executados de forma independente comunicando entre si com sinais de controlo internos. A maioria dos blocos está também ligado ao bus *LAL* e pode receber e enviar dados para o computador. Cada bloco é responsável por controlar e coordenar o funcionamento interno da *FPGA* ou por realizar as diversas operações de controlo sobre os restantes componentes da placa de teste como o *MAROC3* e o *ADC AD9220*.

A *firmware* desenvolvida é baseada na versão de testes disponível em [72]. Alguns dos blocos funcionais mantiveram-se inalterados uma vez que não eram elementos limitadores do desempenho mas outros foram adaptados ou reescritos por completo. Foram também desativados alguns blocos não utilizados, como por exemplo os módulos de teste de *trigger*, para libertar recursos da *FPGA*.

A comunicação com o *PC* é gerida da forma descrita anteriormente pelo bloco “*USB Interface*” (Figura 5-6). Este bloco recebe as mensagens/pedidos do computador e coloca-as no bus *LAL* devidamente endereçadas. As mensagens/pedidos são depois devidamente interpretadas/respondidos pelo bloco a que se dirigem, ou seja, pelo bloco a que se refere o subendereço. Relativamente ao *firmware* da versão de testes, este bloco não sofreu alterações uma vez que não foram detetados problemas na comunicação *USB*.

De seguida, será feita uma breve descrição dos principais blocos funcionais que correm na *FPGA* e as respetivas funções.

O bloco “*Slow Control (& registers writing)*” é responsável por receber do computador os diferentes registos de controlo de todo o sistema. Este é também o bloco que envia os registos de configuração e

de leitura para o MAROC3. Este bloco está representado na Figura 5-9 e os subendereços a que responde e as ações que desencadeia estão descritos na Tabela 5-4.

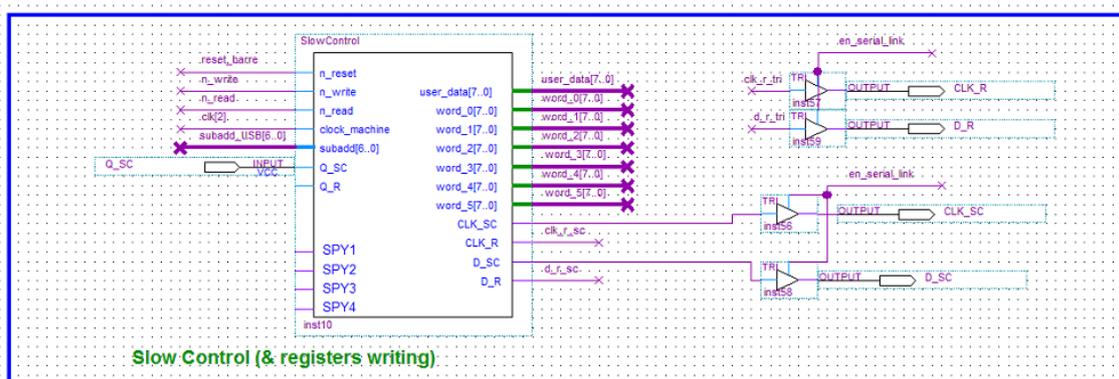


Figura 5-9 - Bloco funcional "Slow Control (& registers writing)".

Tabela 5-4 – Funções do bloco funcional "Slow Control (& registers writing)".

Sub endereço	Descrição	Ação	
0-7	Registos de controlo do funcionamento do sistema (word_[07])	Receção dos 6 registos de controlo do sistema	
10	Registo de controlo do MAROC	Receção do registo de 829 bits do computador e escrita do mesmo em série no MAROC3 através das portas CLK_SC e S_SC.	Este registo é transferido para o MAROC3 quando o bit de controlo word_1[1] é alterado para 1.
12	Registo de leitura do MAROC	Receção do registo do computador e escrita do mesmo em série no MAROC3 através das portas CLK_R e S_R.	Este registo é transferido para o MAROC3 quando o bit de controlo word_1[1] é alterado para 1

O bloco "ASIC Command and Word Definition" tem a função de converter em sinais de controlo funcionais os parâmetros dos registos de controlo do sistema. Estes sinais são utilizados para controlar blocos da FPGA e outros para controlar o MAROC3. Estes registos destinam-se a fazer controlo unidirecional do PC para o hardware. O esquema deste bloco está representado na Figura 5-10.

Estes dois blocos já referidos sofreram alterações face à sua versão na firmware de teste de modo a acomodar mais parâmetros necessários para controlar a execução dos processos na nova arquitetura de aquisição desenvolvida.

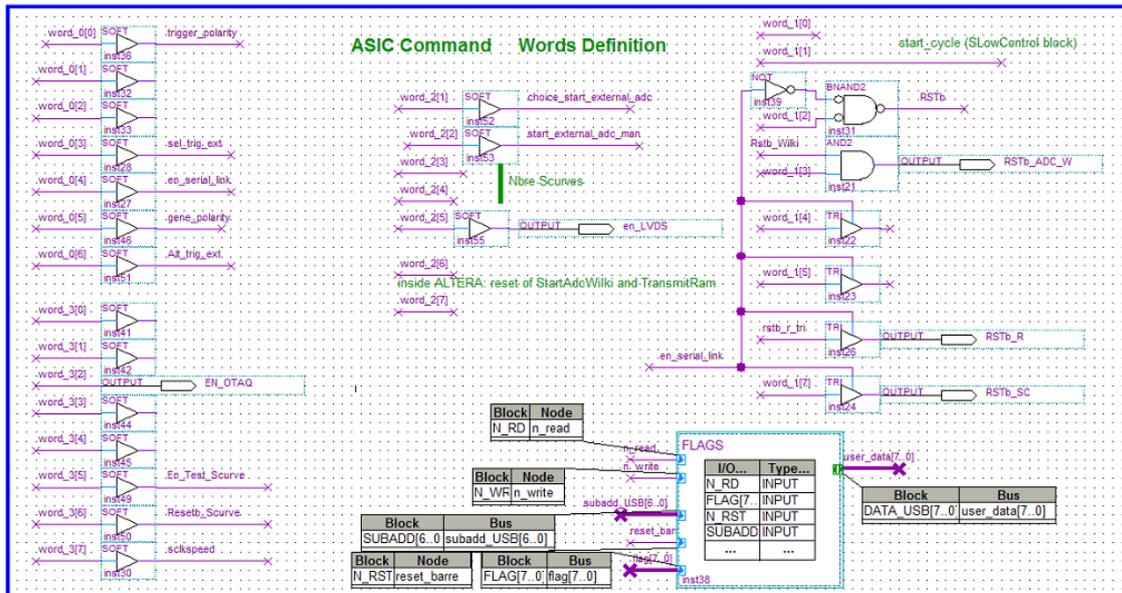


Figura 5-10 - Bloco funcional “ASIC Command and Word Definition”

Na Tabela 5-5 é apresentada a correspondência entre cada bit dos registos de controlo word_[0...5] e qual o seu significado funcional e bloco ou periférico que controla.

Tabela 5-5 – Registos de controlo da FPGA

(* sinais utilizados pelo software e firmware de teste para realizar testes de eficiência de trigger, funcionalidade não disponível no sistema de aquisição desenvolvido, ** sinais de controlo implementados de novo)

Word	bit	Nome	Função
0	0	trigger_polarity	Define a polaridade dos sinais de <i>trigger</i> da saída disjuntiva
	1		
	2		
	3	sel_trig_ext*	
	4	en_serial_link	Ativar ou desativar a comunicação com o <i>MAROC3</i>
	5	gene_polarity*	
	6	Alt_trig_ext*	
	7		
1	0		
	1	start_cycle	Iniciar o envio dos registos de controlo e leitura para o <i>MAROC3</i> (1)
	2	RSTb	Reset dos blocos da FPGA
	3	RSTb_ADC_W	Sinal de controlo (<i>Reset</i>) do ADC interno do <i>MAROC3</i>
	4		
	5		
	6	RSTb_R	Sinal de controlo (<i>Reset</i>) para escrita do registo de leitura no <i>MAROC3</i>
	7	RSTb_SC	Sinal de controlo (<i>Reset</i>) para escrita do registo de controlo no <i>MAROC3</i>
2	0	startadcb_in	Início manual da digitalização com o ADC interno o <i>MAROC3</i>
	1	Choice_start_external_adc	Controlo ADC externo
	2	Start_external_adc_man	Controlo ADC externo
	3	nb_Scurves[0]*	

	4	nb_Scurves[1]*	
	5	en_LVDS	Ativar conversor de nível do <i>clock</i> de 40Mhz (1)
	6	rstb_wilki_bloc	Reset do bloco <i>StartADCWilkinson</i> e <i>TransmitRAM</i>
	7		
3	0		
	1		
	2	EN_OTAQ	Ativação da unidade <i>OTAQ</i> do <i>MAROC3</i>
	3		
	4		
	5	EN_Test_Scurve*	
	6	Resetb_Scurve*	
	7	Sclockspeed*	
4	[0..7]	-	
5	[0..7]	-	
6	[0..7]	hold2_delay**	Valor do tempo de atraso da unidade interna geradora do sinal <i>hold2</i>
7	0	Start_adc_conf_0**	Bits de configuração do modo de funcionamento do bloco
	1	Start_adc_conf_1**	<i>StartAdcWilkinson</i> .
	2	hold1_conf_0**	Escolha da fonte do sinal <i>hold1</i>
	3	hold1_conf_1**	0,0 – VDD (Track mode) 1,0 – Hold externo 0,1 – Hold interno
	4	hold2_conf_0**	Escolha da fonte do sinal <i>hold2</i>
	5	hold2_conf_1**	0,0 – VDD (Track mode) 1,0 – Hold externo 0,1 – Hold interno
	6		
	7		

Este bloco tem ainda um sub-bloco ligado ao bus *LAL* que faz o controlo de 3 *flags*. Estas *flags* estão associadas a um registo com subendereço 16. Estas *flags* são alteradas pelos outros blocos da *FPGA* ou pelo computador. Servem para sincronizar processos entre o *hardware* e o *software*.

O significado das *flags* pode ser consultado na Tabela 5-6.

Tabela 5-6 – *Flags* de controlo.

(* sinais utilizados pelo software e firmware de teste para realizar testes de eficiência de trigger, funcionalidade não disponível no sistema de aquisição desenvolvido)

Sub endereço	Descrição	bit	nome	Função
		0	flag[0]	Assinala fim de ciclo do ADC externo
		1	flag[1]*	
16	Registos de <i>flags</i>	2	flag[2]	Não utilizado. <i>Flag</i> é ativada quando o ADC interno do <i>MAROC</i> inicia a transmissão de dados. Esta <i>flag</i> só pode ser desativada pelo <i>software</i> . Serve para o <i>software</i> saber se o <i>hardware</i> tem eventos por descarregar. Na arquitetura escolhida a sincronização entre o <i>hardware</i> e o computador e feita de uma outra forma descrita à frente.

O bloco “PCB I/O” (Figura 5-11) define grande parte dos portos de entrada e saída da FPGA. Tem também a função de controlar alguns parâmetros destas entradas e saídas. Esta unidade faz a disjunção lógica dos 64 sinais de *trigger* que recebe do MAROC3 e permite determinar a polaridade da saída disjuntiva de *trigger or_triggers*, com base no parâmetro de controlo *trigger_polarity*.

Este bloco faz também a escolha das fontes dos sinais *hold1* e *hold2* a enviar para o MAROC3. Para cada um deles é possível escolher se se pretende manter as unidades sempre em modo *track*, utilizar os sinais de *hold* gerados pelo gerador de sinais de *hold* da FPGA, interno ou externo (sinais ligados nas portas *HOLD1* e *HOLD2*). Esta funcionalidade não existia no *firmware* de teste.

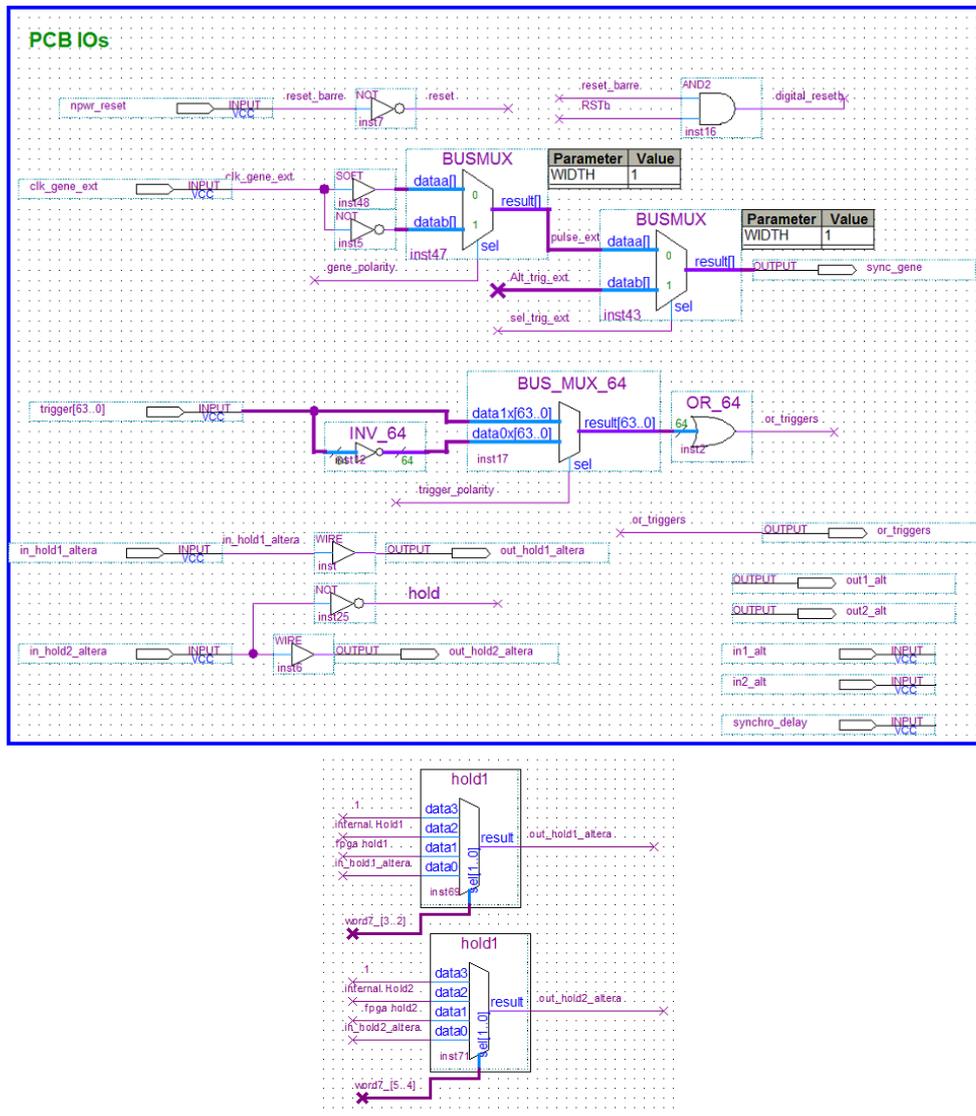


Figura 5-11 – Bloco funcional “PCB I/O”.

O bloco “StartAdcWilkinson” (Figura 5-12) é o responsável por controlar o ADC interno do MAROC3 e, consequentemente dar início à digitalização dos sinais de cargas adquiridos. Este bloco gera os sinais de controlo necessários para iniciar a digitalização dos sinais no ADC do MAROC3 (*start_ADCb* e *Rstb_Wilki*) quando deteta uma transição descendente do sinal *hold2*, ligado à porta *synchro_write_trig*.

Este bloco sofreu alterações de fundo significativas uma vez que no *firmware* de teste apenas podia responder a um evento em cada ciclo de execução. Depois de receber um sinal de *trigger* do evento e ativada a sequência de controlo do ADC do MAROC3 (descrita mais à frente) ficava em modo inativo até que toda a unidade fosse reiniciada pelo sinal *rstb_wilki_bloc* ligado à entrada *n_reset*. Este modo de funcionamento criava uma grande limitação na taxa de aquisição uma vez que o sinal *rstb_wilki_bloc* é

controlado pelo computador, exigindo assim a realização de uma rotina de reinício a cada evento digitalizado.

Foi criada a opção de operar este bloco num modo em que responde permanentemente a todos os eventos enquanto estiver no modo de conversão. O modo de conversão é ativado colocando o sinal de controlo *startadc_in* ligado ao *bit 0* do registo 2 (alterado pelo computador) em estado 0. Neste modo de funcionamento o *software* apenas tem de ativar no início da aquisição o módulo que este responderá a todos os eventos dando início à digitalização de todos eles. O sinal *transmitt_on* é utilizado para saber quando é terminada uma aquisição e assim evitar que outra seja iniciada antes disto acontecer.

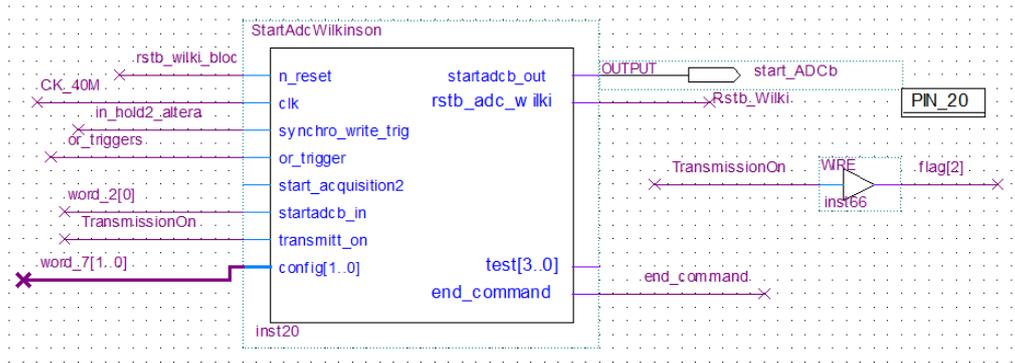


Figura 5-12 – Bloco funcional “StartAdcWilkinson”.

Os *bits* de controlo do bloco (*config[1..0]*) podem ser controlados pelo *software* uma vez que estão agora ligados aos bits 0 e 1 do registo 7.

O *bit* *config[1]* permite alternar entre o modo de funcionamento de aquisição única (0) ou o modo de aquisição contínua (1). No sistema desenvolvido é sempre utilizado o modo de aquisição contínua.

O *bit* *config[0]* permite escolher qual o modo de *trigger* do bloco. Quando este *bit* é 0 a aquisição é iniciada na transição descendente do sinal *hold2*. No caso de o *bit* ser 1 a aquisição é iniciada algum tempo depois de um da saída disjuntiva dos 64 *triggers* do *MAROC3*, *or_triggers*. Utilizar este segundo modo de funcionamento poderia ser uma alternativa aos módulos geradores de sinais *hold* implementados na *FPGA* ou utilizados externamente. No entanto, este modo, para além de apenas permitir uma um atraso mínimo entre o *trigger* gerado pelo *MAROC3* da ordem dos 200 *ns* ajustável em passos de 40 *ns* (valores muito elevados na maioria dos casos), esta unidade não gera os sinais de *hold* que é necessário ligar ao *MAROC3* para guardar os valores analógicos de modo a que permaneçam constantes durante a aquisição. Assim no sistema desenvolvido é sempre utilizado o modo 0.

O bloco “*TransmitRam*” (Figura 5-13), a par do descrito anteriormente foi o que sofreu mais alterações para permitir aumentar a taxa de aquisição do sistema. Esta unidade faz a leitura digital dos ADC e guarda-os numa fila *FIFO* até serem lidos pelo computador.

A receção dos dados do *ADC* é feita quando o sinal *TransmissionON* (sinal do *ADC* que indica que está a ser feita a transmissão de dados) está ativo e o sistema está em modo de aquisição (ao *bit* 0 do registo 2 no estado 0). Cada vez que o *ADC* termina uma aquisição envia 96 *bytes* (independentemente da resolução do *ADC* utilizada são sempre enviados 12 *bits* por canal, ou seja 768 *bits*) de dados que este bloco armazena na fila *FIFO*. Os dados são posteriormente lidos da fila *FIFO* pelo computador. Os registos que podem ser lidos pelo *software* são indicados na Tabela 5-7.

Tabela 5-7- Registos do bloco funcional "TransmitRam"

Sub endereço	Descrição
13	Número de bytes da fila FIFO ocupados [MSB]
14	Número de bytes da fila FIFO ocupados [MSB]
15	Bytes armazenados na fila FIFO

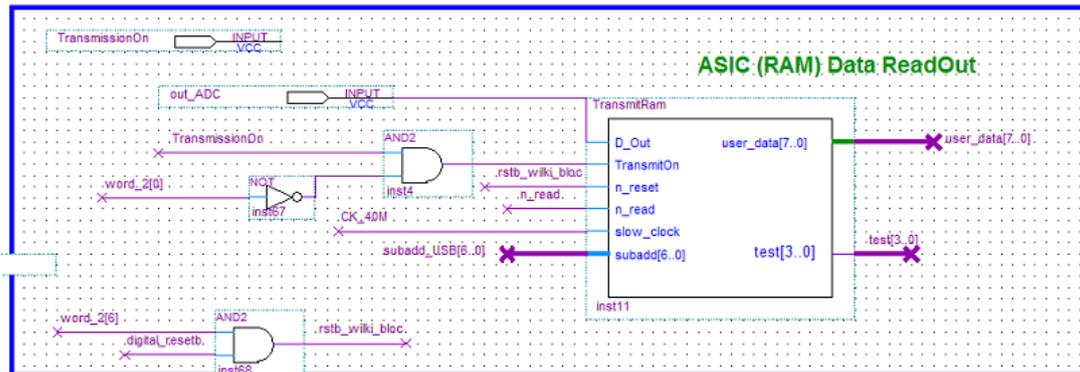


Figura 5-13 - Bloco funcional "TransmitRam"

O grande desafio na adaptação deste bloco foi permitir o registo contínuo de eventos na fila FIFO em simultâneo com leituras assíncronas de dimensão e período variável feitas pelo *software*, sem que aconteça corrupção dos dados. A implementação de uma fila FIFO de maiores dimensões (dimensão máxima permitida pelos recursos disponíveis na FPGA) e de um sistema que impede a escrita de dados caso já não haja espaço na fila FIFO para registar o pacote completo do evento de 96 bytes de forma a não criar erros, veio permitir que, ao contrário do que acontece na *firmware* de teste, não seja necessário reiniciar o bloco depois de cada evento, podendo assim o computador ler, de uma só vez, todos os eventos já guardados na fila FIFO enquanto novos podem estar a ser adicionados em simultâneo. Também para que não haja corrupção de dados, o *software* faz primeiro a leitura de quantos bytes estão disponíveis na fila FIFO para serem lidos (lendo o registo 13 e 14) e só posteriormente faz a leitura de um número de bytes da fila FIFO (registo 15) igual ao máximo múltiplo de 96 inferior ao número de bytes disponíveis.

A utilização de uma fila FIFO com dimensão de 8,182 kBytes permite que sejam armazenados temporariamente na FPGA até 85 eventos.

O bloco "Hold" (Figura 5-14) foi desenvolvida de raiz e tem a função de gerar sinais de *hold* quando detetado um evento. Esta unidade gera o sinal *hold1* e *hold2*. O sinal *hold1* é gerado por uma unidade flip-flop assim que é detetado um sinal de *trigger*. O flip-flop é reiniciado pelo sinal *transmissionON* quando a digitalização termina. O sinal *hold2* é gerado com um atraso controlável pelo utilizador. Esta funcionalidade foi desenvolvida implementando uma sequência de contadores e comparadores parametrizados pelo utilizador.

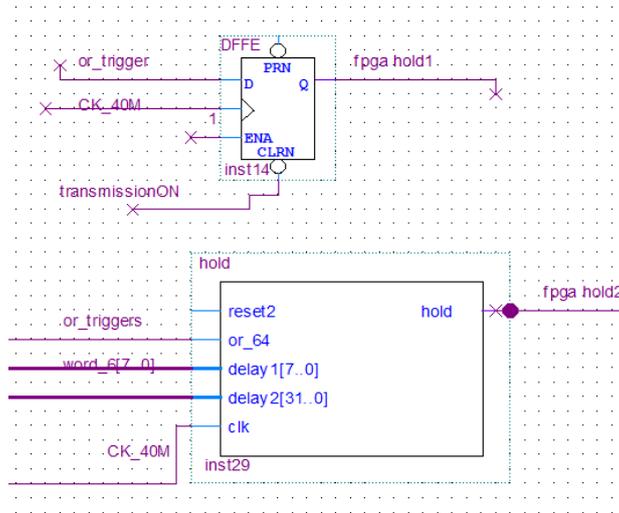


Figura 5-14 - Bloco funcional "Hold"

O bloco "External ADC Output" faz a gestão e controlo da aquisição com o ADC externo. Esta unidade inicia a aquisição quando recebe uma transição descendente do sinal *hold2*. A sua arquitetura limita bastante a taxa máxima de aquisição do sistema como ADC externo (cerca de 25Hz), mas uma vez que, como foi já referido anteriormente, a utilização deste ADC não era objectivo deste projecto não foram nele feitas alterações.

O *firmware* de teste inclui também blocos para controlar os testes de eficiencia de *trigger* do MAROC3. Alguns destes blocos tiveram de ser retirados uma vez que não são utilizados e houve necessidade de libertar recursos na FPGA

5.3 Configuração do MAROC3

Toda a configuração do MAROC3 é feita através de parâmetros guardados em dois registos, podendo cada um ser alterado através de um porto digital do MAROC3.

O registo de controlo (*Slow Control ou SC*) tem 829 *bits* e controla os seguintes parâmetros do MAROC3:

- Ativação das diferentes unidades do ASIC
- Valor do DAC 0 e 1
- Transmissão de sinas entre as diferentes unidades do ASIC
- Resolução do ADC
- Configuração das mascaras de *trigger*
- Alteração dos valores das capacidades e resistências dos 4 *shapers*
- Ganho individual dos 64 pré-amplificadores
- Escolha dos canais somados
- Escolha dos canais nos quais é injetado o sinal de teste

O registo de controlo é enviado pela FPGA para o MAROC3 em série como *little-endian* através do porto *D_SC* num sinal sincronizado com o sinal de *clock* colocado no porto *CK_SC*. O início da transmissão tem de estar sincronizado com um pulso negativo no porto *RSTn_SC*. Todos estes sinais são gerados pela FPGA e respeitam os níveis *TTL*. Os parâmetros devem ser transmitidos pela ordem apresentada na Figura 5-15. Uma descrição detalhada ordenação e função de cada um dos bits do registo pode ser consultada em anexo ou na folha de especificações do MAROC3 [64]. É utilizado um *clock* de 2,5 MHz e por isso este registo demora cerca de 332 μ s a ser transmitido.

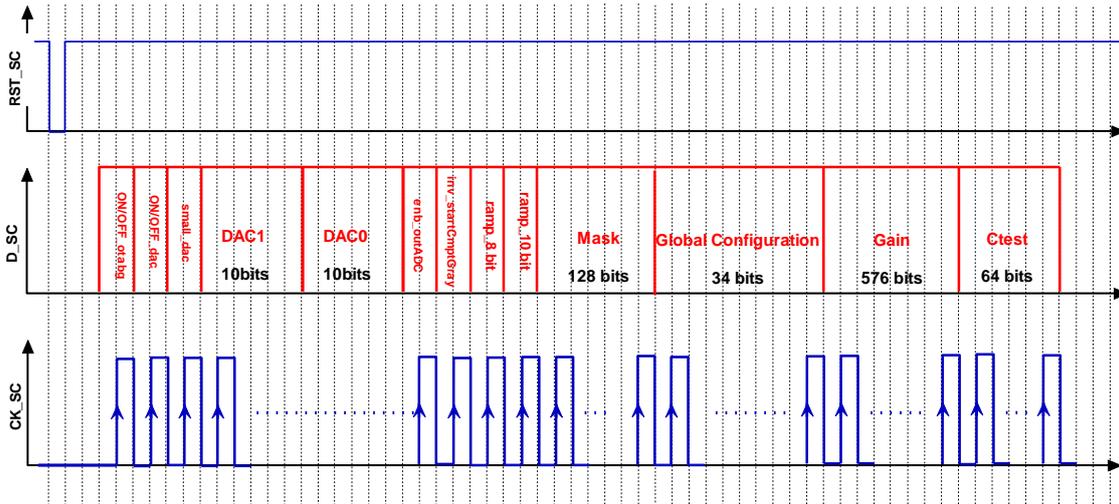


Figura 5-15 – Transmissão do registo de controlo (Slow Control) [64]

O registo de leitura (*Read* ou R) tem 128 *bits* e controla a saída analógica do MAROC3. Permite escolher qual o canal e qual a unidade a *Track and Hold* cuja saída é colocada no porto *out_Q*. Este registo condiciona também qual o sinal rápido que é possível observar na saída *DC_FS*. Quando está escolhida a unidade *Track and Hold* 1 só é possível observar os sinais dos *shapers* rápidos ligados ao discriminador 0 (unipolar e bipolar). Caso esteja escolhida a unidade *Track and Hold* 2 é possível medir a saída do *shaper* rápido ligado ao discriminador 1 (bipolar de meio ganho). À semelhança do registo de controlo, este registo é transmitido por sinais gerados pela *FPGA* colocado nos portos *D_SC*, *CK_SC* e *RSTn_SC* do MAROC3. Demora 50 μ s a ser transmitido.

Este registo controla apenas as saídas analógicas e não seleciona qual a unidade *Track and Hold* que é utilizada na digitalização.

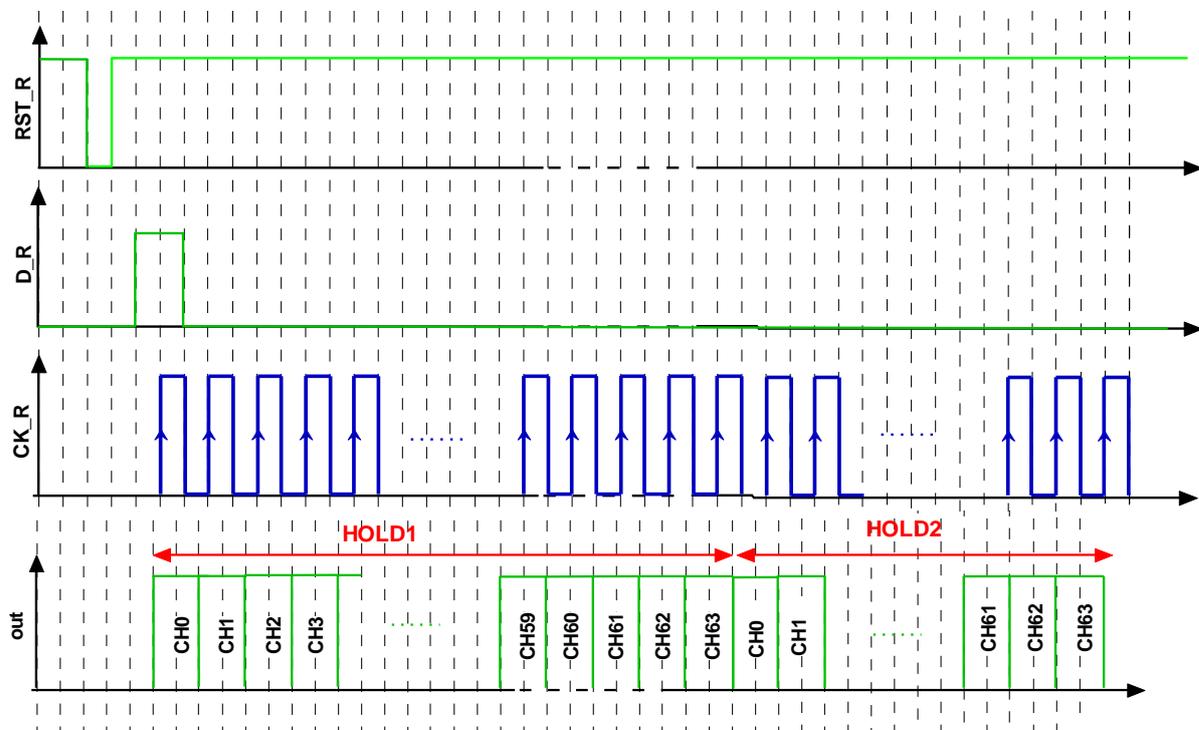


Figura 5-16 - Transmissão do registo de leitura (Read) [64].

5.4 Controlo do ADC interno do MAROC3

Toda a aquisição do ADC *Wilkinson* é controlada por 2 sinais de controlo *TTL* que são gerados por um bloco da *FPGA* e colocados em 2 portos de entrada do *MAROC3*, *RST_ADC* e *Start_ADC*.

O sinal *RST_ADC* é gerado pelo bloco “*StartAdcWilkinson*” da *FPGA* no momento da transição descendente do sinal *Hold2* (e não *Hold1* como descrito na *datasheet*) e é mantido no estado 0 durante 25 ns. Neste período é feito *Reset* a todas as unidades do ADC. Em simultâneo com a transição ascendente do sinal *RST_ADC*, é gerado o pulso negativo *Start_ADC* que tem de ter a duração mínima de 3 transições de relógio. O sinal rampa é inicializado na transição ascendente do sinal *Start_ADC*.

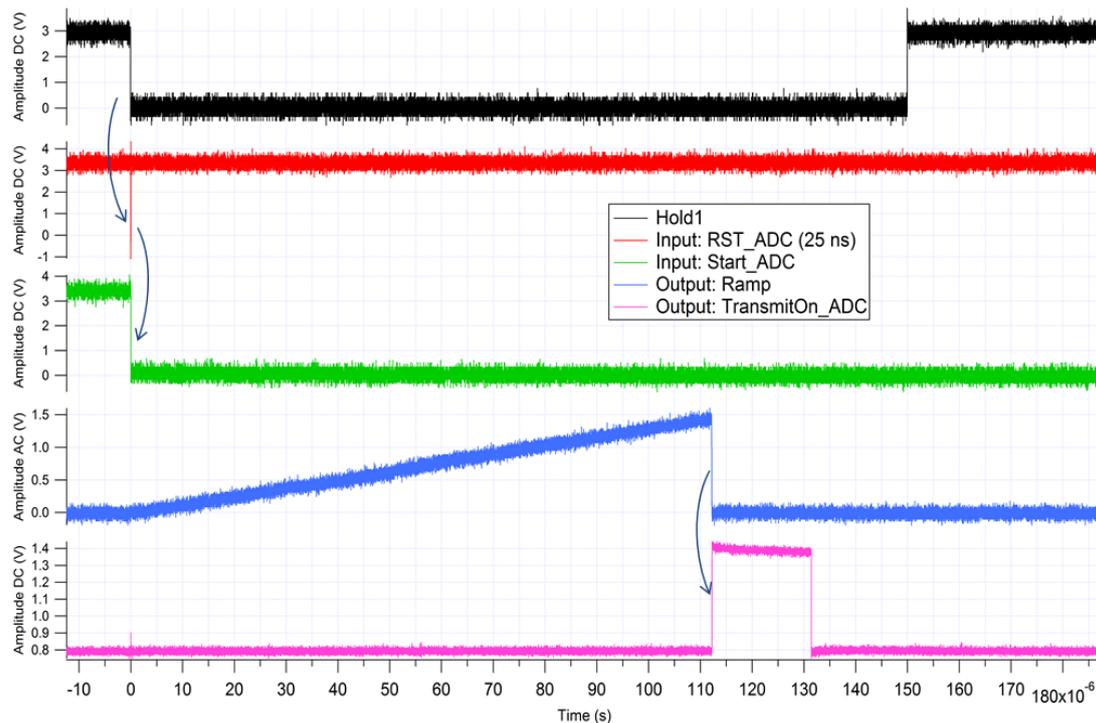


Figura 5-17 - Sequência de sinais de controlo do ADC interno do MAROC3. Imagem retirada da folha de especificações do MAROC3 [64] com incorreção. Onde se lê “Hold 1” dever-se-ia ler “Hold 2”.

Resumidamente, neste sistema, é o sinal *Hold2* que dá início à digitalização do sinal. A transição descendente do sinal *Hold2* desencadeia na *FPGA* uma rotina que gera a sequência de sinais de controlo necessário para o *ASIC MAROC3*.

Assim que termina a digitalização de todos os canais é iniciada a transmissão dos dados digitais. Existe um sinal de controlo colocado no estado 1 durante a transmissão, *TransmitOn_ADC*. Este sinal indica que os dados estão a ser transmitidos. Os dados são transmitidos sequencialmente pelo porto *out_ADC* sincronizados com a transição ascendente do sinal *TransmitOn_ADC* e a frequência de *clock*. Independentemente da resolução utilizada na aquisição são sempre transmitidos 12 bits por canal. O tempo que demora a transmissão dos dados pode ser calculado da seguinte forma:

$$T_{transmissão_{12bits}} = 12 \text{ bit} * 64 \text{ canais} * \frac{1}{4 \text{ Mbits/s}} = 19,2 \mu\text{s} \quad (5-1)$$

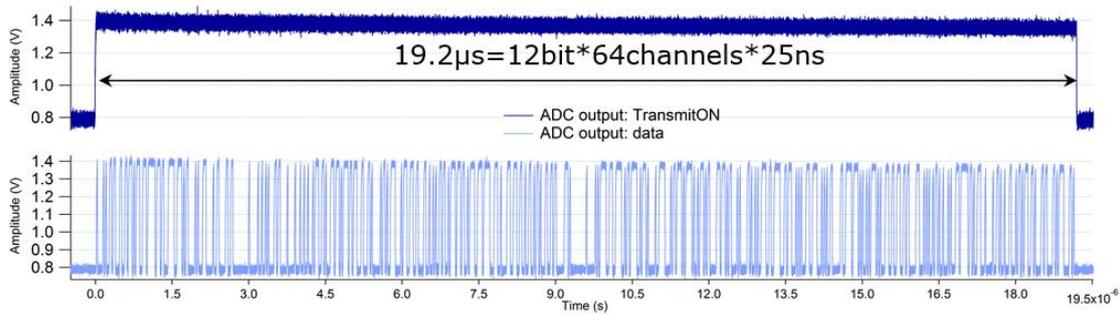


Figura 5-18 - Sinais de saída do ADC interno do MAROC3

É necessário ter atenção que os sinais *TransmitOn_ADC* e *out_ADC* podem estar trocados entre os portos 114 ou 115 do *MAROC* dependendo da versão de produção do chip. É sempre necessário fazer esta verificação e fazer o ajuste na *FPGA*. No caso da versão utilizada acontece esta troca face às etiquetas impressas na *FPGA*. A correspondência entre portas do *MAROC* e *FPGA* no sistema utilizado é a seguinte

Tabela 5-8 - Sianis *out_ADC* e *TransmitOn_ADC*.

Função MAROC	Porto MAROC	Label na placa de teste	Porto FPGA
<i>out_ADC</i>	115	<i>TransmitOn_ADC</i>	152
<i>TransmitOn_ADC</i>	114	<i>out_ADC</i>	153

É possível determinar qual a taxa máxima de aquisição do *ADC* interno determinando o tempo demorado entre o sinal que inicia a conversão (*HOLD2*) e o momento em que volta a estar disponível para nova aquisição, já depois de ter efetuado a transmissão dos dados. Este tempo é a soma da duração do *RST_ADC* (25 ns), da duração do sinal *Start_ADC* (75ns), tempo que a rampa demora até a tensão de referência em que é ativado o contador (11 μs para digitalizações de 12 bits e 0,7 μs para digitalizações de 8 bits), tempo que demora a digitalização (no máximo 102,4 μs numa digitalização de 12 bits ou no máximo 6,4 μs numa digitalização de 8 bits), tempo de comunicação (19,2 μs) e tempo morto. Somadas todas as componentes o período de aquisição do *ADC* é cerca de 135 μs para digitalizações de 12 bits e de cerca de 26 μs para digitalizações de 8 bits.

Na Figura 5-19 e Figura 5-20 pode-se verificar que o ciclo de aquisição de sinais que saturam o *ADC* demora cerca de 122 μs para uma aquisição de 12 bits e 27 μs para uma aquisição de 8 bits.

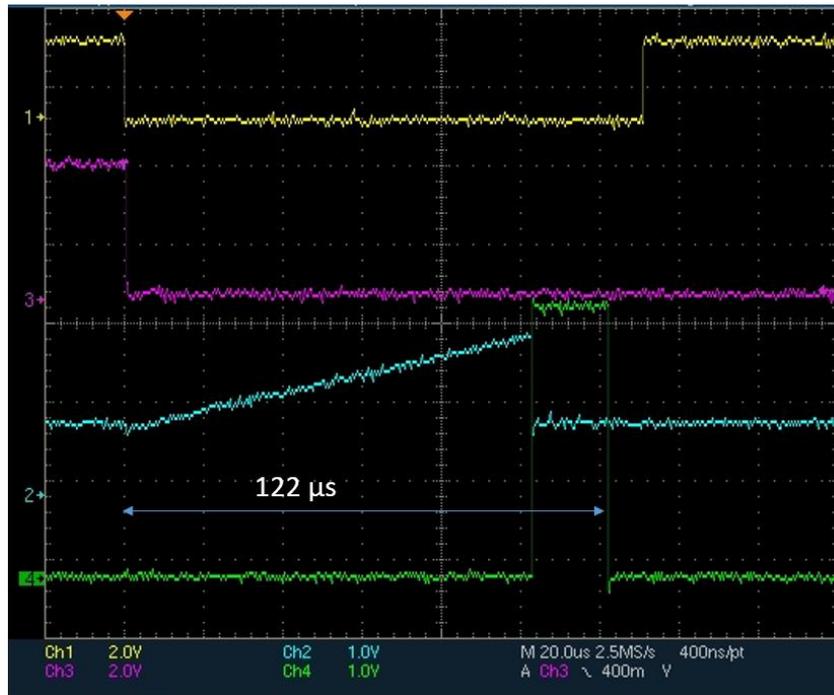


Figura 5-19 - Ciclo de aquisição de 12 bits. (Amarelo StartADC, Roxo - Hold, Azul - Rampa, Verde - TransmissionON.

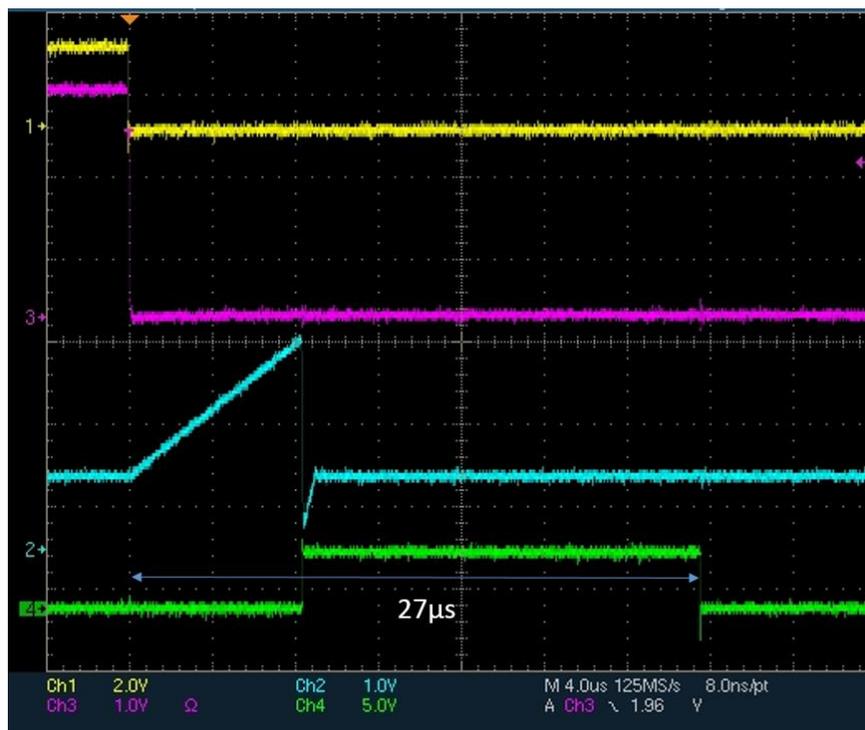


Figura 5-20 - Ciclo de aquisição de 8 bits. (Amarelo StartADC, Roxo - Hold, Azul - Rampa, Verde - TransmissionON.

Isto significa que teoricamente a taxa de aquisição do ADC interno pode chegar ao 8 kHz no caso de funcionar a 12 bits ou 37 kHz no modo de 8 bits. Ainda assim este não é a taxa de aquisição do sistema uma vez que esta é também limitada pelos restantes elementos de controlo e registo de dados.

5.5 Software do Sistema de Aquisição – Controlo e interface com o utilizador

Num sistema de aquisição o *software* tem um papel preponderante. É através dele que o utilizador interage e tem a possibilidade de utilizar todas as funcionalidades do sistema. Para além disso, é também o *software* que faz o controlo de mais alto nível de todos os processos.

Todo o desenvolvimento do *software* para este sistema de aquisição foi focado nestes dois aspetos com o objetivo de proporcionar ao utilizador uma interface gráfica, simples, intuitiva de fácil interpretação e utilização ao mesmo tempo maximizar o desempenho.

A interface foi construída de forma modular e cada elemento de controlo pode ser facilmente identificado, de forma gráfica, com o parâmetro do *hardware* que altera. A maioria dos parâmetros são escolhidos em controlos de alto nível que o programa converte depois em instruções de baixo nível para enviar para o *hardware*. Esta interface permite também ao utilizador observar os resultados da aquisição em tempo real ou fazer uma breve análise dos mesmos no final. Todos os dados adquiridos podem ser exportados em ficheiro de texto para posterior processamento.

As rotinas de controlo implementadas no *software* foram arquitetadas de forma a alcançar o maior desempenho do sistema e minimizar os possíveis erros.

Embora o trabalho de desenvolvimento destas rotinas tenha começado com um processo de análise do *software* da placa de teste do *MAROC3*, fundamental para identificar aspetos básicos do controlo, passou muito por um trabalho de desenvolvimento de uma nova arquitetura de controlo feita em paralelo entre o *software* e o *firmware*. Se as rotinas de configuração do sistema foram pouco alteradas uma vez que não afetam o desempenho do sistema, as rotinas de aquisição e análise de dados foram escritas de base.

Este *software* foi escrito em *LabView* por ser o ambiente de programação com o melhor compromisso entre rapidez de desenvolvimento de interfaces gráficas para instrumentos virtuais e desempenho computacional. O *software* pode ser instalado em qualquer computador *Windows*. A aplicação é executada sobre o *LabVIEW Run-Time Engine*.

O *software* desenvolvido está dividido, quer a nível de programação e de interface com o utilizador, em quatro módulos: configuração (*Configuration*), testes (*Tests*), aquisição (*Aquisition*) e resultados (*Results*).

Dado que a linguagem de programação utilizada no desenvolvimento do *software*, *LabView*, é orientada ao interface do utilizador, primeiro será feita a descrição desta componente do programa e só depois detalhado a sua arquitetura funcional.

5.5.1 Interface com o utilizador

Neste capítulo será feita uma descrição detalhada da interface com o utilizador, transmitindo todas as informações necessárias para a utilizar. De seguida serão descritos os quatro módulos da interface. É possível alternar entre eles na barra superior da aplicação. Comum a todos os módulos existe um indicador do estado da ligação ao *hardware* e um botão que permite parar a execução do programa.

5.5.1.1 Módulo de Configuração

O módulo de configuração permite ao utilizador configurar de forma fácil e intuitiva todos os parâmetros do sistema de aquisição. A forma como foi construída a interface permite ao utilizador interpretar rapidamente o significado de cada um dos parâmetros, sejam eles referentes ao *MAROC3*, à

placa de teste ou ao processo de aquisição. Também este módulo está dividido por secções para que a configuração do sistema possa ser feita de forma faseada. A ordem das secções foi escolhida para facilitar uma escolha de parâmetros passo-a-passo.

Comum a todas as secções de configuração existem botões para gravar e abrir configurações previamente guardadas no disco. Esta opção regista todos os parâmetros de configuração num ficheiro *XML*. O botão *Send* envia toda a configuração selecionada pelo utilizador para o *hardware* do sistema de aquisição. O led junto a este botão alerta o utilizador no caso da configuração escolhida ser diferente da última enviada, indicando que algum parâmetro foi alterado e que por isso é necessário fazer nova atualização no *hardware*.

O primeiro menu (Figura 5-25) permite ao utilizador visualizar um esquema do painel frontal do sistema de aquisição facilitando assim a ligação do *hardware*. É ainda possível escolher o dispositivo a ser utilizado, identificando-o pela *string* “descrição” e a *string* “número de série” guardados na *eprom* do controlador *FTDI* do dispositivo. Um indicador mostra qual o *id* atribuído pelo protocolo *LALUsb*. O indicador *Error* apresenta o registo de qualquer erro que possa ter ocorrido na comunicação com o *hardware*.

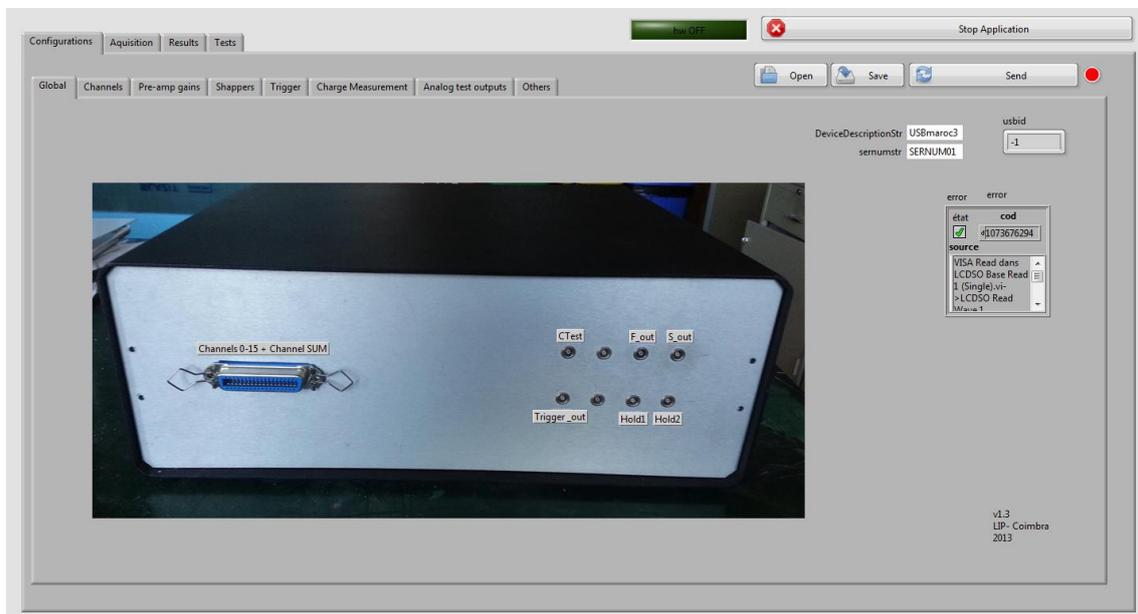


Figura 5-21 - Painel de configuração global

Na secção *Channels* (Figura 5-22), o utilizador deve configurar a correspondência entre os canais lógicos do seu sistema e o canal do *MAROC3* a que estão ligados. Isto tem como objetivo facilitar a utilização do sistema caso seja necessário evitar utilizar algum canal do *MAROC3* ou seja necessário alterar a ordem dos canais ligados ao sistema. Qualquer canal do *MAROC3* que não esteja a ser utilizado deve ser correspondido como valor -1 . Esta escolha permitirá que o ganho destes canais seja automaticamente colocado a zero de forma a serem ignorados e não terem interferência no processo de aquisição.

Depois desta configuração, em todo o programa (salvo algumas exceções que serão referidas), tudo se referirá aos canais lógicos, deixando a numeração dos canais do *MAROC3* a que os sinais estão ligados de ter significado.

Os campos *Matrix size* correspondem às dimensões da matriz utilizada para aquisição no caso da utilização do sistema com câmaras. Esta informação não interfere com os dados adquiridos mas permite que a visualização dos resultados seja feita da forma correta e com significado físico. Para que isto aconteça a numeração dos canais lógicos deve começar em 0 e estar ordenada de acordo com a localização do respetivo *pixel* na câmara.

Capítulo 5

O botão *External SUM* (63), quando ativo, permite identificar o canal 63 do *MAROC3* como o canal em que está ligado o sinal correspondente à soma de todos os outros.

Por sua vez, o botão *Internal SUM* (62) permite identificar o canal 62 do *MAROC3* com o canal em que está ligado a soma dos sinais dos canais 0-47 feita pela unidade de soma do *MAROC3*. Para utilizar esta função o utilizador deve ter atenção que deverá ter ligado o respetivo acessório de *hardware*. Neste modo, os 6 sinais de soma dos primeiros 6 conjuntos de oito canais consecutivos serão ligados nos canais 56-61. O sinal de soma 8, que apenas somará os sinais 56-61 será ligado ao canal 62. Este esquema de ligação está representado na Figura 5-23.

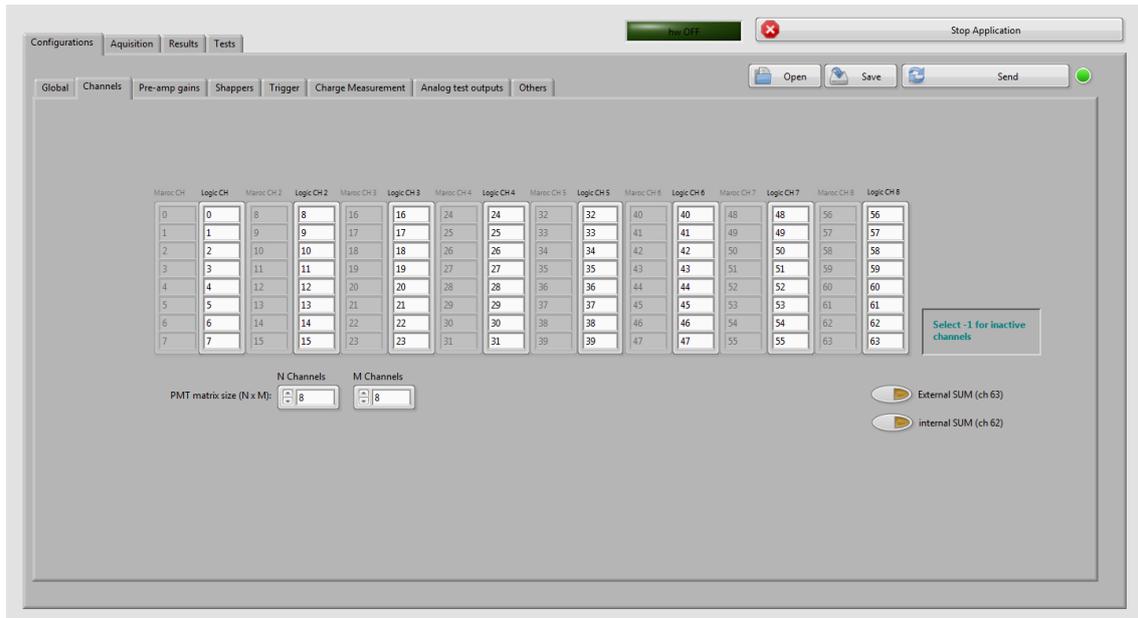


Figura 5-22 - Painel de configuração de canais

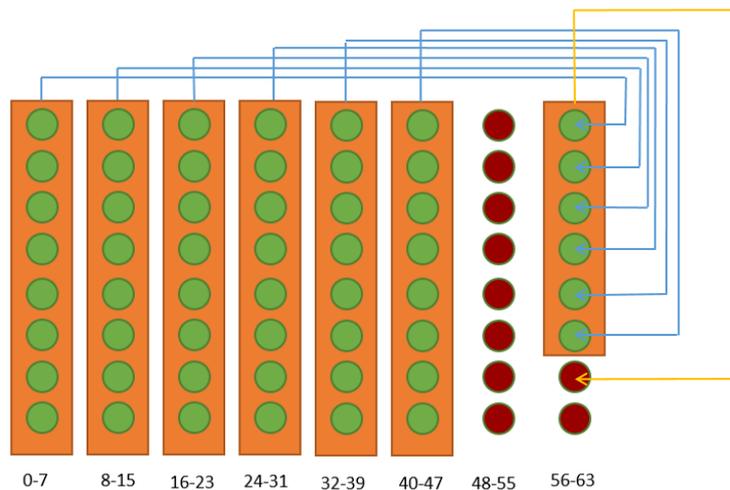


Figura 5-23- Esquema de ligação para realizar a soma interna dos sinais

No menu *Pre-amp gains* (Figura 5-24) é possível escolher o ganho individual de cada um dos canais. Os canais escolhidos como inativos ficam automaticamente com ganho 0. O ganho pode ser definido de 0 a 255 numa escala linear, sendo que 0 corresponde ao canal desligado, 64 a um ganho unitário e 255 a aproximadamente 4. O botão *Apply All Channels* permite escrever automaticamente o mesmo valor em todos os canais ativos.

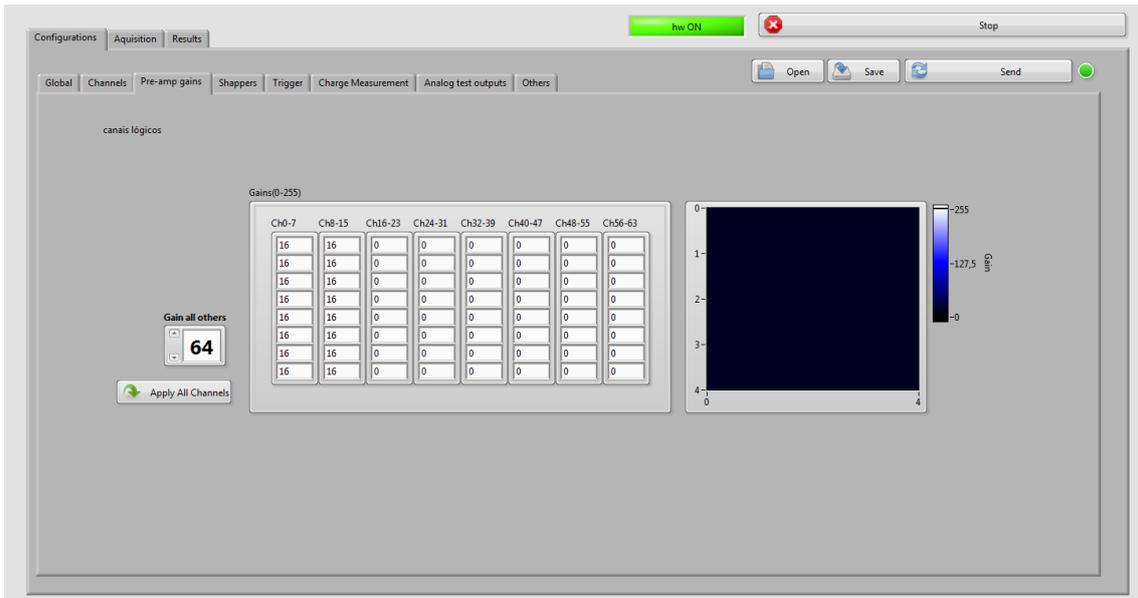


Figura 5-24 - Painel de configuração de ganhos

A secção *Shapers* (Figura 5-25) foi desenvolvida com o objetivo de proporcionar ao utilizador uma forma intuitiva de alterar todos os parâmetros dos *shapers* do MAROC3 (alterar tempos de formatação e percursos do sinal). A utilização do diagrama gráfico do MAROC3 e a colocação dos controlos nos locais em que têm efeito, possibilita ao utilizador saber de imediato qual o parâmetro que está a alterar e que efeito terá.

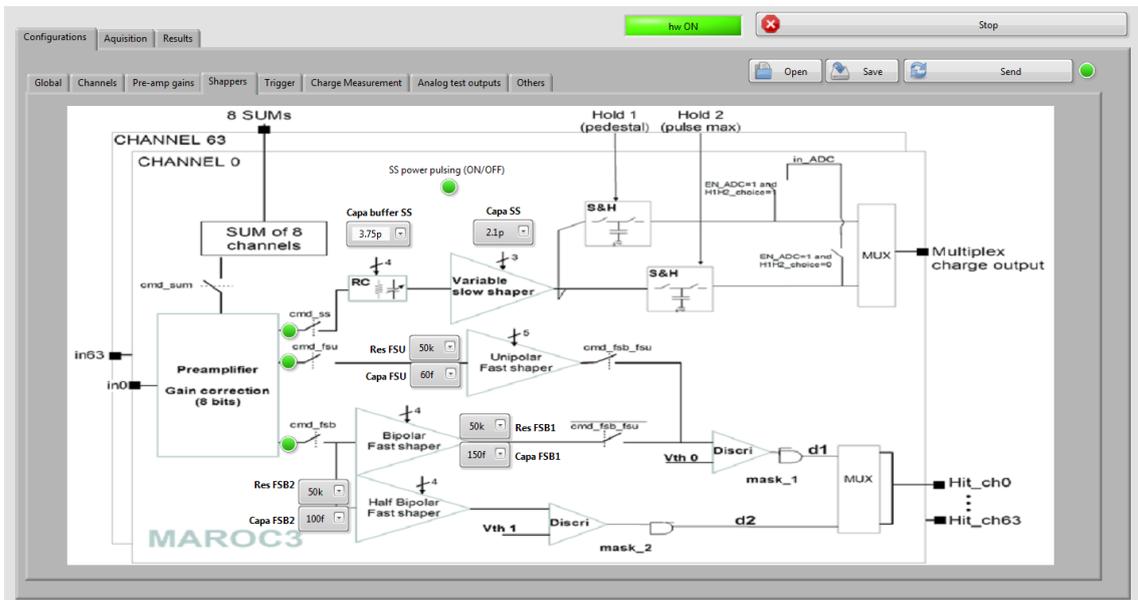


Figura 5-25 - Painel de configuração dos shapers

A janela da secção *Trigger* (Figura 5-26) está dividida em duas partes. Na zona da direita o utilizador pode configurar todos os parâmetros do módulo de *trigger* do sistema de aquisição. O controlo *Trigger shaper* permite escolher qual o *shaper* rápido a utilizar para gerar o sinal de *trigger*. Feita esta escolha, o *software* define automaticamente qual o discriminador e respetivo *DAC* a utilizar. Nas barras do topo superior direito é possível escolher (para o *DAC* ativo de acordo com a escolha do *shaper*) o nível de discriminação pretendido. Este nível pode ser escolhido de forma natural, ou seja, pode ser escolhido o valor real da tensão em V da saída do *DAC*. O *software* tem a função de converter o valor escolhido no valor numérico a ser escrito no registo de controlo. Quando escolhido o discriminador e *DAC* 0 é possível

selecionar o modo de precisão em que a gama dinâmica é reduzida para metade (alteração dos limites do controlo automática) mas a resolução é duplicada. Importa lembrar que quando é utilizado o discriminador unipolar o *trigger* é gerado quando o sinal formatado tem uma tensão superior (é mais positivo) do nível de discriminação. No caso de ser utilizado um dos *shapers* bipolares o sinal de trigger é gerado quando o sinal formatado tem uma tensão inferior (é mais negativo) do que o nível de discriminação. O controlo *OR Trigger mode*, tal como o nome indica, permite selecionar o modo de operação do *trigger* da saída disjuntiva do sistema de aquisição. Os diferentes modos estão descritos na Tabela 5-9.

Tabela 5-9 - Controlo "OR Trigger mode"

Modo	Descrição
Manual	O utilizador pode escolher individualmente quais os canais que pretende que sejam ignorados. É possível escolher quais os canais que são ignorados na saída do discriminador 1 (<i>Mask 1</i>) ou 2 (<i>Mask 2</i>). Os canais selecionados a vermelho são ignorados. Os canais selecionados a verde são não ignorados.
Any active channel	Ignora todos os canais desativos sendo a saída de <i>trigger</i> a disjunção lógica de todos os sinais de <i>trigger</i> provenientes de canais ativos.
External SUM	A saída de <i>trigger</i> corresponde unicamente ao canal de soma ligado externamente (canal 63). Todos os outros canais são ignorados. Esta opção só pode ser utilizada quando o botão <i>External SUM</i> do painel <i>channels</i> está ativo.
Internal SUM	A saída de <i>trigger</i> corresponde unicamente ao canal de soma interno (canal 62). Todos os outros canais são ignorados. Esta opção só pode ser utilizada quando o botão <i>Internal SUM</i> do painel <i>channels</i> está ativo.

A zona da esquerda é apenas uma zona de visualização onde podem ser observados quais os parâmetros do registo de controlo do *MAROC3* são alterados e a que se referem no modelo funcional.

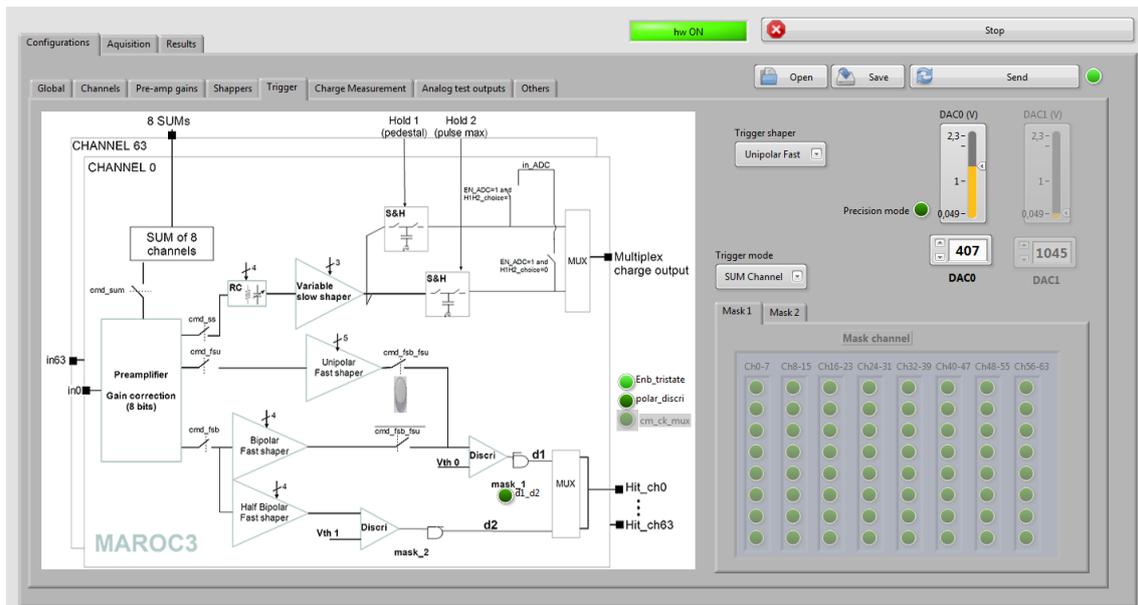


Figura 5-26 - Painel de configuração de trigger.

O painel *Charge Measurements* (Figura 5-27) contém todas as opções do módulo de medição de carga do sistema de aquisição. Este menu está também dividido em duas zonas. Na zona da direita

podemos alterar os parâmetros e a da esquerda mostra ao utilizador, de forma esquemática, as consequências que as configurações escolhidas têm no sistema.

Pode ser escolhido qual o ADC a utilizar: ADC interno do MAROC3 ou ADC externo da placa de testes. Quando escolhido o ADC interno é possível seleccionar qual a unidade *Track and Hold* cuja saída se pretende digitalizar e ainda qual a resolução da ADC. Os parâmetros booleanos mais à direita (parâmetros do registo de controlo enviados para o MAROC3) são determinados automaticamente pelo *software* com base nas escolhas do utilizador.

Quando escolhido o ADC externo é sempre digitalizado a saída da unidade *Track and Hold 1*. É importante referir que a possibilidade de fazer digitalização com o ADC externo foi incluída apenas para a realização de testes uma vez que, como foi referido anteriormente, o funcionamento deste ADC não está otimizado neste sistema de aquisição.

É importante referir que é sempre o sinal *Hold2* que serve de *trigger* ao processo de digitalização, qualquer que seja o ADC escolhido.

Este painel permite ao utilizador seleccionar qual a fonte dos sinais *Hold1* e *Hold2*. Podem ser escolhidas as seguintes opções:

- *Track* – Unidade mantida em modo *track* para permitir visualizar a forma de onda completa na saída analógica. Não pode ser utilizada para aquisição.
- *External* – Utilização da unidade de geração de *hold* externa. (Entradas *Hold1* e *Hold2*)
- *Internal* – Utilização da unidade interna de *hold*
- *FPGA* – Utilização da unidade geradora de sinais de *hold* desenvolvida na FPGA. Neste módulo o sinal *hold1* não tem qualquer atraso para que a unidade *Track and Hold 1* permita fazer a aquisição do pedestal do sinal e o atraso do sinal *hold2* pode ser ajustado no controlo no canto inferior direito do painel.

A aquisição de dados será feita de acordo com os parâmetros escolhidos nesta secção.

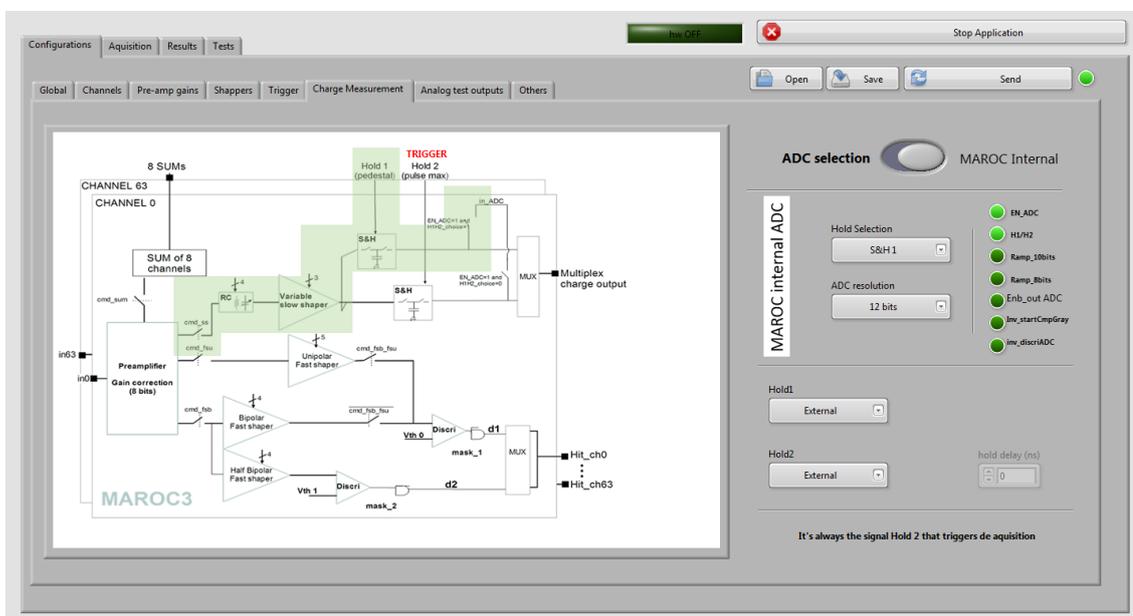


Figura 5-27 - Painel de configuração do módulo de medição de carga

A secção *Analog test outputs* (Figura 5-28) permite escolher quais os sinais colocados pelo sistema nas duas saídas de teste (saída lenta, *out_Q* e saída rápida *DC_FS*). É possível escolher o canal, unidade *Track and Hold*, e *shaper* rápido cuja saída se pretende medir. É importante sublinhar que as definições deste painel apenas definem os sinais das saídas analógicas e não quais os sinais que são utilizados na digitalização ou para gerar sinais de *trigger*.

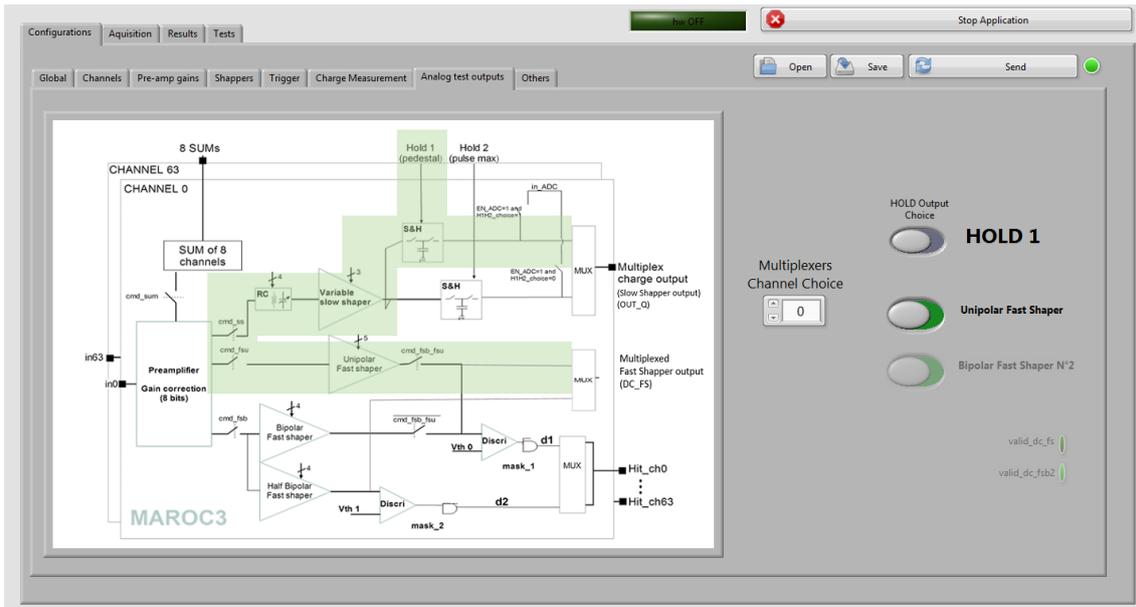


Figura 5-28 - Painel de configuração das saídas analógicas de teste.

Por último, a secção *Others* tem duas páginas para definir alguns parâmetros auxiliares, não utilizados na operação normal do sistema de aquisição.

Na página *CTest input* (Figura 5-29) podem ser escolhidos quais os canais em que é injetado o sinal de teste ligado à entrada *CTest* da placa de testes do MAROC3. Importa referir que o sinal colocado nesta entrada de teste passa por um condensador de 2 pF. A numeração de canais utilizada neste menu corresponde à numeração original dos canais do MAROC3.

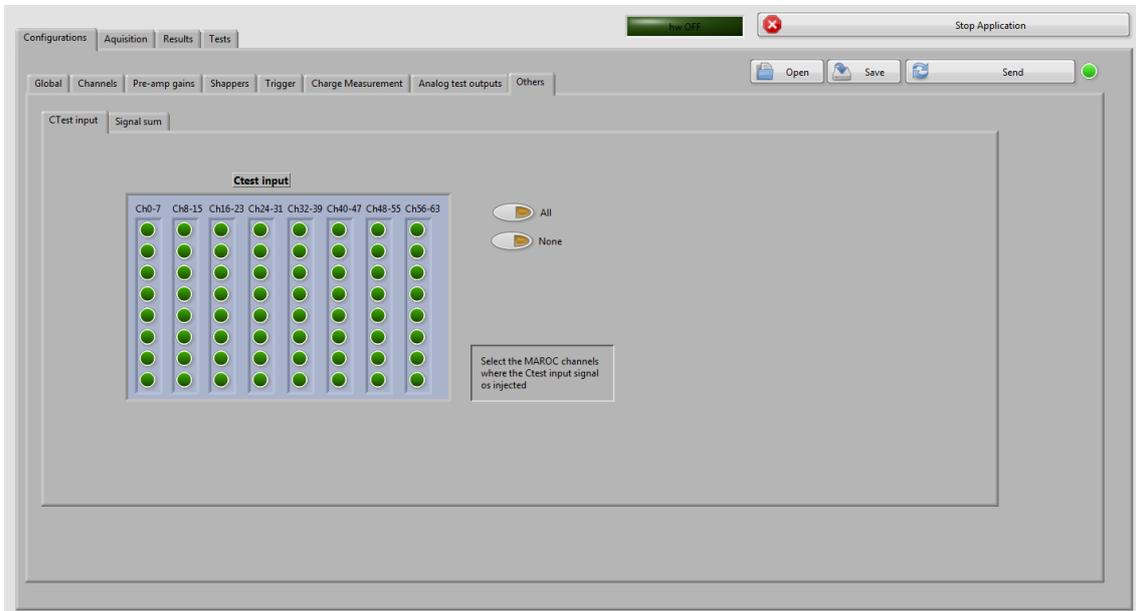


Figura 5-29 Painel de configuração da entrada de teste.

Na subsecção *Signal sum* (Figura 5-30) são escolhidos quais os sinais que contribuem para os sinais de soma disponibilizados pelo MAROC3. Dentro de cada 8 canais consecutivos (cada coluna) pode-se escolher quais deles contribuem para o sinal de soma respeitante a esse conjunto. Também neste painel a numeração de canais corresponde à numeração original dos canais do MAROC3. Esta configuração é ajustada automaticamente quando se utiliza a opção de soma interna dos sinais para *trigger*.

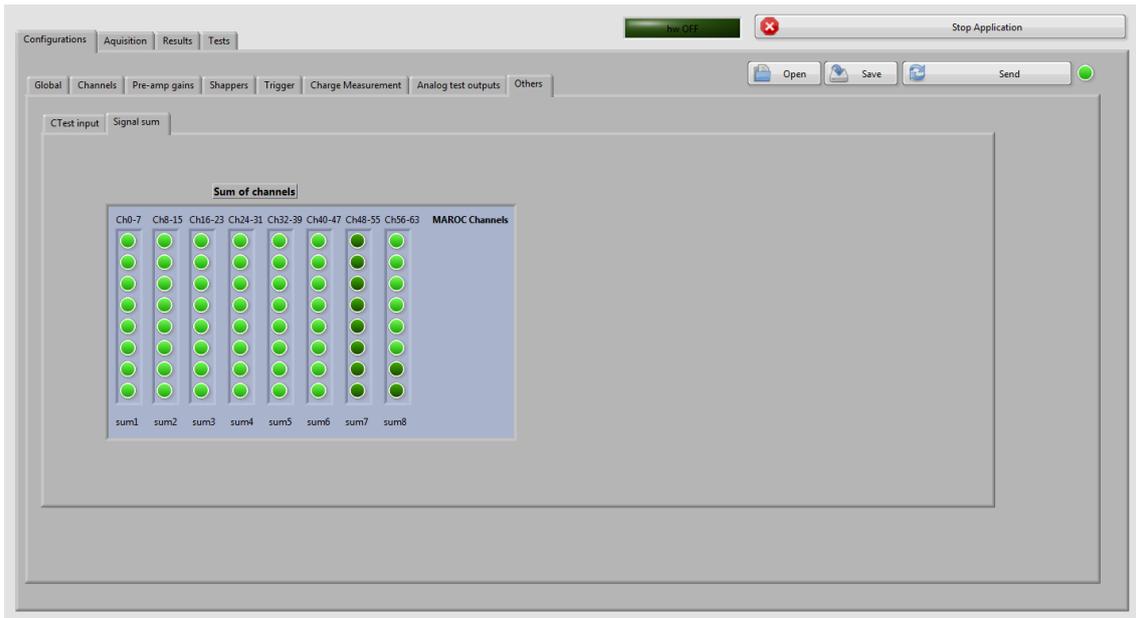


Figura 5-30 - Painel de configuração do módulo de soma do MAROC3.

5.5.1.2 Módulo de Aquisição

O módulo de aquisição foi desenvolvido de forma a ser o mais simples de utilizar tendo uma interface limpa que se foca na informação relevante.

Uma vez que toda a configuração da aquisição é feita no módulo de configurações, neste painel o utilizador apenas tem de escolher o número de eventos que pretende adquirir. Existe também um botão que ativa ou desativa a visualização em tempo real dos eventos registados. Quando este botão está ativo é possível observar os sinais digitalizados em cada bloco de eventos, na forma de gráfico por canal ou num mapa de intensidades em que os canais estão ordenados de acordo com a sua disposição física. Existe ainda um gráfico que mostra qual o máximo, mínimo e média do sinal registado em cada canal. Quando os dados são visualizados em tempo real a taxa de aquisição é significativamente reduzida uma vez que implica que seja feito processamento de dados em simultâneo com a aquisição

O botão *Launch Aquisition* inicia a aquisição de acordo com as opções escolhidas no painel de configuração *Charge Measurement*. Duas barras de progresso indicam o estado do processo de aquisição. A superior indica o progresso da aquisição e a inferior o progresso do processamento dos dados adquiridos. para avaliação de desempenho do sistema é apresentado a taxa média de aquisição.

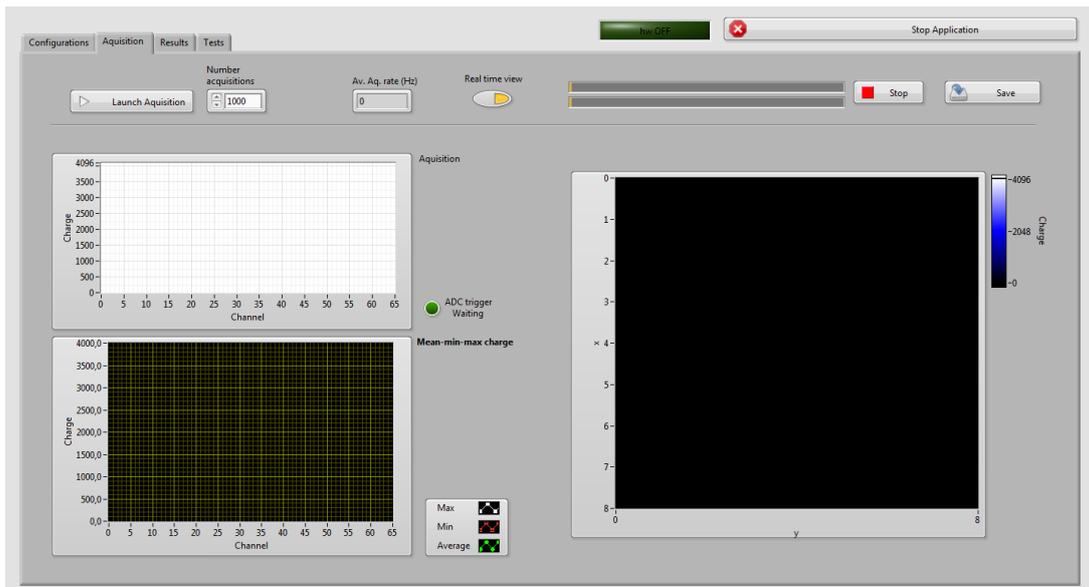


Figura 5-31 - Painel de aquisição.

Para além dos botões para iniciar e interromper a aquisição existe um botão (*Save*) que dá ao utilizador a possibilidade de guardar os eventos medidos num ficheiro de texto. Neste ficheiro de texto é guardado um evento por linha. Cada linha tem os valores de cada canal separados por tabulações.

Dado que durante a aquisição os dados são guardados dinamicamente na memória numa variável *LabView*, a quantidade de eventos que é possível adquirir varia com os recursos do computador em que o *software* é executado. Num computador com 8 GB de memória foi possível adquirir meio milhão de eventos.

5.5.1.3 Módulo de Resultados

O módulo de resultados tem o objetivo fazer uma simples análise dos dados adquiridos permitindo uma validação rápida dos mesmos. É possível analisar os últimos dados adquiridos carregando no botão *Measurements* ou abrir um ficheiro de dados guardado anteriormente no disco utilizando o botão *Open saved data*.

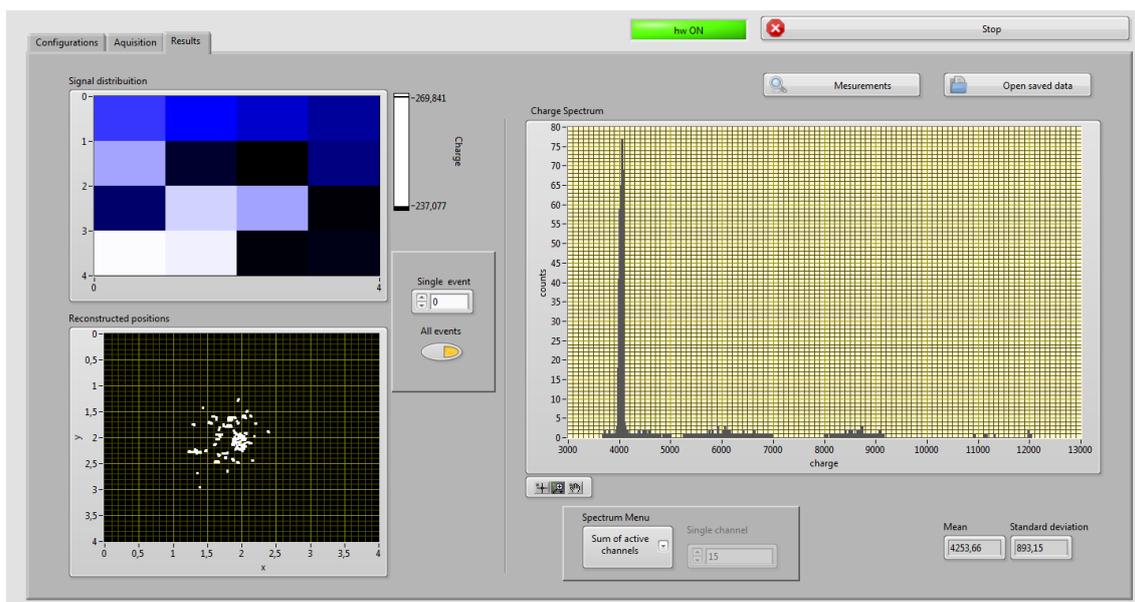


Figura 5-32 - Painel de análise de resultados.

Na zona da esquerda podemos avaliar evento a evento a distribuição do sinal pelos diferentes canais num mapa de intensidades em que os canais estão distribuídos em forma de matriz quadrada e ver a reconstrução da posição do evento no espaço, utilizando o método do centro de gravidade. No caso de estar selecionado o botão *All events*, o mapa de intensidade mostra a média do sinal por canal e o gráfico de reconstrução apresenta os pontos correspondentes a reconstrução de todos os eventos registados.

À direita é possível observar o espectro de amplitude dos sinais medidos por canal (canal 0- 63, *Internal SUM* ou *Eternal SUM*). É ainda possível ver o espectro da soma do sinal de todos os canais.

5.5.1.4 Módulo de Testes

O módulo de testes permite realizar testes de linearidade ao sistema de aquisição utilizando o gerador de sinais controlado por porta série *TTi TGA1241*. Este teste digitaliza os 64 canais para vários valores de amplitude do sinal de entrada. O gerador tem uma gama de $0,5 V$ a $5 V$ e por isso devem ser utilizados atenuadores de sinais para obter sinais com amplitude na ordem das unidades ou dezenas de milivolts. É possível realizar este teste ligando o sinal diretamente as entradas do *MAROC* ou utilizando a entrada de teste *CTEST*.

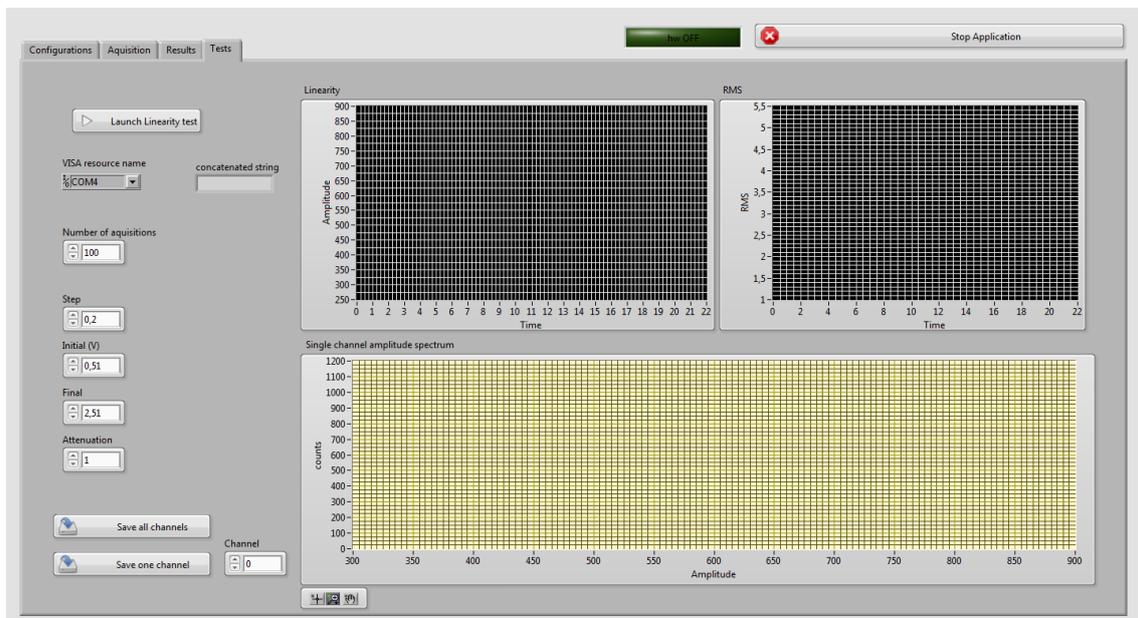


Figura 5-33 - Painel de testes.

O utilizador tem de escolher qual a porta série a que o gerador de sinais está ligado, qual a tensão mínima, máxima e passo do varrimento. O campo *Attenuation* deve ser preenchido com o valor do atenuador colocado na saída do gerador de sinais. É ainda necessário indicar quantos eventos se pretende que sejam digitalizados por ponto de teste.

Os dois gráficos superiores apresentam, o primeiro, a média da amplitude dos eventos digitalizados por canal em função da amplitude do sinal de entrada, e o segundo o desvio padrão dos valores medidos em cada canal também em função da amplitude do sinal de entrada.

O gráfico inferior apresenta o espectro dos sinais adquiridos no canal escolhido pelo utilizador.

Esta ferramenta de teste permite ainda guardar num ficheiro os dados recolhidos. O botão *Save all channels* guarda os valores de média e desvio padrão de cada canal para cada uma das amplitudes testadas. Cada ponto do teste é guardado numa linha. Cada linha tem o valor da amplitude do sinal de

entrada seguido da média e desvio padrão de cada canal. O botão *Save one channel* guarda todos os eventos medidos ao longo do teste do canal escolhido. Cada ponto do teste é guardado numa linha.

5.5.2 Estrutura funcional

De seguida, é feita referência à estrutura funcional do programa de forma a permitir uma fácil interpretação do mesmo do ponto de vista do programador, no caso de necessidade de desenvolvimentos futuros.

Do ponto de vista estrutural, o *software* do sistema de aquisição desenvolvido está também dividido em quatro módulos, configuração, aquisição, resultados e testes. De uma forma geral, o *software* recolhe as informações introduzidas pelo utilizador, desencadeia as rotinas de controlo e leitura de dados e apresenta os resultados da aquisição. Existem também rotinas de *software* que controlam o fluxo do programa. O diagrama funcional do programa está representado na Figura 5-34.

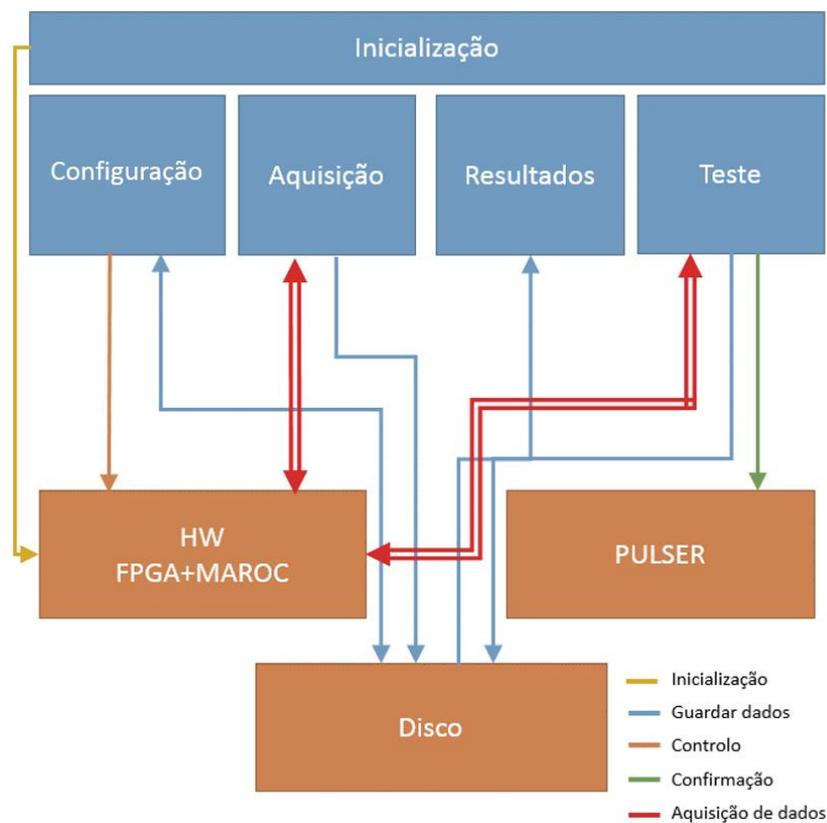


Figura 5-34- Diagrama funcional do software.

Quando se inicia o programa, é automaticamente feita uma tentativa de ligação ao *hardware* do sistema de aquisição. A ligação é feita pela função *innit* que implementa a rotina descrita na Tabela 5-10. Caso a ligação falhe é aberto um caixa de diálogo onde o utilizador pode escolher se pretende voltar a tentar ou continuar a usar o *software* sem ligação ao hardware.

Tabela 5-10 - A inicialização estabelece a ligação USB entre o computador e o hardware.

Passo		Função	Subendereço	Bit	Valor	Descrição
1	Software	USB_FindDevices.vi				Procura dispositivos ligados por USB
2	Software	OpenUsbDevice.vi				Estabelece ligação USB
3	Software	USB_Init.vi				Inicializa controlador USB do dispositivo
4	Software	USB_SetLatencyTimer.vi				
5	Software	USB_SetBufferSize				Define o tamanho do <i>buffer</i> USB (tamanhos máximos do controlador)
6	Software	USB_SetTimeouts.vi				Define o <i>timeout</i> da comunicação (20 ms)
5	Software	Escrita				FPGA <i>Wilki Mode conversion ON (ativa bloco ASIC Read Out)</i>
6-13	Software	Escrita de registo	[0..7]		Valores padrão	Carregamento dos valores padrão dos registos de controlo da FPGA

Depois da inicialização do sistema o fluxo de execução do programa é gerido de duas formas. O processamento das interações com botões é feita com interrupções que iniciam os procedimentos relativos ao botão pressionado. A gestão da grande maioria dos restantes controlos, indicadores e procedimentos de atualização automática dos mesmos, é feita em ciclos contínuos individualizado por módulos.

5.5.2.1 Módulo de configuração

No módulo de configuração, todos os modos de operação, opções e configurações escolhidos pelo utilizador em controlos de alto nível são interpretados e traduzidos em parâmetros de controlo do *MAROC3*. Estes parâmetros são guardados na variável global *Slow Control*, um *cluster* de variáveis de diversas tipologias. Neste processo, uma vez que a configuração é feita pelo utilizador em função dos canais lógicos do seu sistema são utilizadas as funções *channel_conv_logic2maroc_bools* (reordena um *array* de variáveis booleanas), *channel_conv_logic2maroc_num* (converte o número de um canal) e *channel_conv_logic2maroc_nums* (reordena um *array* de números) para converter a numeração de canais usada pelo utilizador em numeração dos canais de entrada do *MAROC3*. Estas funções utilizam como dicionário para a conversão a variável global *ch_dictionary* criada com base na informação introduzida pelo utilizador no menu *Channels*.

Quando o utilizador pressiona o botão de envio (*Send*) é executada a função *set_slow_control* e *set_read_control*. A primeira, utilizando a função *convert_slow_control*, converte os parâmetros guardados na variável *slow control* num *array* de *bits* ordenados segundo as especificações do *MAROC3* envia-o para a *FPGA*, que posteriormente envia para o *MAROC3*, utilizando a rotina de escrita do registo de controlo descrita na Tabela 5-11. Esta função atualiza também a variável global *written_slow_control* com os dados enviados para o *MAROC3*. Esta variável é utilizada para alertar o utilizador da necessidade de atualizar os parâmetros no *hardware* quando faz alguma alteração no *software*. A função *set_read_control* envia, com base nas escolhas do utilizador no painel *Analog test outputs*, o registo de controlo de leitura para a *FPGA* e posteriormente para o *MAROC3*, utilizando a rotina descrita na Tabela 5-12. A rotina de escolha das fontes de sinais *hold*, descrita na

Tabela 5-13, é também executada quando pressionado o botão *Send*.

Tabela 5-11 - Alteração do registo de controlo do MAROC3

Passo	Função	Subendereço	Bit	Valor	Descrição	
1	Software	Escrita de registo	10	[0..829] (sob a forma de lista de bytes)	De acordo com as opções escolhidas	Envio do registo slow controlo para a FPGA (<i>little-endian</i>)
2	Software	Escrita de registo	1	1	1	Ativação do registo de controlo que ativa o envio do slow control da FPGA para o MAROC3
	FPGA	Envio do registo de controlo para o MAROC3				Envio iniciado na transição ascendente do bit 1 do subendereço 1
3	Software	Escrita de registo	1	1	0	Desativação do registo de controlo que ativa o envio do slow control da FPGA para o MAROC3

Tabela 5-12 - Alteração do registo de leitura do MAROC3

Passo	Função	Subendereço	Bit	Valor	Descrição	
1	Software	Escrita de registo	12	[0..128] (sob a forma de lista de bytes)	De acordo com as opções escolhidas	Envio do registo read para a FPGA (<i>little-endian</i>)
2	Software	Escrita de registo	1	1	1	Ativação do registo de controlo que activa o envio do registo read da FPGA para o MAROC3
	FPGA	Envio do registo de leitura para o MAROC3				Envio iniciado na transição ascendente do bit 1 do subendereço 1
3	Software	Escrita de registo	1	1	0	Desativação do registo de controlo que ativa o envio do registo read da FPGA para o MAROC

Tabela 5-13 - Escolha das fontes de sinal hold a utilizar e alteração do atraso do gerador interno de sinais hold

Passo	Função	Subendereço	Bit	Valor	Descrição	
1	Software	Escrita de registo	6	[0..8]	0-255	Atraso do gerador interno de sinais <i>hold</i>
2	Software	Escrita de registo	7	[0..8]	De acordo com as opções escolhidas	Escolha das fontes de sinal <i>hold</i>

Este módulo inclui ainda a função de escrita num ficheiro *XML* de todas as variáveis de configuração e controlo do sistema (*hardware* e *software*). É também possível abrir este ficheiro de configuração sendo que toda a informação nele contida é automaticamente carregada nos respetivos controlos da interface. Para fazer a conversão para numeração de canais lógicos de alguns dos campos armazenados que são armazenados no *slow control* com numeração dos canais físicos do *MAROC3* são utilizadas as funções *channel_conv_maroc2logic_bools* (reordena um *array* de variáveis booleanas) e *channel_conv_maroc2logic_nums* (reordena um *array* de números). A escrita e leitura de ficheiros são executadas utilizando função da biblioteca do *Labview*.

5.5.2.2 Módulo de aquisição

O módulo de aquisição, a par da sua interface, é, estruturalmente, bastante simples. Quando o utilizador pressiona o botão *Launch Aquisition* é iniciada a aquisição de dados através da função *wilki_adc_aq* (ADC interno) ou *ext_adc_aq* (ADC externo) conforme a escolha do utilizador no painel *Charge measurements* nas configurações. A função *wilki_adc_aq* desencadeia a rotina de aquisição de dados descrita na Tabela 5-14 e, posteriormente, converte os dados recebidos, *bytes* em código *Gray*, em valores decimais. Uma vez que este processo é relativamente pesado do ponto de vista de *software* optou-se por o realizar apenas no final de todos os dados adquiridos para não criar atrasos no processo de aquisição. Para aquisição de algumas centenas de milhares de eventos esta conversão pode demorar algumas dezenas de segundos.

A grande limitação da rotina de aquisição de dados utilizada pelo *software* e *firmware* de testes é a necessidade de repetição dos procedimentos de inicialização a cada evento adquirido uma vez que os blocos da *FPGA* que fazem a leitura do *MAROC3* tem de ser reiniciado a cada evento.

Dado que é o *software* que controla a sequência de passos de inicialização, escrita sequencial de 6 registos, este é um processo lento (tempo de execução do *LabView*, tempo de comunicação USB, tempo de processamento da mensagem *LALUsb* e tempo de execução na *FPGA*).

Para contornar estes problemas foram feitas as alterações no *firmware* que permitem que a inicialização não seja realizada a cada evento mas sim apenas no início da aquisição. Na arquitetura implementada, o *software* deixa de ter uma ação sobre o *hardware* a cada evento para passar a interagir com a *FPGA* apenas a cada 85 eventos, quando a fila *FIFO* da *FPGA* está cheia.

A forma como o *software* verifica se os dados estão prontos para serem enviados também foi alterado. Em vez de se utilizar um novo processo de leitura para verificação de uma *flag*, que era ativada pelo *hardware* quando o *ADC* iniciava a comunicação para a *FPGA*, esta avaliação é feita diretamente a partir da leitura do número de bytes armazenados na fila *FIFO*. Esta leitura é repetida até que o valor máximo seja atingido, o que significa que a fila *FIFO* está cheia.

Desta forma, o número de processos de leitura e escrita são minimizados, maximizando a velocidade de aquisição.

Antes de cada leitura da fila *FIFO*, a cada 85 eventos, é feita a leitura repetida de um registo indiferenciado para assegurar que não existem dados sem significado na fila de comunicação do controlador *USB*.

Estas alterações permitiram aumentar a taxa máxima de aquisição do sistema de 16 *Hz* para cerca de 3000 *Hz*.

Tabela 5-14 - Aquisição com ADC interno do MAROC3

	Passo	Função	Subendereço	Bit	Valor	Descrição		
Inicialização	1	Software	Escrita	2	5	1	FPGA Liga relógio de 40Mhz ao MAROC3	
	2	Software	Escrita	1	3	0	FPGA reinicia o ADC do MAROC3	
	3	Software	Escrita	1	3	1		
	4	Software	Escrita	2	6	0	FPGA reinicia os blocos StartAdcWilkinson e TransmitRam	
	5	Software	Escrita	2	6	1		
	6	Software	Escrita	2	0	0	Ativação do modo de aquisição dos blocos StartAdcWilkinson e TransmitRam	
Aquisição de um bloco de 85 eventos (repetido até serem adquiridos o numero total de eventos escolhido pelo utilizador)	8-14 (4x)	Software	Leitura	3			Inicialização da fila de transmissão	
	Passos repetidos até que o número de eventos guardados na fila FIFO seja igual a 85	15	Software	Leitura	13			Leitura do MSB do número de bytes registado na FIFO do bloco da FPGA TransmitRam
		16	Software	Leitura	14			Leitura do LSB do número de bytes registado na FIFO do bloco da FPGA TransmitRam
		18	Software	Leitura	15			Lê o nr de eventos na Fifo
	19	Software	Escrita	2	0	1	Descativação do modo de aquisição dos blocos StartAdcWilkinson e TransmitRam	

Ao longo da aquisição, ambas as funções, atualizam a variável global *last_charge_read* com a última medição efetuada nos 64 canais e a variável *charge_read* com a tabela das medições de todos os eventos. Em ambas as variáveis os dados estão guardados pela sequência da numeração dos canais físicos do MAROC3. Antes de serem utilizados para visualização ou armazenamento em disco, para que a numeração passe a corresponder aos canais lógicos do sistema, os dados têm de ser reordenados fazendo uso da função *channel_conv_maroc2logic_measurements*.

No caso de estar seleccionado o controlo *Real time view*, depois de reordenados, os dados do último bloco de aquisições são apresentados nos três painéis descritos na secção 5.5.1.2. Para fazer a representação dos dados são apenas utilizadas simples funções estatísticas e de reordenação das bibliotecas *Labview*. Na visualização dos dados no mapa de intensidades é tido em atenção a dimensão da matriz definida pelo utilizador no menu *Channels* da configuração. Uma vez que, neste caso, tem de haver um processamento de dados em tempo real, a taxa de aquisição é reduzida.

Este módulo faz ainda a gravação dos dados de todas as aquisições efetuadas (armazenados temporariamente em memória na variável *charge_read*) num ficheiro.

5.5.2.3 Módulo de resultados

O módulo de resultados apresenta ao utilizador os dados adquiridos, ou seja a variável global *charge_read* reordenada depois de algum processamento. No caso do utilizador querer abrir um ficheiro de dados anteriormente guardado no disco, ao pressionar o botão *Open saved data, o software* vai transpor a informação guardada no ficheiro seleccionado para a variável *charge_read*. Como a informação guardada no ficheiro tem os dados ordenados segundo a numeração de canais lógicos, os dados já não vão ser reordenados aquando da análise e visualização.

Para representar o gráfico de intensidades, os dados relativos ao evento escolhido pelo utilizador são reordenados de acordo com as dimensões da matriz determinada no menu de configuração. Caso o botão *All events* esteja escolhido é feita uma média de todos os eventos por canal.

No gráfico de reconstrução é apresentada a posição estimada do evento determinada utilizando o método do centro de gravidade descrita na secção 2.3.1.

O gráfico do espectro é construído, utilizando uma função da biblioteca de estatística do *Labview* e os dados escolhidos pelo utilizador (um canal individual ou a soma de todos os canais.)

Para evitar que os gráficos sejam continuamente redesenhados são utilizadas duas variáveis de controlo, fazendo com que os gráficos apenas sejam atualizados quando o utilizador faz alguma alteração nos parâmetros de visualização.

5.5.2.4 Módulo de testes

O módulo de testes faz o controlo em simultâneo de um gerador de sinais e do sistema de aquisição de forma a fazer medições consecutivas de carga de sinais de entrada de amplitude variável. Inicialmente é feita a configuração do pulso do gerador de sinais. Posteriormente é repetidamente definida a amplitude do pulso (aumentado linearmente dentro do intervalo definido) e feita a aquisição de dados em cada ponto. Os gráficos vão sendo atualizados após cada aquisição. A gravação dos dados num ficheiro é feita quando o utilizador pressiona o botão correspondente.

Capítulo 6

Resultados e Discussão

6 Resultados e discussão

Depois de finalizado o desenvolvimento do sistema de aquisição foram feitos alguns testes de desempenho a parâmetros críticos para a aplicação em que será utilizado.

Inicialmente é avaliada a diferença da taxa máxima de aquisição entre o sistema de testes e o sistema desenvolvido

Dado que a caracterização experimental do desempenho genérica do *MAROC3* é feita com detalhe na sua folha de especificações [64] não se considerou necessário repetir e reportar de forma exaustiva neste documento grande parte dos testes aí descritos. Foram feitas algumas experiências de validação desses mesmos resultados mas o estudo experimental do sistema de aquisição focou-se essencialmente na sua caracterização e otimização de desempenho para funcionar numa mini-câmara gama de fotomultiplicadores de silício.

Para realizar estes testes foi desenvolvido um protótipo de uma mini-câmara gama com fotomultiplicadores de silício descrito na secção seguinte.

Nas seguintes secções são descritos os materiais utilizados, montagem experimental, procedimento experimental, resultados, análise de dados e conclusões dos testes efetuados.

6.1 Taxa de aquisição do sistema de aquisição de dados

No gráfico da Figura 6-1 é apresentada a comparação entre as taxas de aquisição do sistema de aquisição com o seu *firmware* e *software* de teste com as taxas de aquisição que foram alcançadas com as alterações introduzidas.

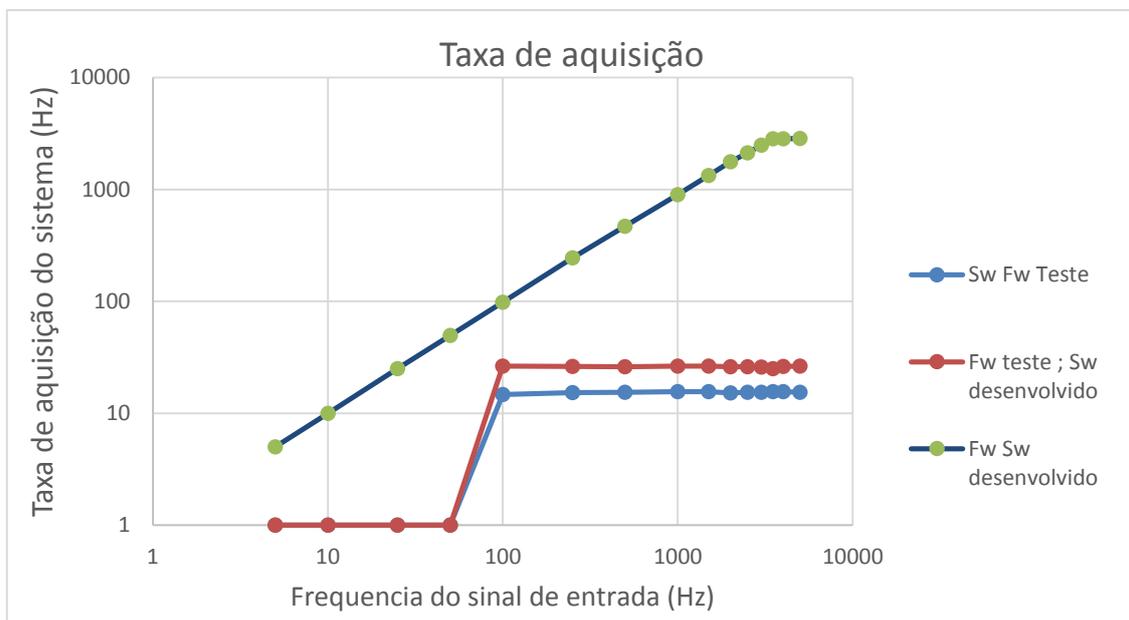


Figura 6-1 - Taxa de aquisição do sistema

Como é possível observar, com *firmware* e *software* de teste a taxa de aquisição do sistema não ultrapassa os 16 Hz. As alterações no *software* do sistema permitiram aumentar este valor para cerca de 26 Hz. Concluiu-se também, que nestes dois modos, ou seja com o *firmware* de teste, só é possível a digitalização de eventos com uma taxa de ocorrência superior a 100 Hz. Para taxas inferiores são gerados erros de time-out e os dados são corrompidos. As alterações introduzidas na *firmware* permitiram aumentar a taxa de aquisição do sistema até cerca de 3 kHz e eliminar o limite inferior da taxa de eventos que é possível adquirir.

A taxa de transferência máxima da interface *USB* utilizada é 300 kbytes/s . Se desprezarmos o *overhead* da comunicação, esta interface permitiria uma taxa de aquisição de $3,125\text{ kHz}$ ($300\text{ kbytes s}^{-1} / 96\text{ bytes}$). Isto significa que se conseguiu aumentar a taxa de aquisição até ao limite permitido pelo protocolo de comunicação, explorando assim todas as potencialidades dos restantes elementos do sistema de aquisição.

6.2 Protótipo de mini-câmara gama com fotomultiplicadores de silício

A mini-câmara gama desenvolvida utiliza o módulo de testes da matriz de fotomultiplicadores de silício *4x4 C11206-0404FB* da *Hamamatsu* acopladas utilizando massa de acoplamento ótico diretamente a um cintilador *LYSO* monolítico da *Stain-Gobain* com denominação comercial *PreLude™ 420 crystal*. Não é utilizado qualquer colimador e todos os elementos estão dentro de um invólucro plástico. Para realizar os testes é utilizada uma fonte de radiação gama de Sódio-22 (*Na*).

A arquitetura da câmara desenvolvida está representada na Figura 6-2.

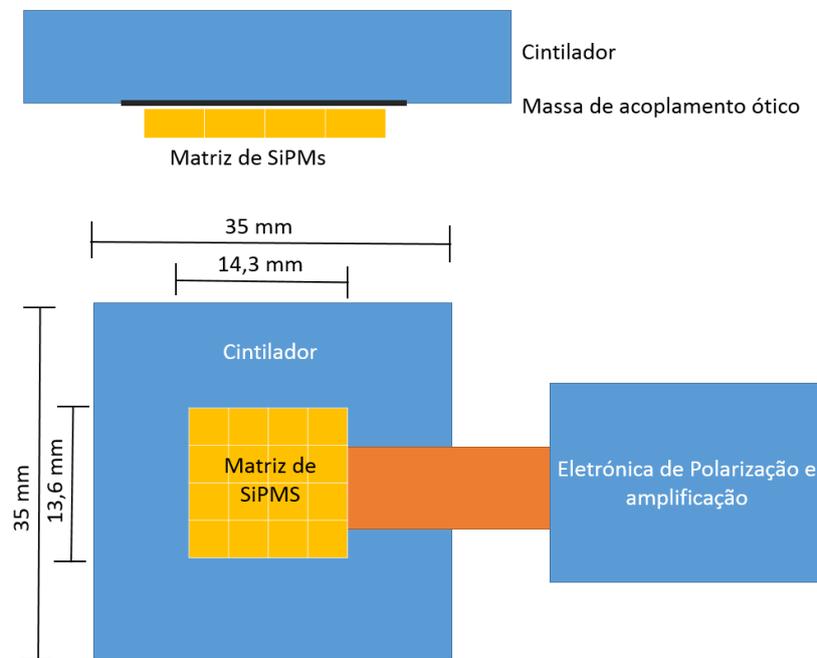


Figura 6-2 - Arquitetura da mini-câmara gama de SiPMs.

Nas Figura 6-3 e Figura 6-4 podem ser observadas algumas fotografias do sistema e seu encapsulamento.

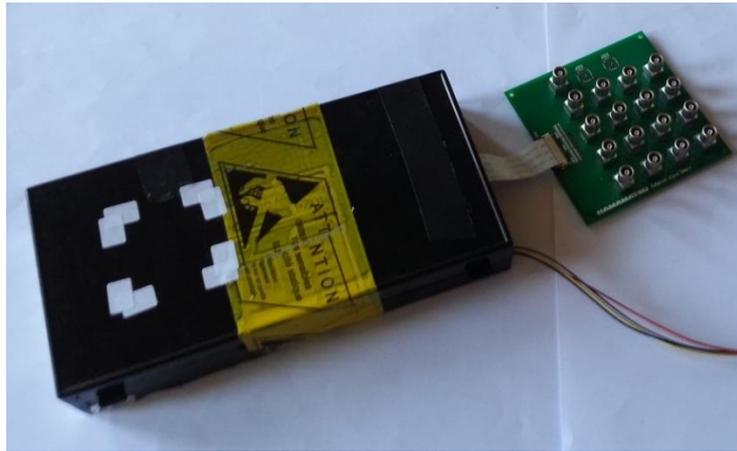


Figura 6-3 – Fotografia do exterior da mini-câmara gama desenvolvida

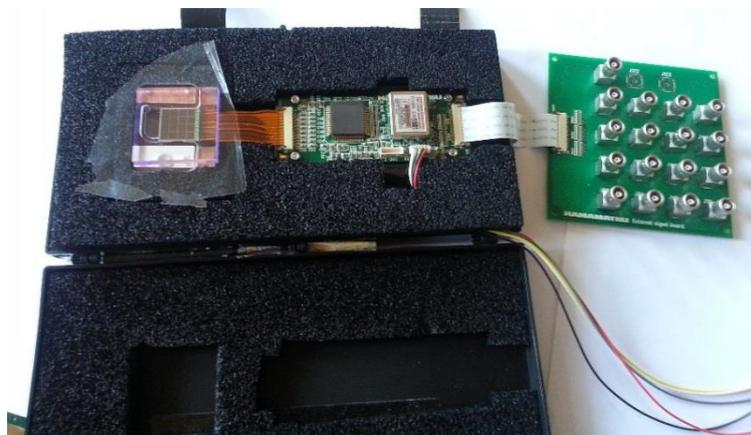


Figura 6-4 - Fotografia do interior da câmara mini-câmara gama desenvolvida

O módulo de *SiPMs* utilizado é composto por uma matriz de 16 *SiPMs* e uma unidade de alimentação e amplificação do sinal. A matriz de fotomultiplicador é o modelo S11830-3344MF da *Hamamatsu* cujas características estão especificadas na Tabela 6-1. Esta matriz de fotomultiplicadores de silício tem acoplado um sensor de temperatura digital.

Tabela 6-1 - Especificações da matriz S11830-3344MF [73] [74]

Número de Canais	16 (4x4)
Área efetiva de cada canal	9 (3 x 3) mm ²
Espaçamento entre canais	0,2 mm
Facto de preenchimento	61,5%
Número de pixeis	3600/canal
Distância entre pixeis	50µm
Eficiência quântica (440nm) (típica)	50%
Corrente no escuro	3µA/canal
Capacitância	320 pF
Ganho	7,5 * 10 ⁵
Tensão de polarização	~ 72 V

O módulo eletrónico que acompanha a matriz de fotomultiplicadores de silício tem a função de alimentar e amplificar os seus sinais. A tensão dos cátodos dos fotomultiplicadores de silício (Figura 6-5) é gerada por uma fonte de alta tensão e partilhada por todos os canais. Esta tensão é ajustada de acordo com a temperatura medida pelo termómetro digital de modo a compensar flutuações de ganho com as

variações de temperatura. A tensão nos ânodos é gerada individualmente por DACs de forma a homogeneizar os ganhos de todos os canais. Os sinais do ânodo dos fotomultiplicadores de silício são amplificados e colocados em saídas individuais. A unidade de amplificação tem também uma saída aditiva de todos os canais. O controlo do módulo é feito por um microprocessador embutido.

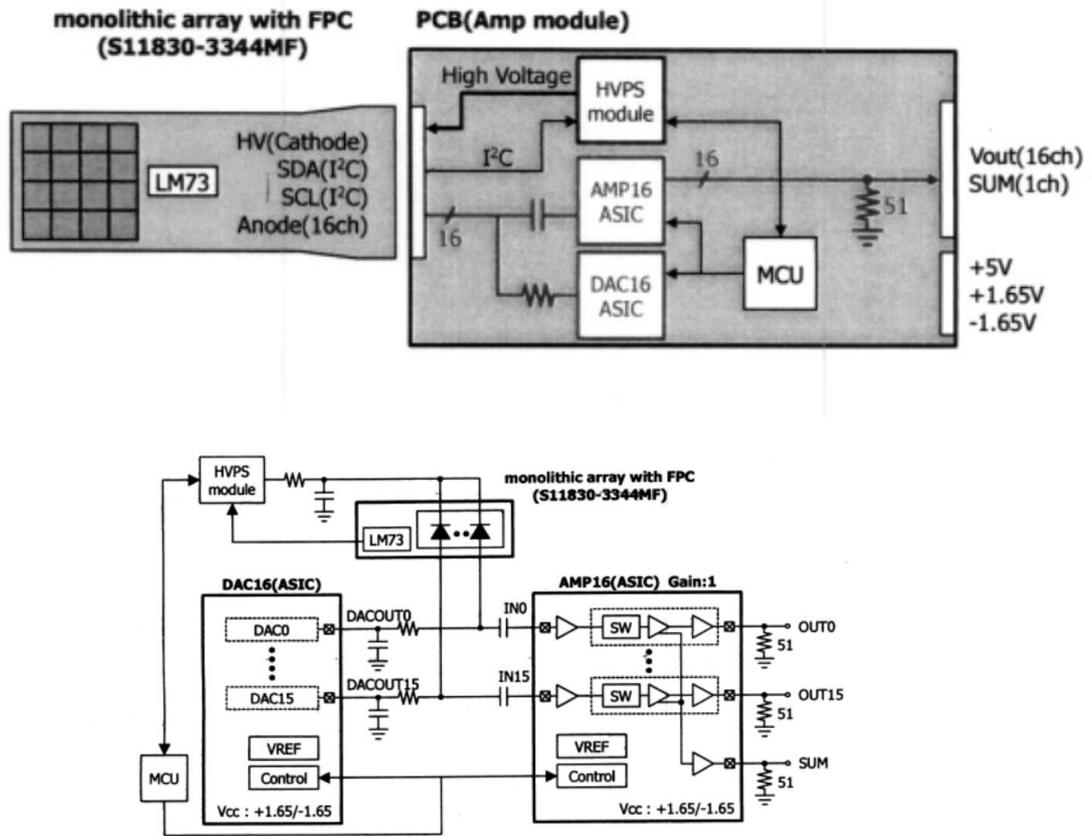


Figura 6-5 – Módulo de polarização e amplificação da matriz de SIPM [74].

Os 17 sinais amplificados (16 canais e soma) estão disponíveis numa placa com 17 conectores LEMO dispostos segundo a configuração da Figura 6-6.



Figura 6-6 - Placa de conectores LEMO

É necessário ter em atenção que a numeração das últimas duas linhas está invertida em relação à ordenação dos pixéis na matriz (Figura 6-7).

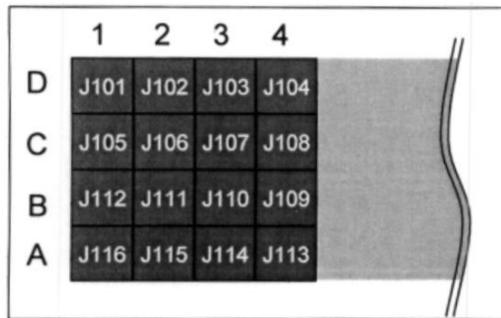


Figura 6-7 - Correspondência entre os conectores LEMO e os pixéis da matriz de SiPM [74].

O módulo de fotomultiplicadores de silício é alimentado por $+5V$ ($50mA$) e $\pm 1,65V$ ($80mA$). Para garantir estabilidade da alimentação são utilizados reguladores de tensão de baixo ruído para gerar estas tensões. Estes reguladores são alimentados por uma fonte de alimentação de laboratório de $\pm 5V$.

O acoplamento entre a matriz de SiPMs e o cintilador é feito utilizando uma película de proteção plástica que evite danos no cristal e massa de acoplamento ótico para maximizar a quantidade de fótons emitidos por cintilação que são transmitido para o SiPM.

O cintilador utilizado é um cristal inorgânico *LYSO* ($Lu_{1.8}Y_{0.2}SiO_5:Ce$) de grande densidade e tempo de decaimento curto. As suas propriedades estão resumidas na Tabela 6-2.

Tabela 6-2 - Características do cristal *LYSO* utilizado [75]

Densidade [g/cm ³]	7,1
Higroscopia	não
Compimento de onda de máxima emissão. [nm]	420
Índice de refração @ pico de emissão	1,81
Tempo de decaimento [ns]	41
Resolução de energia [%]	8,0
Rendimento de cintilação [photons/keV γ]	32

O encapsulamento plástico utilizado permite, para além da proteção mecânica, blindar a luz ambiente provocando uma atenuação desprezável na radiação gama que atinge o cintilador. No encapsulamento plástico está assinalada a zona de deteção.

Os sinais gerados pelo protótipo de mini-câmara gama com SiPM na presença de uma fonte de Na22 estão representados na Figura 6-8. A amplitude dos sinais tem um máximo de cerca de $45 mV$. O tempo de subida do sinal é aproximadamente $20 ns$ e a constante de decaimento aproximadamente $100 ns$.

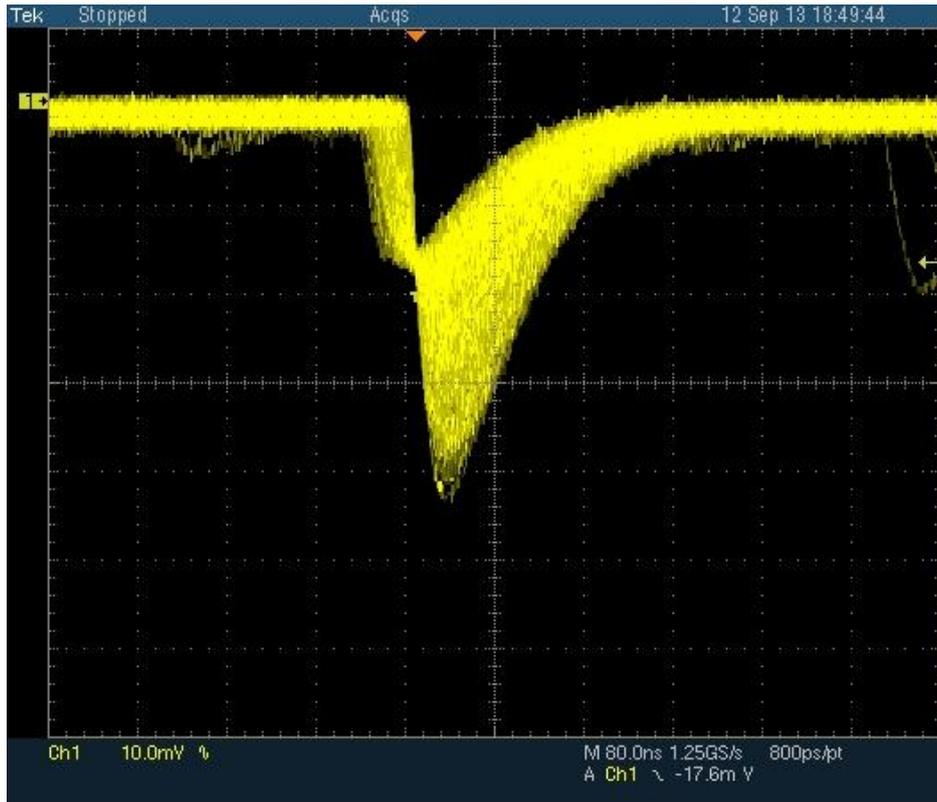


Figura 6-8 - Sinais gerados por um dos pixels da matriz de SiPM na presença de uma fonte de Na22.

6.3 Otimização do sistema da aquisição para sinais da mini-câmara gama de SiPMs

Depois de caracterizados os sinais de saída do protótipo de mini-câmara gama fotomultiplicadores de silício foi feita a otimização dos parâmetros de funcionamento e caracterização do desempenho do sistema de aquisição desenvolvido para este tipo de sinais. Foi determinado qual o conjunto de parâmetros (pré-amplificação, capacidade do *buffer RC*, tempo de formatação e atraso do sinal *hold*) que garantem uma melhor relação sinal ruído e linearidade. Foi caracterizado o ruído, a não linearidade de cada canal e a homogeneidade de ganhos dos 16 canais utilizados.

Para realizar os testes foram utilizados sinais com constantes temporais idênticas e de amplitude ajustável dentro da gama dinâmica dos sinais de saída da matriz de fotomultiplicadores. Estes sinais são obtidos através da formatação de sinal em degrau.

A montagem experimental utilizada é apresentada na Figura 6-9.

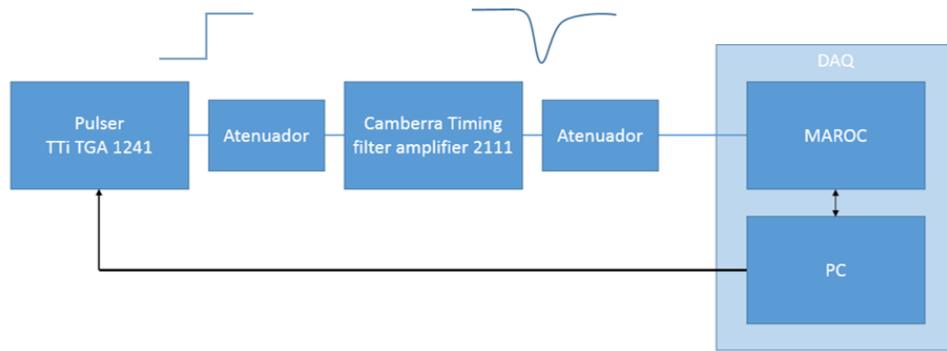


Figura 6-9- Montagem experimental para otimização do sistema de aquisição para sinais da mini-câmara gama de fotomultiplicadores de silício

O gerador de sinais TTI TGA 1241 gera um sinal em degrau a uma frequência de 1 kHz , largura de $500\ \mu\text{s}$ de amplitude variável entre 510 mV e $4,91\text{ V}$ controlável pelo sistema de aquisição. Este sinal é atenuado 1,66 vezes pelo atenuador Phillips 5010 e injetado no amplificador *Camberra Timing filter amplifier 2111*. Este último formata o sinal com uma constante temporal de diferenciação de 100 ns e 10 ns de integração. O ganho é definido para o mínimo possível, cerca de 3. O sinal é depois atenuado 10 vezes e colocado num dos canais de entrada do sistema de aquisição. A amplitude dos sinais à entrada do sistema de aquisição variam entre 2 e $46,2\text{ mV}$ à semelhança do que acontece com os sinais provenientes da câmara de teste. Estes sinais estão representados a verde na Figura 6-10.

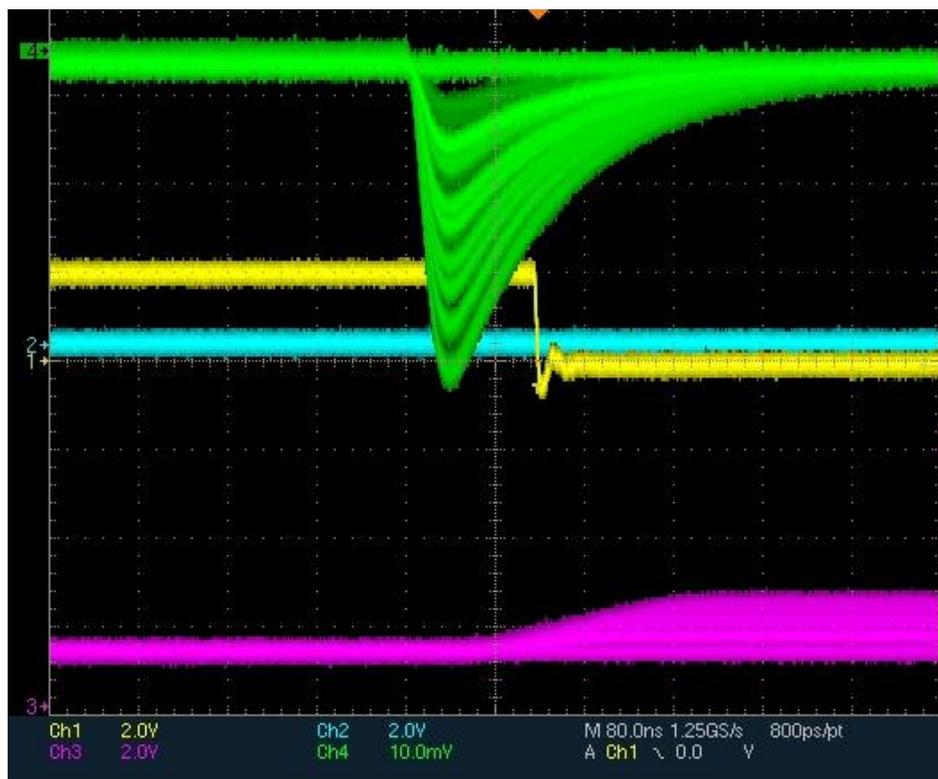


Figura 6-10 - Sinais de teste

São feitas medições do sinal para várias amplitudes do sinal de entrada. Estas medições são efetuadas utilizando o módulo de testes do sistema de aquisição desenvolvido. O sistema varia automaticamente a amplitude do sinal gerado pelo gerador de sinais (e consequentemente a amplitude do sinal formatado) dentro da gama de testes. Para cada amplitude do sinal de entrada é feita a aquisição de um número de eventos escolhidos pelo utilizador. A média da distribuição dos valores

adquiridos para cada amplitude de entrada é utilizada para traçar a reta de calibração. O desvio padrão desta mesma distribuição dividido pelo ganho do sistema é uma medida do ruído à entrada do sistema e da incerteza da medição.

Foram realizadas medições de linearidade e ruído para várias configurações de ganho do pré-amplificador e constantes temporais dos *shapers*. Para cada medição efetuada foi ajustado o tempo de atraso do sinal *hold* de acordo com as indicações e requisitos apresentados anteriormente. Foi sempre utilizado o gerador de sinais *hold* externo.

6.4 Otimização das capacidades do *buffer* e tempo de formatação do *shaper* lento

Os primeiros testes efetuados tiveram como objetivo determinar qual a configuração de capacidade do *buffer* (C_{buf}) e capacidade do *shaper* (C_{ss}) que garantem uma melhor relação sinal ruído e linearidade para este tipo de sinais. Todos os testes foram realizados no canal número 3 com o pré-amplificador configurado em modo de ganho unitário (64). A digitalização foi feita com o *ADC Wilkinson* com resolução de 12 *bits*.

Foram testadas combinações entre os valores de capacidade de *buffer* 0,25; 0,5; 1,5 e 3,5 pF e capacidade de *shaper* 0,3; 0,6; 1,2 e 2,1 pF .

Para cada tensão de entrada foram adquiridos 500 eventos. Os valores de atraso do sinal *hold* utilizados para cada uma das medições está indicado na Tabela 6-3.

Tabela 6-3 - Atraso do sinal *hold* utilizado para cada configuração.

Atraso do sinal <i>hold</i> (<i>ns</i>)	C_{buf} (pF)				
	0,25	0,5	1,5	3,5	
C_{ss} (pF)	0,3	80	80	60	60
	0,6	80	80	120	90
	1,2	230	190	210	200
	2,1	190	190	190	200

Os resultados da experiência, reta de calibração, desvios da linearidade, ruído são apresentados nos gráficos da Figura 6-11 e Figura 6-12.

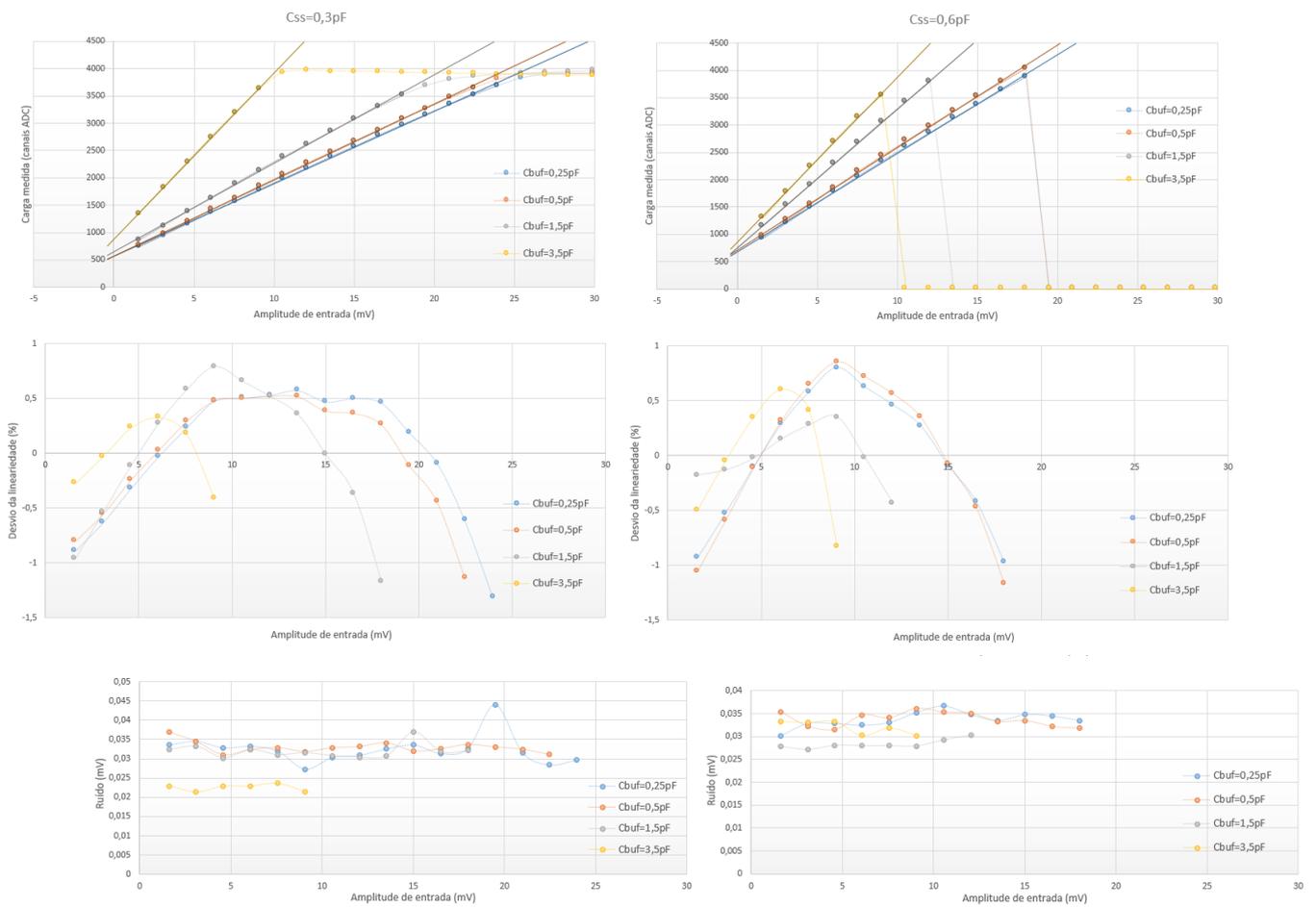


Figura 6-11 – Resultados das medições com capacidade de shaper de 0,3 e 0,6 μF .

Capítulo 6

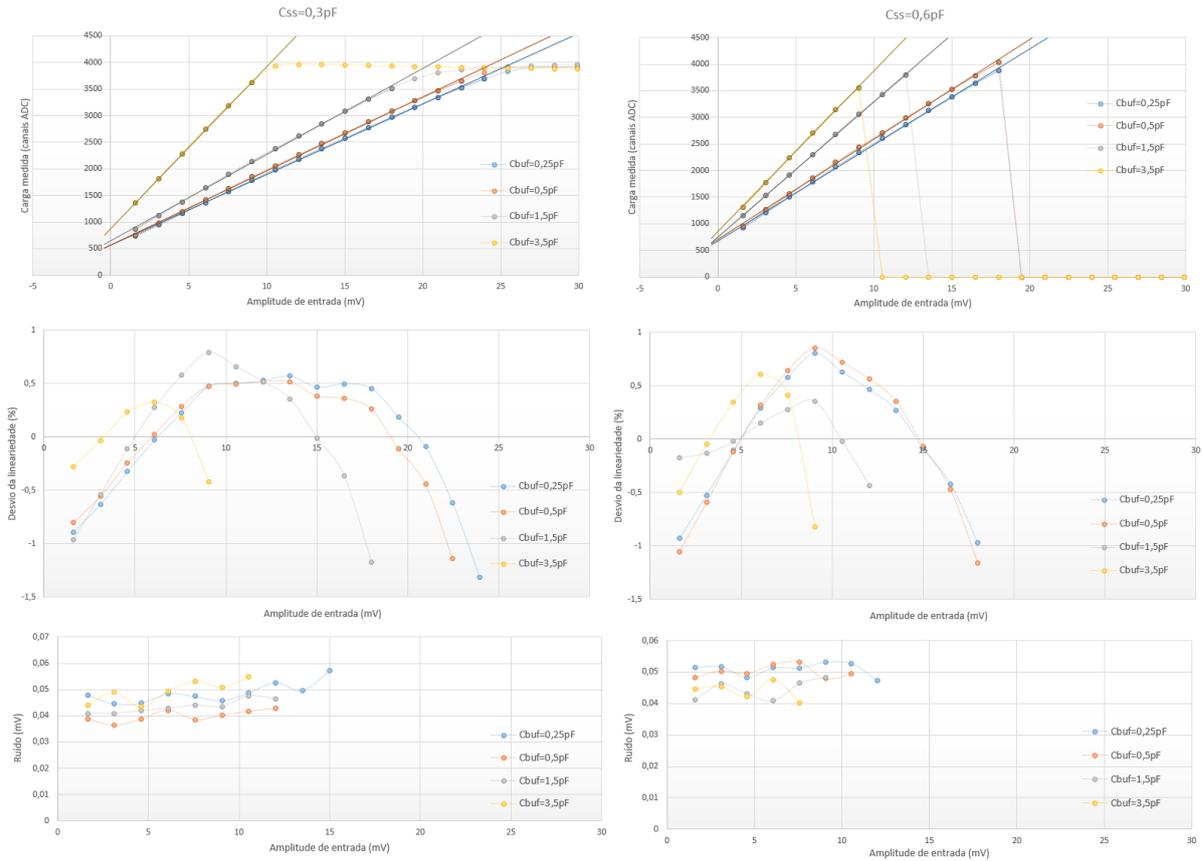


Figura 6-12 - Resultados das medições com capacidade de shaper de 1,2 e 2,1 pF.

É possível verificar que a saturação do shaper na gama de sinais de entrada testados apenas ocorre quando é utilizado o valor de 0,3pF para a capacidade do shaper lento (constante de tempo mais rápida. Em todos os outros casos verifica-se que o ADC satura antes dos shapers. O ADC satura nas 4096 unidades.

É também possível observar que, na maioria dos casos, os desvios à linearidade seguem o padrão e grandeza esperada de acordo com os resultados apresentados na folha de especificações.

Em todas as medições o valor do ruído é independente da amplitude do sinal de entrada. Nas Tabela 6-4,

Tabela 6-5, e Tabela 6-6 é apresentado o comparativo dos valores do ganho, não linearidade integral, ruído médio e relação ganho-ruído para as diferentes configurações testadas. Para a determinação destes valores foram apenas contabilizados os pontos na zona linear de cada configuração.

Tabela 6-4 - Ganho do sistema nas diferentes configurações.

Ganho (ADC/mV)		Cbuf (pF)			
		0,25	0,5	1,5	3,5
Ccss (pF)	0,3	132,88	139,25	162,17	304,59
	0,6	180,38	187,87	254,16	312,49
	1,2	212,67	254,77	261,94	276,61
	2,1	265,73	275,86	317,78	367,44

Tabela 6-5 - Não linearidade integral do sistema nas diferentes configurações.

Não linearidade (%)		C_{buf} (pF)			
		0,25	0,5	1,5	3,5
C_{ss} (pF)	0,3	1,31	1,14	1,17	0,42
	0,6	0,97	1,16	0,43	0,82
	1,2	0,48	0,17	0,23	1,07
	2,1	0,42	0,32	0,05	0,25

Tabela 6-6 – Ruído do sistema nas diferentes configurações.

Ruído (mV)		C_{buf} (pF)			
		0,25	0,5	1,5	3,5
C_{ss} (pF)	0,3	0,032	0,033	0,032	0,023
	0,6	0,034	0,034	0,028	0,032
	1,2	0,049	0,040	0,043	0,049
	2,1	0,051	0,050	0,044	0,044

Foi verificado experimentalmente que, para sinais idênticos aos gerados pelo protótipo de mini-câmara gama desenvolvido, o ruído é tanto menor quanto menor for a capacidade do *shaper*, ou seja, quanto menor for a sua constante temporal de integração e derivação. O ruído não varia significativamente com a alteração da capacidade do *RC buffer*. O menor ruído é obtido quando utilizada a capacidade de $0,3 \text{ pF}$, ou seja, uma contante temporal de 30 ns . Isto significa que o sistema é afetado por ruído de baixa frequência. Concluiu-se também que o ganho do sistema aumenta diretamente com a capacidade do *RC buffer*.

Na Tabela 6-6 é possível identificar que a configuração que oferece melhor relação sinal ruído é a capacidade de *RC buffer* máxima ($3,5 \text{ pF}$) e capacidade de *shaper* mínima ($0,3 \text{ pF}$). Nesta configuração conjuga-se o maior ganho possível com o mínimo de ruído e como tal esta será a configuração utilizada.

Embora não seja possível fazer a comparação direta entre a não linearidade integral de todas as medições uma vez que não são calculadas na mesma gama dinâmica (apenas calculada na zona linear de cada configuração), verifica-se que o máximo desvio da linearidade apresenta uma tendência de diminuição com o aumento das capacidades. Desta forma, a configuração escolhida não otimiza a linearidade do sistema. Ainda assim este não é um parâmetro crítico uma vez que bem caracterizados os desvios à linearidade os dados adquiridos podem ser corrigidos em *software* com relativa facilidade.

6.5 Otimização do ganho do pré-amplificador

Depois de escolhida a configuração de capacidade que otimiza a relação sinal-ruído foi necessário ajustar o ganho do pré-amplificador de modo a adaptar a gama dinâmica do sistema à gama dos sinais de entrada. Para isso foram feitas aquisições para sinais de entrada na gama dos 2 a $46,2 \text{ mV}$ utilizando diferentes valores de ganho no pré-amplificador utilizando sempre a configuração de $C_{buf} = 3,5 \text{ pF}$ e $C_{ss} = 0,3 \text{ pF}$. Para cada ponto do teste foram adquiridos 2000 eventos. O resultado das medições efetuadas estão representados nos gráficos da Figura 6-13.

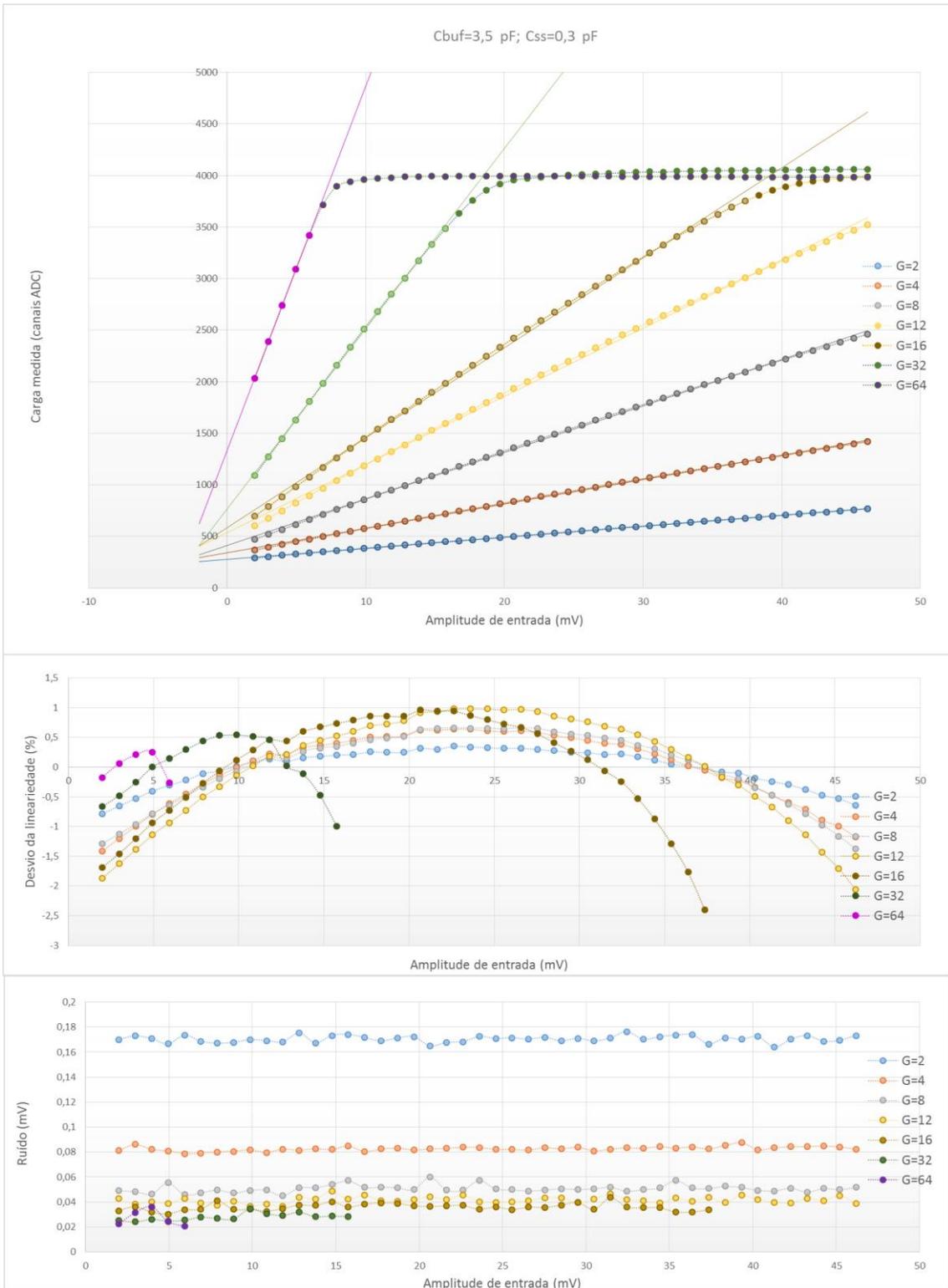


Figura 6-13 - Otimização do ganho do pré-amplificador

Concluiu-se que é necessário utilizar um ganho inferior a 16 de forma a que qualquer sinal na gama dinâmica da câmara gama não sature o *shaper*.

A relação entre o ganho do sistema e o ganho do pré-amplificador está representado no gráfico da Figura 6-14. Nele é possível observar que existe uma relação linear entre estas variáveis.

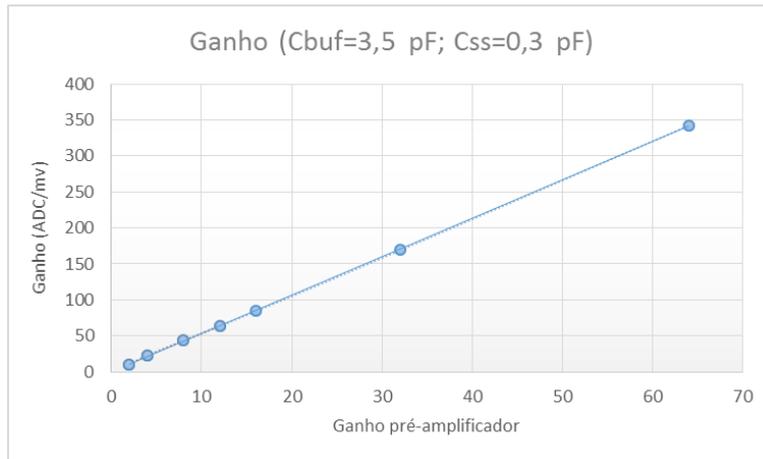


Figura 6-14 – Ganho do módulo de medição de carga em função do ganho do pré-amplificador

Nos gráficos da Figura 6-15 é apresentado o comparativo dos valores de não lineariedade integral e ruído médio para os ganhos do pré-amplificador que oferecem uma gama dinâmica suficiente para fazer as medidas com o protótipo da câmara gama desenvolvido.

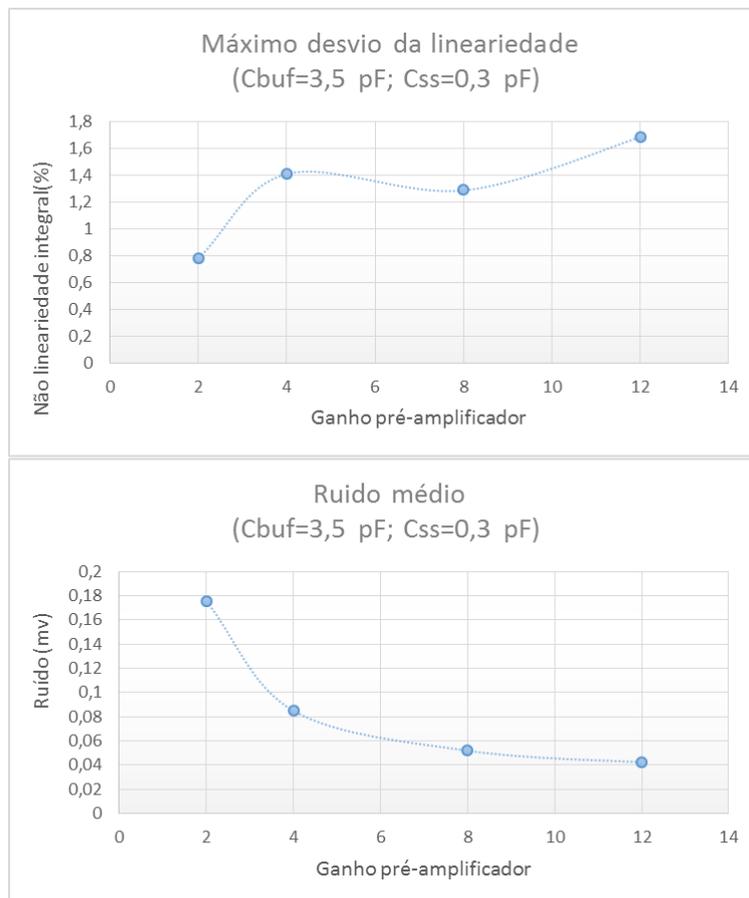


Figura 6-15 – Comparativo de resultados para diferentes ganhos do pré-amplificador

Uma vez que 12 é o ganho que oferece melhor relação ganho-ruído e que garantindo lineariedade em toda a gama dinâmica dos sinais será a configuração utilizada no sistema.

6.6 Caracterização do sistema na configuração ótima

Depois de escolhidos os parâmetros ótimos para adquirir os sinais do protótipo da câmara gama foram feitas medidas que permitem caracterizar em maior detalhe o ganho, não uniformidade de ganho entre canais, não linearidade e ruído do sistema. Esta caracterização é fundamental pois permite fazer, posteriormente, a correção dos dados adquiridos. Estas medições foram realizadas no canal 3.

Os parâmetros de operação do sistema estão enumerados na Tabela 6-7

Tabela 6-7 – Parâmetros ótimos de funcionamento do sistema de aquisição

Ganho pre-amplificador	12
Cbuf	3,5 pF
Css	0,3 pF
Atraso do gerador de sinal Hold	60 ns

Os testes foram efetuados para sinais de entrada com 46 amplitudes diferentes entre 2 mV e 46,2 mV. Para cada valor de tensão de entrada foram digitalizados 5000 eventos. Os resultados obtidos podem ser observados nos gráficos da Figura 6-16.

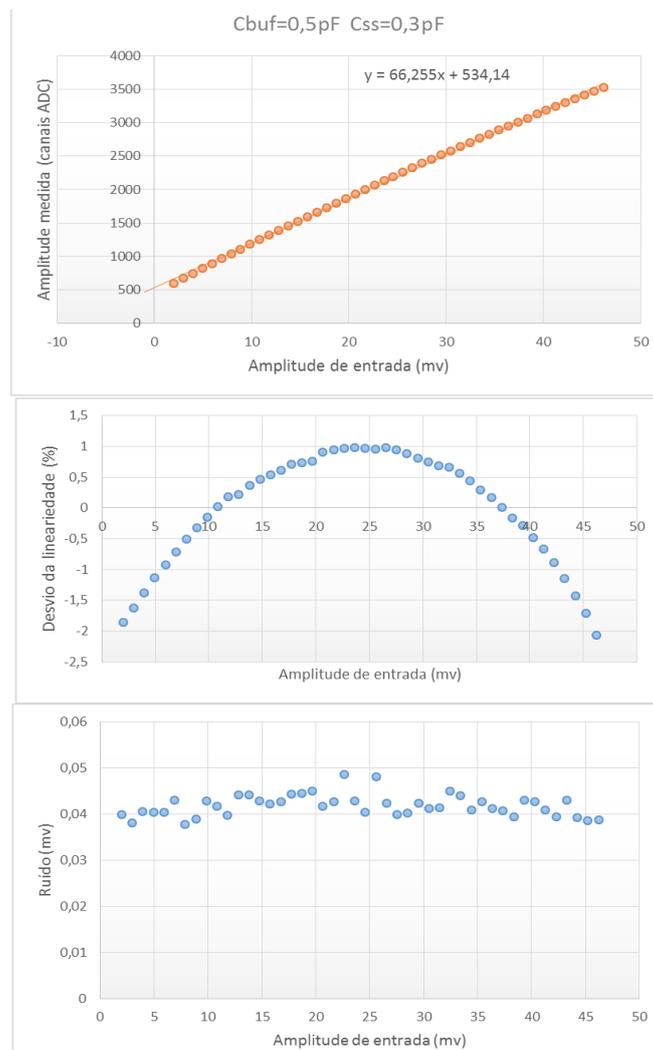


Figura 6-16 – Caracterização do sistema na configuração ótima

Na Figura 6-17 está representado o espectro dos sinais medidos para uma amplitude do sinal de entrada de 24,6 mV. Verifica-se que, tal como esperado, segue uma distribuição gaussiana.

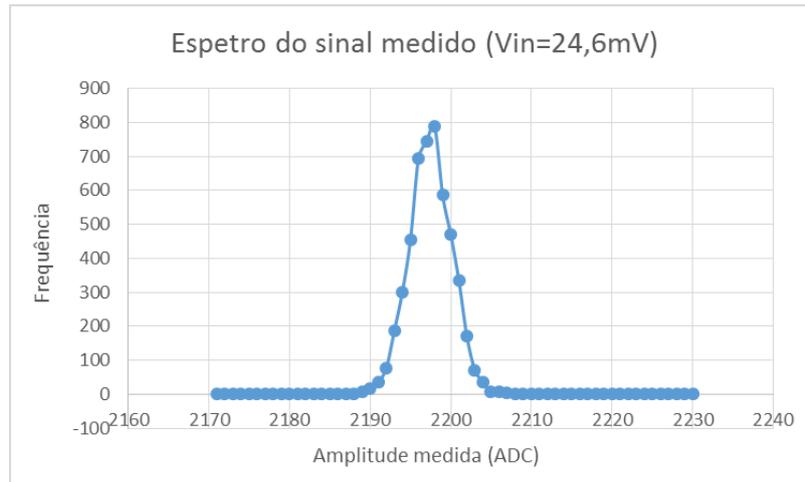


Figura 6-17 – Espectro do sinal medido para um sinal de entrada com amplitude de 24,6 mV

Na Tabela 6-8 estão resumidas as características principais do sistema para sinais numa gama dinâmica entre 2 e 46,2 mV.

Tabela 6-8 - Características principais do sistema para sinais numa gama dinâmica entre 2 e 46,2 mV.

Ganho	66,26 ADC/mV
Não linearidade Integral	2,07%
Ruído	42,1 μV

Para testar a homogeneidade de todos os canais utilizados, estas medições foram repetidas nos primeiros 16 canais de entrada do sistema.

Nos gráficos da Figura 6-18 estão representadas as retas de calibração dos 16 canais e o ruído de cada medição.

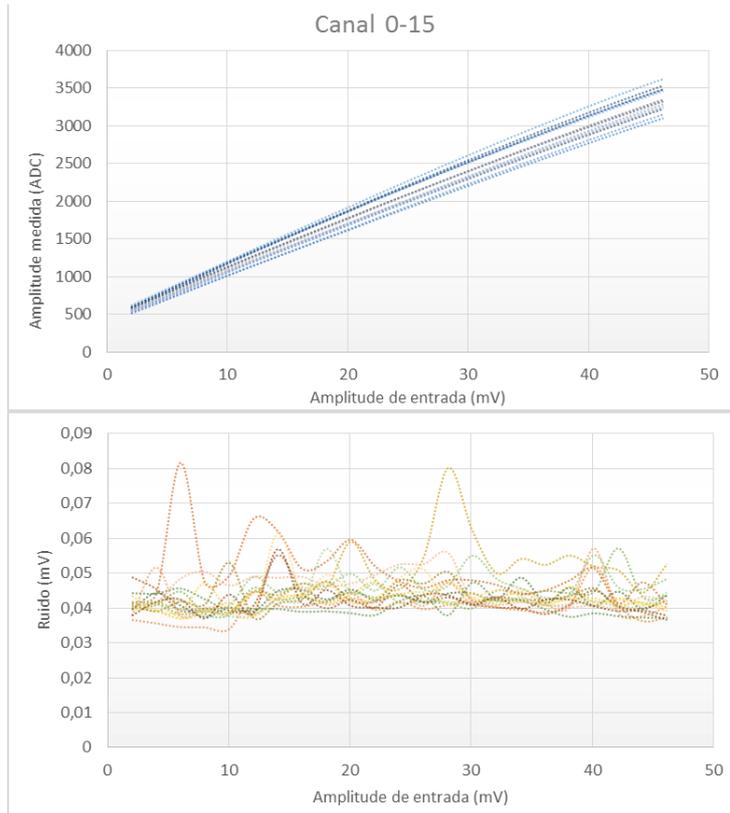


Figura 6-18 – Reta de calibração e ruído dos 16 canais

Nos gráficos da Figura 6-19 pode ser observado a forma como o ganho e o ruído varia em função do canal.

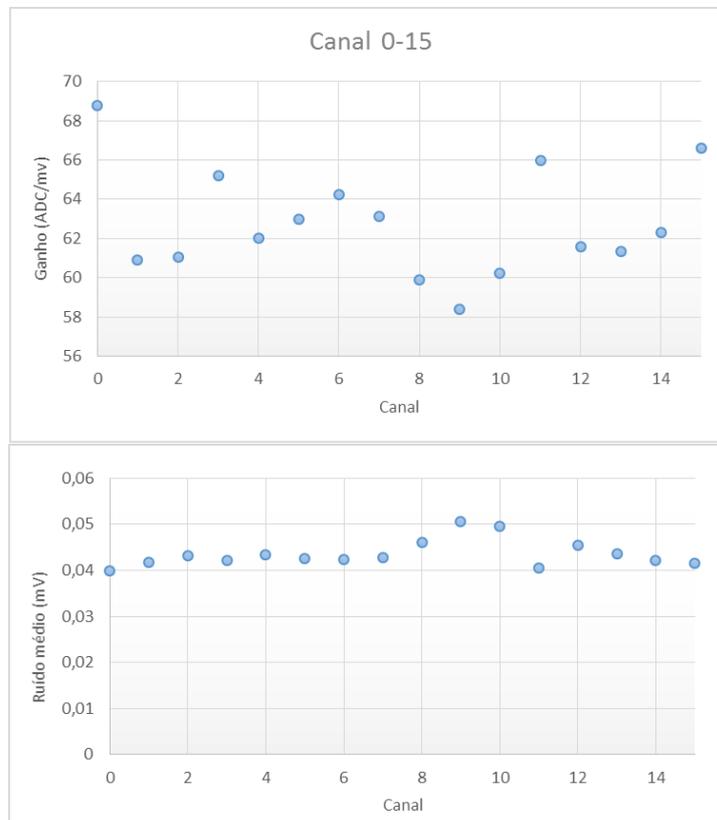


Figura 6-19 - Ganho e ruído médio dos 16 canais

Os ganhos dos canais testados têm uma variação de aproximadamente 16% entre os valores de $68,75 \text{ ADC/mV}$ e $58,38 \text{ ADC/mV}$. O ruído não apresenta variações consideráveis entre os canais testados.

Na Tabela 6-9 estão indicados os ganhos de cada um dos canais. Estes valores podem ser utilizados para fazer a correção dos dados adquiridos.

Tabela 6-9 – Ganho dos 16 canais do sistema de aquisição

Canal	Ganho (ADC/mV)	Canal	Ganho (ADC/mV)
0	68,75	8	59,90
1	60,91	9	58,38
2	61,03	10	60,25
3	66,26	11	65,96
4	62,00	12	61,60
5	63,00	13	61,36
6	64,25	14	62,31
7	63,10	15	66,60

6.7 Testes com a mini-câmara gama SiPMs

Por último, o sistema de aquisição de dados, configurado com os parâmetros determinados como ótimos, foi testado com a mini-câmara gama de *SiPM* desenvolvida. Foi utilizado o modo de *auto-trigger* a partir do sinal de soma de todos os canais gerado pelo módulo eletrónico da matriz de *SiPMs*. Para gerar o sinal de *trigger* utilizou-se o *shaper* rápido unipolar com um tempo de formatação de 3 ns . Foi utilizado um gerador de *hold* externo com um atraso entre o sinal de *trigger* e o sinal de *hold* de 40 ns .

A câmara foi irradiada por uma fonte de Na-22 e digitalizaram-se os sinais dos 16 canais da matriz de *SiPM* (0-15) e o canal de soma analógica realizada pelo módulo eletrónico da matriz de *SiPMs* (63) de 20 mil eventos.

Os eventos reconstruídos pelo método do centro de gravidade estão representados na Figura 6-20. A densidade espacial dos pontos reconstruídos está representada na Figura 6-21.

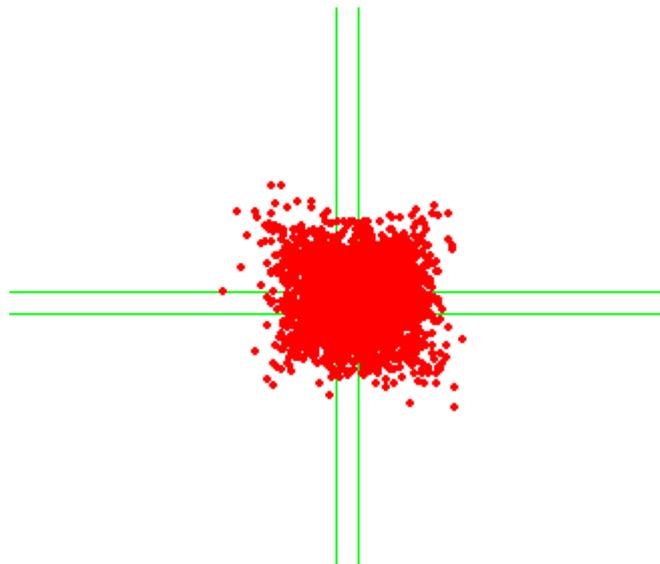


Figura 6-20 - Eventos reconstruídos pelo método do centro de gravidade para fonte na zona central

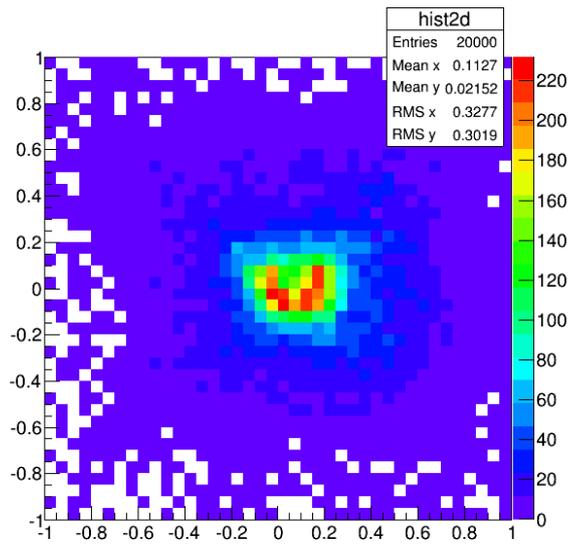


Figura 6-21 - Densidade espacial dos eventos reconstruídos para fonte na zona central.

A amplitude dos sinais digitalizados por canal em alguns dos eventos estão mapeados na Figura 6-22.

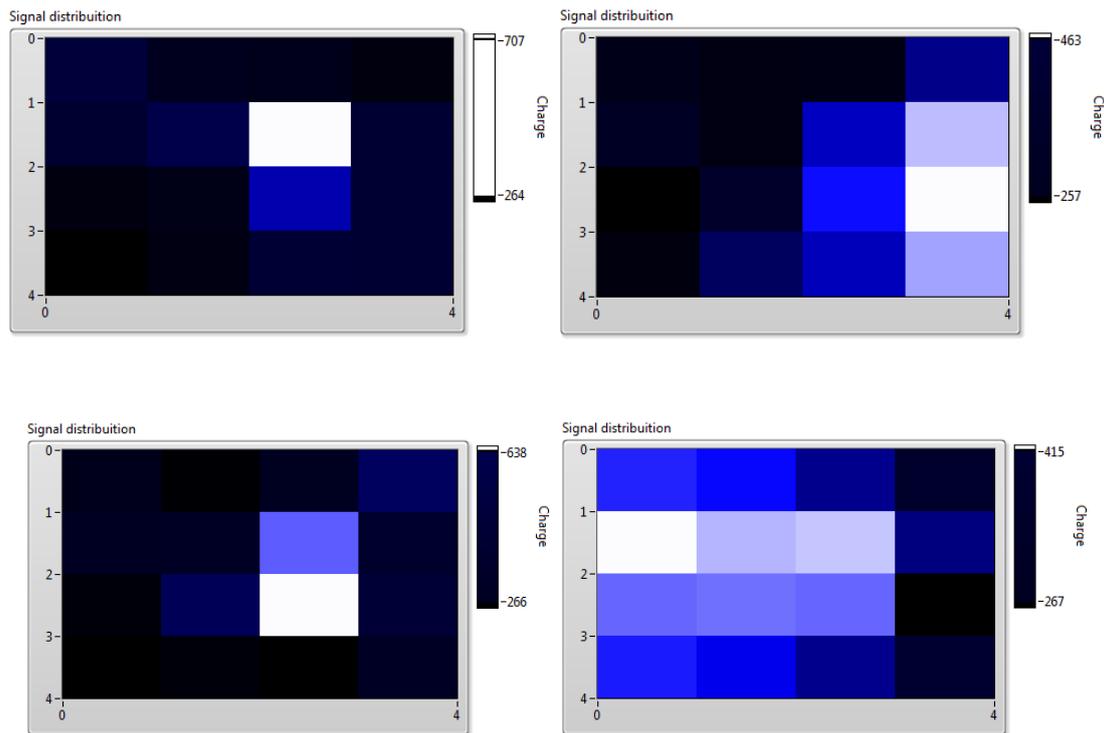


Figura 6-22 - Eventos únicos

Os eventos representados à esquerda correspondem a cintilações próximas da superfície dos fotodetektors e por isso a dispersão dos sinais detektados é pequena. No caso dos eventos representados à direita, a cintilação ocorreu a uma maior distância da matriz de SiPM e, como tal, a luz, emitida de forma isotrópica, distribui-se de forma mais dispersa por vários *pixels*.

Foram também realizadas aquisições em que se colocou a fonte gama não sobre o centro da área de deteção mas deslocada para cada um dos seus 4 lados. Nos resultados apresentados nas Figura 6-23

Figura 6-24, Figura 6-25 e Figura 6-26 é possível verificar a coerência entre a posição onde foi colocada a fonte e a zona da imagem reconstruída onde existe maior densidade de pontos.

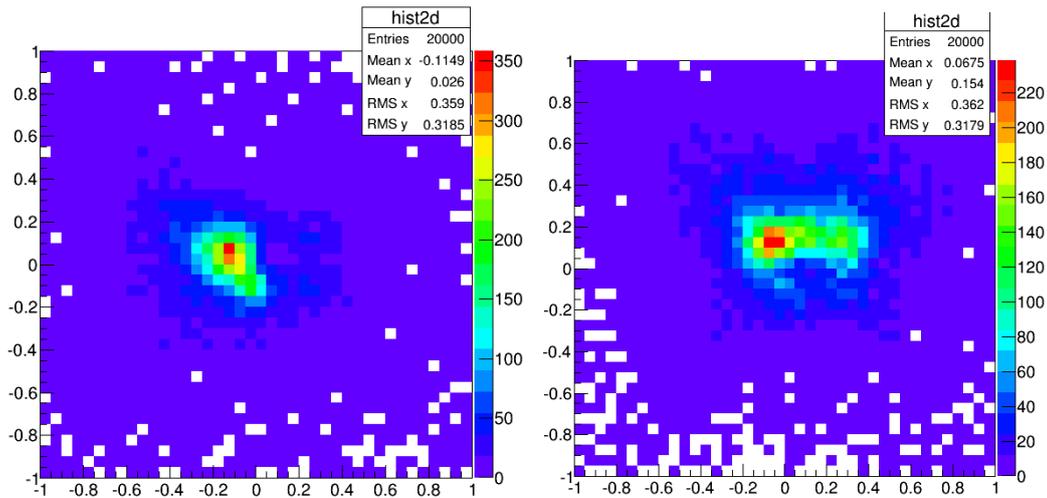


Figura 6-23 - Fonte colocada a oeste da zona de detecção. Figura 6-24 - Fonte colocada a norte da zona de detecção.

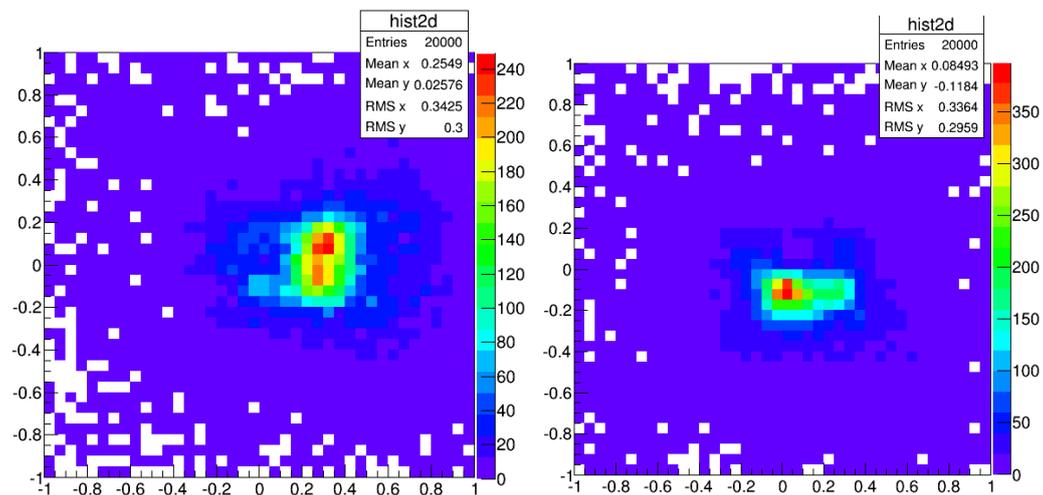


Figura 6-25 - Fonte colocada a este da zona de detecção. Figura 6-26 - Fonte colocada a sul da zona de detecção.

Para validar o sistema de aquisição e avaliar a sua linearidade verificou-se se o sinal de soma analógica digitalizado correspondia a uma combinação linear dos sinais digitalizados para cada canal resolvendo um sistema de equações para os primeiros 2000 eventos de cada digitalização. Os resultados obtidos para dois conjuntos de dados são apresentados Tabela 6-10. O gráfico da Figura 6-27 permite identificar a forte correlação entre os coeficientes da combinação determinados para cada canal utilizando dados de duas aquisições distintas. Desta forma, uma vez que o sinal de soma corresponde a uma combinação linear, e que as constantes determinadas são aproximadas para diferentes conjuntos de dados, concluiu-se que o sistema de aquisição é linear e que os dados adquiridos são válidos.

Tabela 6-10 - Coeficientes da combinação linear determinados

Canal	1ª medição	2ª medição
0	0,459	0,458
1	0,521	0,508
2	0,532	0,503
3	0,470	0,475
4	0,472	0,507
5	0,530	0,474
6	0,438	0,451
7	0,487	0,474
8	0,576	0,597
9	0,547	0,576
10	0,559	0,485
11	0,472	0,468
12	0,533	0,519
13	0,676	0,668
14	0,549	0,505
15	0,469	0,473

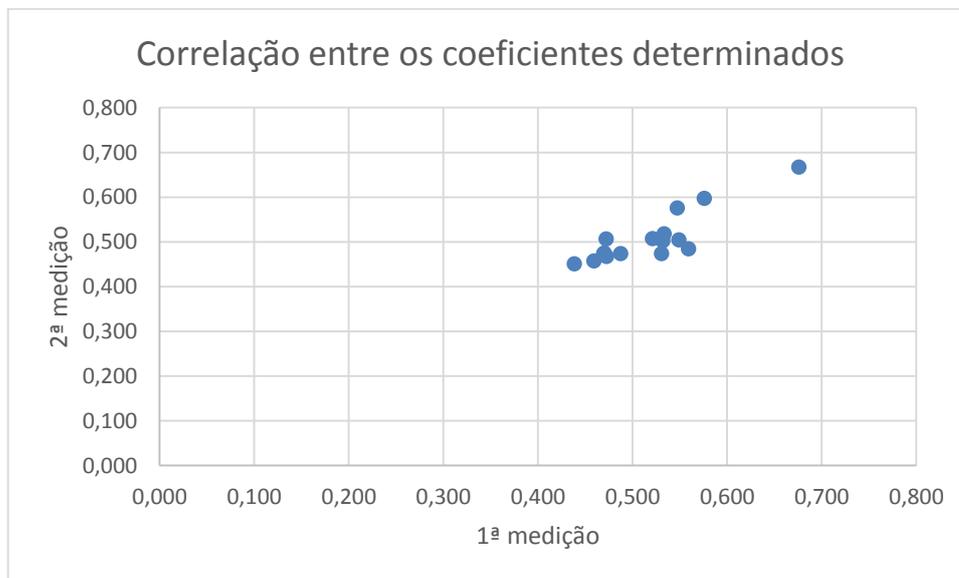


Figura 6-27 - Correlação entre os coeficientes determinados.

Os coeficientes da combinação linear são uma medida do ganho de cada canal. Uma vez que não existe uma correlação entre estes coeficientes e os ganhos de cada canal determinados anteriormente, conclui-se que a unidade de soma analógica de SiPMs também tem fatores de ganho diferentes para cada canal.

Depois de corrigidos os dados adquiridos, compensando a diferença de ganhos verificada anteriormente e removendo o pedestal, as imagens ficam um pouco mais definidas e menos comprimidas. As imagens reconstruídas com os dados corrigidos podem ser observadas nas Figura 6-28, Figura 6-29, Figura 6-30, Figura 6-31, Figura 6-32 e Figura 6-33. A Figura 6-28 apresenta uma comparação entre a reconstrução dos dados simulados no software de simulação e análise de câmaras Anger ANTS2

[76] e a reconstrução dos dados adquiridos com energia (sinal de soma analógica) superior a 400 unidades, também feita pelo *software* referido. Pode-se verificar que os dados experimentais e simulados têm uma consistência satisfatória para os primeiros testes, embora ainda, quer a simulação e a análise dos dados, necessitem de ser refinados. O anel de maior densidade de pontos corresponde aos pontos que são desviados da periferia para o centro pelo método do centro de gravidade.

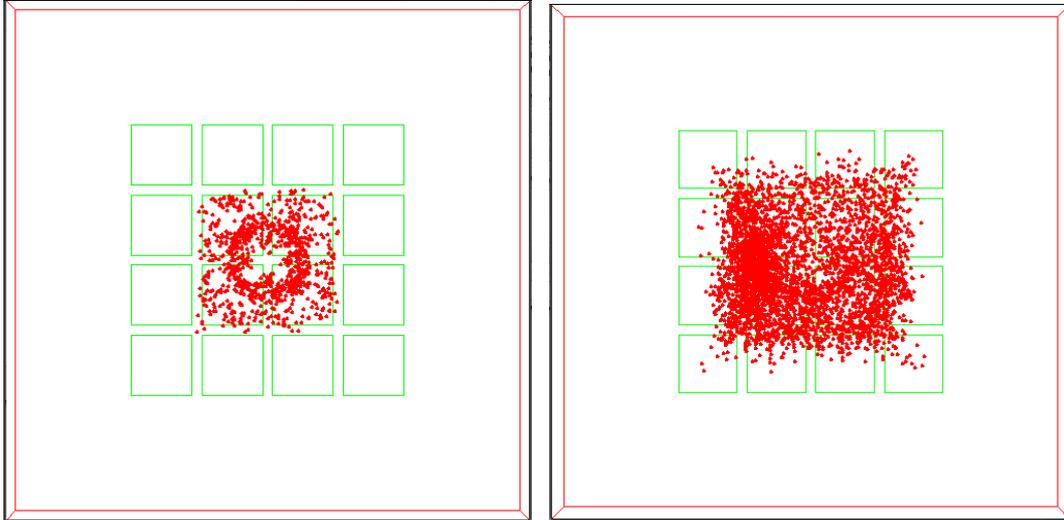


Figura 6-28 - Eventos reconstruídos pelo método do centro de gravidade para fonte na zona central (esquerda: dados simulados; direita: dados experimentais com correção).

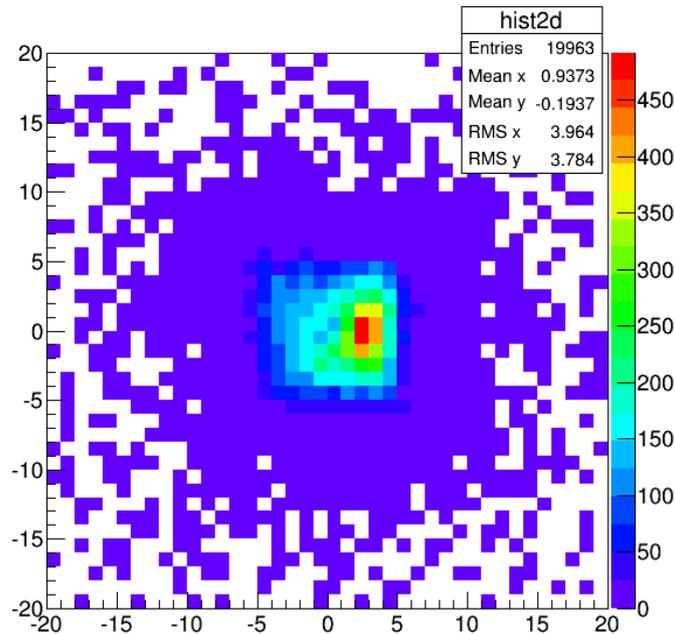


Figura 6-29 - Densidade espacial dos eventos reconstruídos para fonte na zona central com correção de dados.

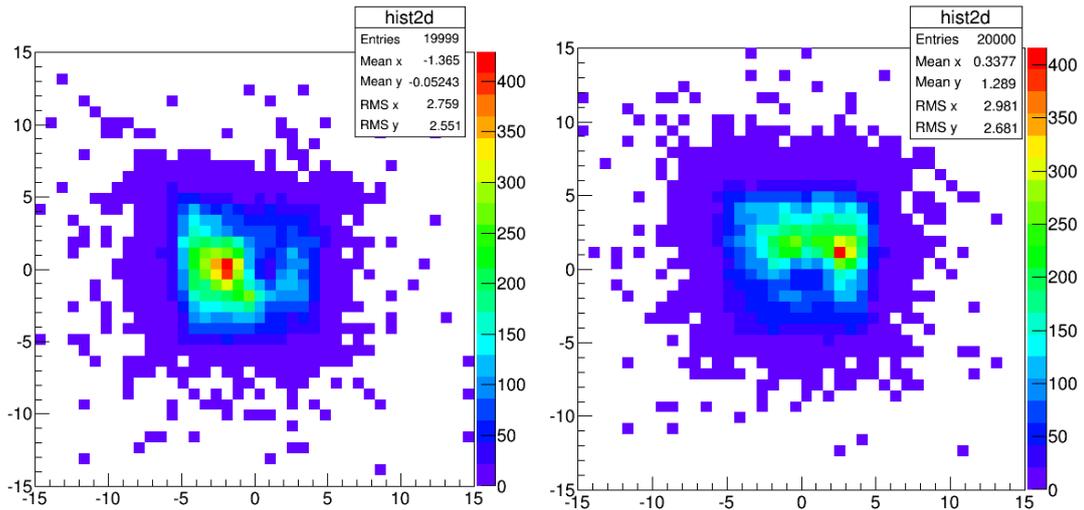


Figura 6-30 (esquerda) - Fonte colocada a oeste da zona de deteção (dados com correção).
 Figura 6-31 (direita) - Fonte colocada a norte da zona de deteção (dados com correção).

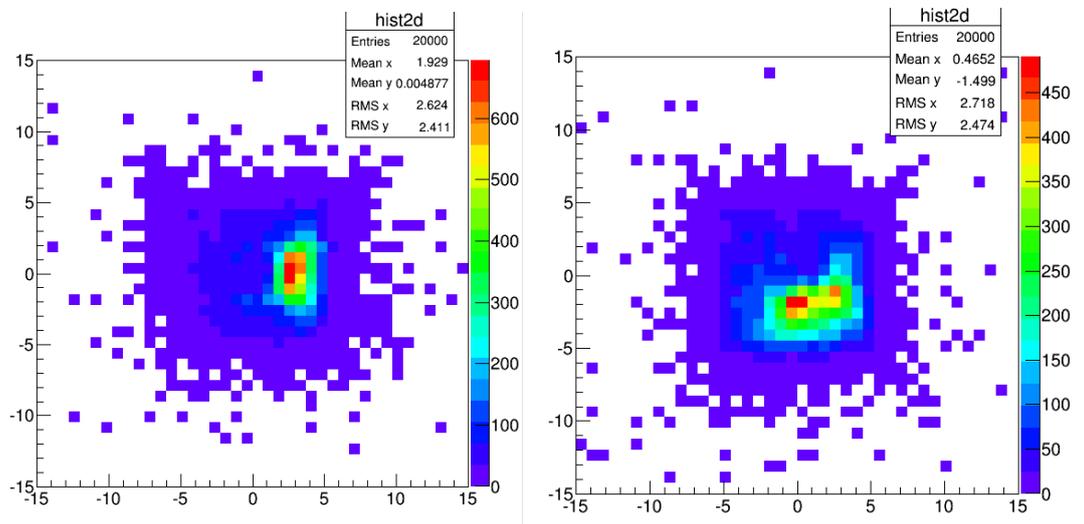


Figura 6-32 (esquerda) - Fonte colocada a este da zona de deteção (dados com correção).
 Figura 6-33 (direita) - Fonte colocada a sul da zona de deteção (dados com correção).

Mesmo depois destas correções aplicadas continuam a ser visíveis pontos quentes nas imagens. Estes podem ser provocados por não uniformidade de ganho entre os pixels da matriz de SiPM ou não homogeneidade do acoplamento ótico entre o cristal e os fotodetetores.

Para um dos conjuntos de dados corrigidos foi confirmada a correlação entre o sinal de soma analógica e a soma dos sinais dos 16 canais. O gráfico da Figura 6-34 permite identificar, tal como esperado, uma relação linear com declive aproximadamente 1 entre as duas grandezas. O desvio segundo o eixo dos XX corresponde ao valor do pedestal dos sinais uma vez que os sinais da soma analógica não foram corrigidos.

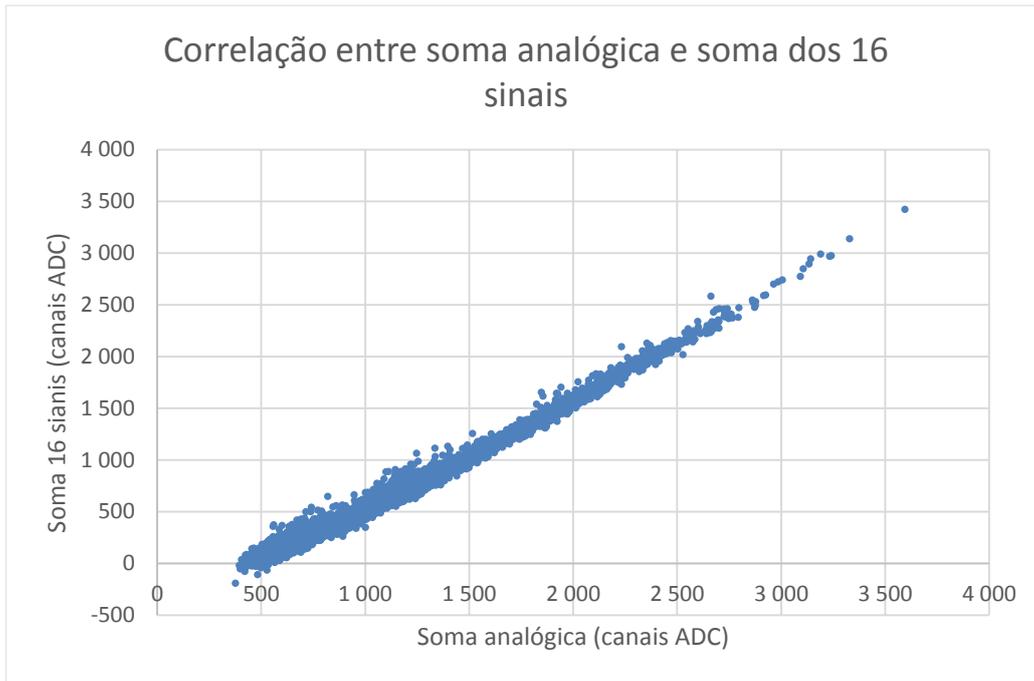


Figura 6-34 - Correlação entre soma analógica e soma dos 16 sinais

Os testes realizados com o protótipo de mini-câmara gama cumpriram o objetivo de validar o funcionamento do sistema de aquisição de dados. Todo o processo de desenvolvimento e otimização da mini câmara gama, incluindo a sua caracterização e calibração energética e consecutiva filtragem de eventos para reconstrução de imagem, otimização da montagem de forma a minimizar contagens de fundo e eventos não válidos, escolha da melhor distância entre o cristal e os fotodetetores, utilização de colimação eletrónica, entre outros, não se enquadram no âmbito desta dissertação e deverão ser levados a cabo no futuro, fazendo uso deste sistema de aquisição.

Capítulo 7

Conclusões e Trabalho Futuro

7 Conclusões e Trabalho futuro

Pode-se afirmar que, apesar do curto prazo em que foi executado, este projeto atingiu os objetivos propostos com sucesso. Foi desenvolvido e testado um sistema de aquisição de dados para leitura de sinais diretamente de *PMTs* ou *SiPMs* de câmaras de cintilação. A utilização do *ASIC MAROC3* e da sua placa de teste permitiu criar uma solução de baixo custo que, com as devidas adaptações introduzidas, cumpre os requisitos da aplicação. A solução encontrada teve um custo de aproximadamente 1700 euros, bastante baixo quando comparado, por exemplo, com um sistema *CAMAC* que, para as mesmas funções, tem um preço bastante superior. O sistema de aquisição desenvolvido permite fazer a aquisição de 64 canais em modo de *auto-trigger* ou *trigger* externo de sinais numa gama dinâmica de $30pC$ com uma linearidade de 4% e os sinais podem ser formatados com uma constante temporal entre 30 e 210 ns.

Grande parte do tempo e empenho despendido neste projeto foi dedicado à criação de uma nova arquitetura de configuração, controlo e comunicação que fosse ao encontro dos dois objetivos principais: aumentar o desempenho, em especial a taxa de aquisição, do sistema e permitir ao utilizador uma interação simples e intuitiva através de uma interface de controlo e visualização de resultados natural.

Se a já alguma experiência com o *software* de programação *LabView* e de desenvolvimento de interfaces gráficas para sistemas de aquisição neste ambiente foi útil na persecução do segundo objetivo, a completa inexperiência de utilização ou programação de *FPGAs* foi um desafio árduo, mas muito motivante. Para aumentar a taxa de aquisição em mais de duas ordens de grandeza, de cerca de 25Hz para cerca de $3kHz$, foi necessário fazer profundas alterações na *firmware* da *FPGA* e programar no *software* uma nova rotina de aquisição, bastante diferente da utilizada nas versões de teste.

O desenvolvimento de um protótipo de uma mini-câmara gama, utilizando como fotodetetores uma matriz de fotomultiplicadores de silício, foi também uma componente estimulante deste projeto pelo carácter inovador e muito promissor da tecnologia.

Ainda que apenas tenham sido dados os primeiros passos deste desenvolvimento, os necessários para ser utilizada em testes do sistema de aquisição, permitiu-me ter contacto com diferentes aspetos científicos e tecnológicos associados a fotomultiplicadores de silício e câmaras de cintilação, em particular a aspetos relacionados com a sua arquitetura, geometria e algoritmos de reconstrução de imagem. Embora nem toda a informação assimilada sobre estes temas esteja refletida nesta dissertação, por não serem o tópico central da mesma, serão conceitos bastantes úteis no futuro e que despertaram em mim interesse nesta área.

Deste trabalho para o futuro fica um sistema de aquisição de dados que será, certamente, uma ferramenta importante para testar as técnicas de reconstrução adaptativa desenvolvidas no âmbito do projecto “Métodos adaptativos para imagiologia médica com câmaras gama”.

Deste trabalho surgiram novas ideias e possibilidade de trabalhos futuros, sendo que o sistema de aquisição pode continuar a ser desenvolvido acrescentando mais funcionalidades. Algo útil no futuro será implementar um modo de aquisição duplo em que é possível fazer a digitalização do valor do pico do sinal e do seu pedestal em cada evento. Futuramente poder-se-á também realizar um módulo de alimentação integrado que aumente a portabilidade do sistema permitindo que este seja diretamente ligado à rede de 220 V.

O processo de desenvolvimento da mini-câmara gama de SiPM não está ainda de forma alguma esgotado e a sua otimização e caracterização podem torna-la num ótima ferramenta para teste de conceitos neste tipo de detetores.

Bibliografia

Bibliografia

- [1] V. C. M.I. Lopes, "Detectors for medical radioisotope imaging: demands". *Radiation Physics and Chemistry* 71 (2004) 683–692.
- [2] S. Webb, *The Physics of Medical Imaging*, Londres: IOP Publishing, 1998.
- [3] J. P. A. S. S. Majewski, "Development of a mini gamma camera for prostate imaging," in *Nuclear Science Symposium and Medical Imaging Conference (NSS/MIC)*, 2011.
- [4] H. O. Anger, "Scintillation Camera," *Rev. of Sci. Instruments*, 1958.
- [5] H. Barrett, "Maximum-Likelihood Methods for Processing Signals From Gamma-Ray Detectors," *IEEE Trans. on Nuc. Sci.*, 2009.
- [6] B. T. L. T. M. R. Ling T, "Parametric positioning of a continuous crystal PET detector with depth of interaction decoding". *Physics in Medicine and Biology* 53(7).
- [7] D. S. Vickers, "Gamma camera with on the fly calibration for PMT drift". US Patent Patent 5677536, 1997.
- [8] V. Chepel, "Performance of a Chamber for Studying the Liquid Xenon Response to Nuclear Recoils," *IEEE Trans. Nucl. Sci.* 52 (6), 2005.
- [9] F. Neves, "Position Reconstruction in a Liquid Xenon Scintillation Chamber for Low Energy Nuclear Recoils and Gamma-Rays," *Nucl. Instr. and Meth.*, 2007.
- [10] V. Solovov, "Position Reconstruction in a Dual Phase Xenon Scintillation Detector," 2012.
- [11] W. R. Leo, *Techniques for Nuclear and Particle Physics Experiments*, Springer-Verlag, 1987.
- [12] G. F. Knoll, *Radiation detection and measurement*, John Wiley & Sons, 1989.
- [13] S. Cherry, J. Sorensen and M. Phelps, *Physics in Nuclear Medicine*, Philadelphia, Pennsylvania: Saunders., 2003.
- [14] J. Beringer and (. D. Group), "Review of particle Physics," *Phys. Rev.*, 2012.
- [15] S. Ahmed, *Physics and Engineering of Radiation Detection*, Amsterdam: The Netherlands: Elsevier Academic Press, 2007.
- [16] Idaho State University, "Radiation Information Network's - Radiation and Radioactivity," [Online]. Available: <http://www.physics.isu.edu/radinf/cover.htm>. [Accessed 13 09 2013].
- [17] S.-G. Crystals, "Scintillation Products," 09 2013. [Online]. Available: <http://www.detectors.saint-gobain.com/uploadedFiles/SGdetectors/Documents/Brochures/Arrays-Brochure.pdf>.
- [18] D. Abramowitz, *Concepts in digital imaging technology*, 2010.
- [19] E. Garutti, "Silicon photomultipliers for high energy physics detectors," *Wowkshp on fast cherenkov detectors*, 18 10 2011.

- [20] S. M. e. al, "A detector head design for small-animal PET with silicon photomultipliers (SiPM)," *Phys. Med. Biol.*, 2006.
- [21] V. C. S. e. al, "Use of single photon counting detector arrays in combined PET/MR: Characterization of LYSO-SiPM detector modules and comparison with a LSO-APD detector," *JINST*, 2007.
- [22] J. Barral, Study of Silicon Photomultipliers, Ph. D. thesis, Max Planck, 2004.
- [23] G. Collazuol, "The SiPM Physics and Technology," in *PhotoDet 2012*, Orsay, 2012.
- [24] S. Feng, Comparative studies of silicon photomultipliers and traditional vacuum photomultiplier tubes, Chinese Physics C, 2011.
- [25] G. Collazuol, Review of silicon photo-multiplier physics and applications, including a study at low temperature., Innovative Particle and Radiation, 2008.
- [26] P. Buzhan, An advanced Study of, ICFA, 2001.
- [27] N. Otte, The Silicon Photomultiplier - A new device for High Energy Physics, Astroparticle Physics, Industrial and Medical Applications, SNIC Symposium, Stanford, California, 2006.
- [28] K. Iniewski, Semiconductor Radiation Detector Systems, CRC Press, 2010.
- [29] A. T. B. Z. C. D. Thomas Frach, Evaluation, Digital Silicon Photomultiplier - System Architecture and Performance, Philips Digital Photon Counting.
- [30] K. K. Béla Kári, "The centroid method and the Anger camera," Semmelweis University, 2011. [Online]. Available: <http://oftankonyv.reak.bme.hu/tiki-index.php?page=The+centroid+method+and+the+Anger+camera>. [Accessed 14 09 2013].
- [31] A. M. Sokolov, "S-METHOD FOR EVENT LOCALIZATION IN ANGER TYPE GAMMA CAMERA".
- [32] C. W. Lerche, "Maximum likelihood positioning for gamma-ray imaging detectors with depth of interaction measurement," *NUCLEAR INSTRUMENTS & METHODS IN PHYSICS RESEARCH SECTION A-ACCELERATORS SPECTROMETERS DETECTORS AND ASSOCIATED EQUIPMENT*, 2009.
- [33] P. Majewskia and e. al, "Performance data from the ZEPLIN-III second science run," 2011.
- [34] C. d. L. Taille, "SiPM readout electronics overview," in *CdLT Photodet conference*, 2012.
- [35] C. de La Taille, G. Martin-Chassard and L. Raux, "FLC-SiPM: Front-End Chip for SiPM Readout for ILC Analog HCAL," *International Linear Collider Workshop - Stanford, U.S.A.*, 2005.
- [36] G. Llosa, N. Belcari, M.G. Bisogni, G. Collazuol, S. Marcatili, M. Boscardin, M. Melchiorri, A. Tarolli, C. Piemonte, N. Zorzi, P. Barrillon, S. Bondil-Blin, V. Chaumat, C. de La Taille, N. Dinu, V. Puill, J.F. and A. DelGuerra, "First results in the application of silicon photomultiplier matrices to small animal PET," *NIMA 610*, p. 196, 2009.
- [37] P. Barrillon, "MAROC: Multi-Anode ReadOut Chip for MaPMTs," 2006.

Bibliografia

- [38] P. B. C. d. L. T. S. Blin, "MAROC, a generic photomultiplier readout chip," Aachen, Alemanha, 2010.
- [39] Callier S, Dulucq F, Fabbri R, de La Taille C, Lutz B, Martin-Chassard G, Raux L, and Shen W., "Silicon Photomultiplier integrated readout chip (SPIROC) for the ILC: measurements and possible further development," *IEEE Nuclear Science Symposium Conference Record*, p. 42, 2009.
- [40] Bouchel M,, Fleury J, Dulucq F, de La Taille C, Martin-Chassard G and Raux L, "SPIROC (SiPM Integrated Read-Out Chip): Dedicated very front-end electronics for an ILC prototype hadronic calorimeter with SiPM read-out," *IEEE NUCLEAR SCIENCE SYMPOSIUM - CONFERENCE RECORD*, p. 1857, 2007.
- [41] F.Duluca, M.Bouchel, C.De La Taille, J.Fleury, G.Martin-Chassard and L.Raux, "Digital part of SiPM Integrated Read-Out Chip ASIC for ILC hadronic calorimeter," 2007.
- [42] M.Bouchel, F. Dulucq, J.Fleury, C. de La Taille, G. Martin-Chassard and L. Raux, "SPIROC measurement: Silicon photomultiplier readout chip for the ILC," 2009.
- [43] P. Jarron, E. Auffray, S.E. Brunner, M. Despeisse, E. Garutti, M. Goettlich, H. Hillemanns, P.Lecoq, T. Meyer, F. Powolny, W. Shen, H.C. Schultz-Coulon and C. Williams, "Time based readout of a silicon photomultiplier (SiPM) for Time Of Flight Positron Emission Tomography (TOFPET)," *IEEE Nuclear Science Symposium Conference Record*, p. 1212, 2009.
- [44] F.Powolny, E.Auffray, S.Brunner, G.Condorelli, M.Despeisse, G.Fallica, H.Hillemanns, P.Jarron, A.Kluge, P.Lecoq, M.Mazzillo, T.C.Meyer, M.Morel, D.Sanfillipo and G.Valvo, "A time driven readout scheme for PET and CT using APDs and SiPMs," *NIM 617*, p. 232, 2010.
- [45] M. Despeisse, P.Jarron, F. Anghinolfi, S.Tiuraniemi, F.Osmic, P. Riedler, A.Kluge and A.Ceccucci, "Low-Power Amplifier-Discriminators for High Time Resolution Detection," 2009.
- [46] F. Powolny, E. Auffray, H. Hillemanns, P. Jarron, P. Lecoq, T. C. Meyer and D. Moraes, "A Novel Time-Based Readout Scheme for a Combined PET-CT Detector Using APDs," 2008.
- [47] F. Anghinolfi, P. Jarron, F. Krummenacher, E. Usenko and M.C.S. Williams, "NINO, an ultrafast, low-power, front-end amplifier discriminator for the Time-Of-Flight detector in ALICE experiment," 2004.
- [48] F. Anghinolfi, P. Jarron, A.N. Martemiyarov, E. Usenko, H. Wenninger, M.C.S. Williams and A.Zichichi, "NINO: an ultra-fast and low-power front-end amplifier/discriminator ASIC designed for the multigap resistive plate chamber," 2004.
- [49] M. Ritzert, P. Fischer, V. Mlotok, I. Peric, C.o Piemonte, N. Zorzi, V. Schulz, T.Solf and A.Thon, "Compact SiPM based Detector Module for Time-of-Flight PET/MR," *16th IEEE-NPSS Real Time Conference*, p. 163, 2009.
- [50] P. Fischer, I. Peric, M. Ritzert and M. Koniczek, "Fast Self Triggered Multi Channel Readout ASIC for Time- and Energy Measurement," *IEEE TRANSACTIONS ON NUCLEAR SCIENCE*, vol. 56, p. 1153.
- [51] P. Fischer, I. Peri, M. Ritzert and T. Solf, "Multi-Channel Readout ASIC for ToF-PET," *IEEE Nuclear Science Symposium Conference Record*, p. 2523, 2006.
- [52] V. Schulz, "Simultaneous Time-Of-Flight PET/MR," 2008.

- [53] F. Corsi, M. Foresta, C. Marzocca, C. Marzocca and A. Del Guerra, "BASIC: an 8-channel Front-end ASIC for Silicon Photomultiplier Detectors," *IEEE Nuclear Science Symposium Conference Record*, p. 1082, 2009.
- [54] F. Corsi, M. Foresta, C. Marzocca, G. Matarrese and A. Del Guerra, "Current-Mode Front-End Electronics for Silicon Photo-Multiplier Detectors," 2007.
- [55] F. Corsi, A. Dragone, C. Marzocca, A. Del Guerra, P. Delizia, N. Dinu, C. Piemonte, M. Boscardin and G.F. Dalla Betta, "Modelling a silicon photomultiplier (SiPM) as a signal source for optimum front-end design," *NIMA* 572, p. 416, 2007.
- [56] F. Corsi, M. Foresta, C. Marzocca, G.Matarrese and A. Del Guerra, "ASIC development for SiPM readout," 2009.
- [57] A. DelGuerra, N. Belcari, M. G.Bisogni, F. Corsi, M. Foresta, P. Guerra, S. Marcatili, A. Santos and G. Sportelli, "Silicon Photomultipliers (SiPM) as novel photodetectors for PET," *NIM*.
- [58] F.Corsi, M.Foresta, C.Marzocca, G.Matarrese and A.DelGuerra, "CMOS analogfrontend - channelforsiliconphoto - multipliers," *NIM*.
- [59] P.S.Marrocchesi, "SPIDER -ESPERIMENTO DI RICERCA E SVILUPPO," 2007.
- [60] P. S. Marrocchesi, C. Avanzini, M. G. Bagliesi, A. Basti, K. Batkov, G. Bisogniari, R. Cecchi, M. Y.Kim, T. Lomtatz, P. Maestro, V. Millucci, F. Morsani and R. Zet, "Test of front-end electronics with large dynamic range coupled to SiPM for space-based calorimetry," *30TH INTERNATIONAL COSMIC RAY CONFERENCE*, 2007.
- [61] "Weeroc," [Online]. Available: http://weeroc.com/index.php?option=com_content&view=article&id=17&Itemid=214. [Accessed 14 09 2013].
- [62] "TWEPP 2013 - Topical Workshop on Electronics for Particle Physics," [Online]. Available: <http://indico.cern.ch/contributionDisplay.py?contribId=103&confId=228972>. [Accessed 14 09 2013].
- [63] "Weeroc," [Online]. Available: http://weeroc.com/index.php?option=com_content&view=article&id=18&Itemid=229. [Accessed 14 9 2013].
- [64] S. B. P. Barrillon, "MAROC 3 datasheet v7," 2 2012. [Online]. Available: http://omega.in2p3.fr/index.php/download-center/cat_view/32-technical-files/47-maroc.html. [Accessed 24 8 2013].
- [65] P. Barrillon, "MAROC2 LABVIEW SOFTWARE MANUAL," LAL, 1 2009. [Online]. Available: http://omega.in2p3.fr/index.php/download-center/cat_view/32-technical-files/47-maroc.html. [Accessed 21 08 2013].
- [66] S. B. T. C. P. Barrillon, "Multi-Anode Readout Chip," PRAGUE, 2007.
- [67] C. Cheikali, "USB Interface For Test Bench Development," LAL, 2012. [Online]. Available: <http://lalusb.free.fr/firmware.html#usb-interface-for-test-bench-development>. [Accessed 21 08 2013].

Bibliografia

- [68] FTDI Ltd, "FT245BL USB FIFO (USB - Parallel) I.C. Datasheet," 2005. [Online]. Available: http://www.ftdichip.com/Support/Documents/DataSheets/ICs/DS_FT245BL.pdfhttp://www.ftdichip.com/Support/Documents/DataSheets/ICs/DS_FT245BL.pdf. [Accessed 20 08 2013].
- [69] OMEGA, LAL Orsay, "MAROC3 test board schematic," OMEGA, LAL Orsay, 6 2008. [Online]. Available: http://omega.in2p3.fr/index.php/download-center/cat_view/32-technical-files/47-maroc.html. [Accessed 20 08 2013].
- [70] D. Brenton, "A normalized USB interface," LAL, 19 10 2007. [Online]. Available: http://lalusb.free.fr/Firmware/Documentation/en/USB_23_en.pdf. [Accessed 20 08 2013].
- [71] C. Cheikali, "LALusb 2.0 library documentation," LAL, 06 2010. [Online]. Available: <http://lalusb.free.fr/Software/Windows/LALusb20/Doc/html/index.html>. [Accessed 20 08 2013].
- [72] OMEGA, LAL, "maroc3_firmware," 28 1 2011. [Online]. Available: http://omega.in2p3.fr/index.php/download-center/cat_view/32-technical-files/47-maroc.html. [Accessed 21 08 2013].
- [73] Hamamtsu Photonics, Hamamtsu News 01 2011, 2011.
- [74] Hamamtsu Photonics, MPPC array module C11206-0404FB(X) Operation manual, 2011.
- [75] S.-G. Crystals, "PreLude 420 datsheet," 2012. [Online]. Available: http://www.detectors.saint-gobain.com/uploadedFiles/SGdetectors/Documents/Product_Data_Sheets/PreLude420-Data-Sheet.pdf. [Accessed 9 2013].
- [76] A. Morozov, "ANTS 2 - pacote de simulacao e analise para detetores de Anger," *Comunicação privada*, 2013.
- [77] S. B. P. Barrillon, "MAROC: Multi-Anode Read Out Chip," Honolulu, Hawaii, 2007.
- [78] S. B. Pierre BARRILLON, "Large area photodetection for Water Cerenkov detectors - PMm2 proposal: Front End Electronics," 2007.
- [79] S. B. M. B. P. Barrillon, "MAROC – Digital PM," 2006.
- [80] W. Kucewicz, Review of ASIC developments for SiPM signal readout, AGH- University of Science and Technology Krakow, 2011.
- [81] P. Barrillon, "PMF: the front end electronic of the ALFA detector".
- [82] C. A. Aker, C. J. Cumming, M. E. Fisher, M. J. Fox, M. J. laGrone, D. K. Reust, M. G. Rockley and E. S. Towers, "Vapor sensing instruments for ultra trace chemical detection". US Patent US7419636 B2, 2 09 2008.
- [83] T. Caron, S. Clavaguera, M. Huron, P. Montméat, E. Pasquinet, J.-P. Lère-Porte, F. Serein-Spirau, F. Perraut and P. Prené, "Detection of explosive vapours: Development and performances of a fluorescence sensor," *Chemical Engineering Transactions*, pp. 25-30, 2010.
- [84] S. Baldwin, "Development of Low Cost, Low Power Optical Sensing Devices Based on Coupled LEDs for Colorimetric Analysis," Dublin, 2005.

- [85] A. Palma, A. Lapresta-Fernández, M. Ortigosa-Moreno, M. D. Fernández-Ramos, M. A. Carvajal and L. F. Capitán-Moreno, "A simplified measurement procedure and portable electronic photometer for disposable sensors based on ionophore-chromoionophore chemistry for potassium determination," *Anal Bioanal Chem*, pp. 1215-1225, 2006.
- [86] A. E. Grey, J. C. Ingram, G. D. Lancaster, J. K. Partin, W. K. Reagen, M. L. Stone and R. M. Von Wandruszka, "Detection device for high explosives". US Patent US5157261 A, 20 10 1992.

Anexo

Anexo – Registo de controlo do MAROC3 [64]

SC bits and name		description	observations
0	ON/OFF_otabg	power pulsing bit for bandgap	not active on MAROC3 test board because power pulsing pin is connected to vdd
1	ON/OFF_dac	power pulsing bit for all DACs	not active on MAROC3 test board because power pulsing pin is connected to vdd
2	small_dac	to decrease the slope of DAC0 -> better accuracy	small dac OFF: threshold VTH0 min= and max= small dac ON: threshold VTH0 min= and max=
3	DAC1[9]	DAC value for the second discri (with the fast shaper FSB2)	
4	DAC1[8]		
	'''		
11	DAC1[1]		
12	DAC1[0]		
13	DAC0[9]	DAC value for the first discri (with the fast shaper FSB1 or FSU)	
14	DAC0[8]		
	'''		
21	DAC0[1]		
22	DAC0[0]		
23	enb_outADC	wilkinson ADC parameter: enable data output	to use the wilkinson ADC should be OFF
24	inv_startCmptGray	wilkinson ADC parameter: the start compteur polarity switching	to use the wilkinson ADC should be OFF
25	ramp_8bit	wilkinson ADC parameter: ramp slope change to have quickly conversion on 8 bits	
26	ramp_10bit	wilkinson ADC parameter: ramp slope change to have quickly conversion on 10 bits	
27	mask_OR2_ch63	mask the second discri output of ch63 (FSB2 to generate the trigger)	mask bit ON: no trigger output , mask bit OFF: trigger output visible
28	mask_OR1_ch63	mask the first discri output of ch63 (FSB1 or FSU to generate the trigger)	mask bit ON: no trigger output , mask bit OFF: trigger output visible
29	mask_OR2_ch62	mask the second discri output of ch62 (FSB2 to generate the trigger)	
30	mask_OR1_ch62	mask the first discri output of ch62 (FSB1 or FSU to generate the trigger)	
	'''		
151	mask_OR2_ch1	mask the second discri output of ch1 (FSB2 to generate the trigger)	
152	mask_OR1_ch1	mask the first discri output of ch1 (FSB1 or FSU to generate the trigger)	
153	mask_OR2_ch0	mask the second discri output of ch0 (FSB2 to generate the trigger)	
154	mask_OR1_ch0	mask the first discri output of ch0 (FSB1 or FSU to generate the trigger)	
155	cmd_CK_mux		Should be OFF
156	d1_d2	trigger output choice	d1_d2='0' -> trigger from FSB1 and DAC0 ; d1_d2='1' -> trigger from FSB2 and DAC1
157	inv_discriADC	ADC discri output could be inverted	Should be OFF

158	polar_discri	polarity of trigger output	polar_discri='0' ->High polarity ; polar_discri='1' -> Low polarity
159	Enb_tristate	enable all trigger outputs	Should be ON to see trigger outputs
160	valid_dc_fsb2	enable FSB2 DC measurements	
161	sw_fsb2_50f	Feedback capacitor for FSB2	better if ON
162	sw_fsb2_100f	Feedback resistor for FSB2	
163	sw_fsb2_100k	Feedback resistor for FSB2	
164	sw_fsb2_50k	Feedback resistor for FSB2	
165	valid_dc_fs	enable FSB and FSU DC measurements	
166	cmd_fsb_fsu	Choice between FSB1 or FSU for the first discri input (with DAC0)	cmd_fsb_fsu='1'-> FSU ; cmd_fsb_fsu='0'-> FSB
167	sw_fsb1_50f	Feedback capacitor for FSB1	better if ON
168	sw_fsb1_100f	Feedback capacitor for FSB1	better if ON
169	sw_fsb1_100k	Feedback resistor for FSB1	
170	sw_fsb1_50k	Feedback resistor for FSB1	
171	sw_fsu_100k	Feedback resistor for FSU	
172	sw_fsu_50k	Feedback resistor for FSU	
173	sw_fsu_25k	Feedback resistor for FSU	
174	sw_fsu_40f	Feedback capacitor for FSU	better if ON
175	sw_fsu_20f	Feedback capacitor for FSU	better if ON
176	H1H2_choice	ADC wilkinson: choice between the first or the second track and hold for the input of the ADC	
177	EN_ADC	ADC wilkinson: enable ADC conversion inside the asic	Should be ON to make a conversion
178	sw_ss_1200f	Feedback capacitor for Slow Shaper	
179	sw_ss_600f	Feedback capacitor for Slow Shaper	
180	sw_ss_300f	Feedback capacitor for Slow Shaper	
181	ON/OFF_ss	Power supply of Slow Shaper	
182	swb_buf_2p	capacitor for the buffer before the slow shaper	
183	swb_buf_1p	capacitor for the buffer before the slow shaper	
184	swb_buf_500f	capacitor for the buffer before the slow shaper	
185	swb_buf_250f	capacitor for the buffer before the slow shaper	
186	cmd_fsb	enable signal at the FSB inputs	Should be ON if we want to use FSB1 or FSB2
187	cmd_ss	enable signal at the SS inputs	Should be ON if we want to do charge measurement
188	cmd_fsu	enable signal at the FSU inputs	Should be ON if we want to use FSU
189	cmd_SUM63	enable signal to do sum	
190	GAIN63[7]	preamplifier gain value channel 63	
191	GAIN63[6]		
192	GAIN63[5]		
193	GAIN63[4]		
194	GAIN63[3]		
195	GAIN63[2]		
196	GAIN63[1]		
197	GAIN63[0]		
198	cmd_SUM62	enable signal to do sum	
199	GAIN62[7]	preamplifier gain value channel 63	
200	GAIN62[6]		

Bibliografia

201	GAIN62[5]		
202	GAIN62[4]		
203	GAIN62[3]		
204	GAIN62[2]		
205	GAIN62[1]		
206	GAIN62[0]		
	'''		
759	GAIN0[5]	preamplifier gain value channel 0	
760	GAIN0[4]		
761	GAIN0[3]		
762	GAIN0[2]		
763	GAIN0[1]		
764	GAIN0[0]		
765	Ctest_ch63		enable signal in Ctest input
766	Ctest_ch62	enable signal in Ctest input	
767	Ctest_ch61	enable signal in Ctest input	
	'''	enable signal in Ctest input	
826	Ctest_ch2	enable signal in Ctest input	
827	Ctest_ch1	enable signal in Ctest input	
828	Ctest_ch0	enable signal in Ctest input	